# Aufbau und Test der mit Digitalen-Signal-Prozessoren realisierten Komponenten des Datennahmesystems von HERA-B

Dissertation
zur Erlangung des Doktorgrades
des Fachbereichs Physik
der Universität Hamburg

vorgelegt von
Gregor Wagner
aus Hürth

Hamburg
2000

| | |
|---|---|
| Gutachter der Dissertation: | Dr. A. Schwarz<br>Prof. Dr. A. Wagner |
| Gutachter der Disputation: | Prof. Dr. W. Schmidt-Parzefall<br>Dr. A. Schwarz |
| Datum der Disputation: | 15.09.2000 |
| Dekan des Fachbereichs<br>Physik und Vorsitzender<br>des Promotionsausschusses: | Prof. Dr. F.-W. Büßer |

*„It's full of stars“*

Arthur C. Clarke, *2001*

**Übersicht**

Das HERA-B-Experiment am Deutschen Elektronen-Synchrotron dient in erster Linie zur Untersuchung von $CP$-Verletzung in Zerfällen neutraler $B$-Mesonen. Die interessierenden Zerfälle besitzen ein sehr kleines Signal-zu-Untergrund-Verhältnis ($\leq 10^{-10}$). Dies erfordert, dass das vierstufige Trigger- und Datennahmesystem von HERA-B die 520.000 Detektorkanäle bei einer Eingangsrate von 10 MHz verarbeiten kann und den inelastischen Untergrund um ca. sechs Größenordnungen unterdrückt, während die gewünschten $B$-Zerfälle mit möglichst großer Effizienz selektiert werden.

Für die zweite Trigger-Stufe wird eine Prozessor-Farm mit 240 PCs verwendet. Während der Ausführung der Trigger-Algorithmen befinden sich die Detektordaten in einem Zwischenspeicher, der über ein Netzwerk mit der PC-Farm verbunden ist. Netzwerk, Zwischenspeicher als auch eine Kontrolleinheit, die den Datentransfer zwischen PC-Farm und Zwischenspeicher steuert, sind mit Digitalen-Signal-Prozessoren (DSP) vom Typ SHARC aufgebaut.

Ziel der vorliegenden Arbeit war die Entwicklung und Inbetriebnahme der Software für die im Datennahmesystem eingesetzten DSPs. Diese Software sowie die Hardware des DSPs werden in dieser Arbeit beschrieben. Ihre Funktionsweise und Tauglichkeit für den Einsatz bei HERA-B werden anhand der beim Datennahmebetrieb gewonnenen Erfahrungen demonstriert, die zeigen, dass das Konzept, DSPs für die Datennahme einzusetzen, erfolgreich angewendet werden kann.

Zur Erfüllung des Messprogramms von HERA-B ist es notwendig, dass die im Datennahmesystem verwendeten DSPs die erforderliche Eingangsrate in die zweite Trigger-Stufe von 50 kHz ermöglichen. Aus diesem Grund werden Untersuchungen durchgeführt, die die Leistungsfähigkeit des DSP-Netzwerks, des Zwischenspeicher und der Kontrolleinheit bestimmen. Ihre Einflüsse auf den zukünftigen Datennahmebetrieb bei HERA-B werden abgeschätzt. Hierzu ist mit Hilfe von Simulationsstudien das bei Betrieb des vollständigen Detektor- und Trigger-Systems zu erwartende Datenaufkommen ermittelt worden. Diese Information ermöglicht es, die Ratenlimitierung zu messen, die durch den Zwischenspeicher verursacht wird. Die Bandbreite der Kommunikation zwischen DSPs wird bestimmt und durch Vergleich mit der erwarteten Belastung für die einzelnen Netzwerkknoten der Einfluss des DSP-Netzwerks auf die Eingangsrate in die zweite Trigger-Stufe abgeschätzt. Diese Untersuchungen ergeben, dass Zwischenspeicher und DSP-Netzwerk in der derzeitigen Konfiguration die maximal mögliche Eingangsrate in die zweite Trigger-Stufe auf 25 - 35 kHz begrenzen. Es werden Vorschläge gemacht, wie eine Ratensteigerung auf 50 kHz auf einfache Weise erreicht werden kann. Diese bestehen in erster Linie in einer Optimierung der für den Zwischenspeicher benutzten Software und einer homogeneren Gestaltung des Datenverkehrs auf Netzwerk und Zwischenspeicher, die sich durch eine Modifikation der Verkabelung zwischen den DSPs untereinander sowie zwischen den DSPs und der Ausleseelektronik des Detektors realisieren lässt.

Messungen der Leistungsfähigkeit der mit DSPs realisierten Kontrolleinheit zeigen, dass diese Eingangsraten von bis zu 70 kHz verarbeiten kann und damit die Anforderungen deutlich erfüllt.

# Implementation and Test of the Digital-Signal-Processor based Components of the HERA-B Data Acquisition System


## Abstract

The HERA-B experiment at DESY is designed primarily to measure CP-violation in the decays of neutral $B$-mesons. The decay channels of interest have very low signal-to-background ratios ($\leq 10^{-10}$). Consequently the data acquisition and triggering system must read out all 520,000 detector channels at a very high rate (10 MHz) and must suppress the background by six orders of magnitude, while selecting the interesting decays with high efficiencies.

The trigger system consists of four consecutive trigger levels. A processor farm of 240 PCs is used to run the second level trigger algorithms. During event processing on a farm processor, the detector data is stored in a buffer system which is connected to the farm via a network. The buffer system, network and the control process of the second level trigger are all implemented with SHARC digital signal processors (DSP).

The task described in this thesis was the development of the DSP software. This software and the DSP hardware are described. Their functionality and availability is demonstrated based on the experience gained with the system during the 1999 and 2000 running periods. It is shown that the concept of basing the data acquisition on DSPs can be applied successfully.

The components of the data acquisition system built from DSPs have to ensure an input rate to the second level trigger of 50 kHz in order to avoid any restriction of the physics program of HERA-B. Therefore the capacities of the DSP-network, the buffer system and of the control process are investigated. Their influence on the future running performance of the HERA-B experiment is determined. For this purpose a simulation is used to study the distribution of the data traffic among the DSPs of the network and buffer system, which is expected for future data taking using the complete detector and trigger system. This information allows the measurement of the rate limitations caused by the buffer system. The bandwidth of inter-DSP communication is measured. The maximum rate which the network can handle is estimated by a comparison of the measured bandwidth with the expected traffic of each network node. These investigations predict that the current configuration of the DSP-network and the buffer system will limit the maximum input rate of the second level trigger to 25 - 35 kHz. It is suggested how the design input rate of 50 kHz can be reached. One approach is the optimisation of the DSP software used for the buffer system. In addition the data traffic upon the DSPs of the buffer and the network can be leveled by modifying the cabling from the detector readout electronics to the buffer system as well as the interconnections of the network.

Measurements of the performance of the control process of the second level trigger show that the control process is able to run at rates of up to 70 kHz, and hence will not restrict the second level trigger input rate.

# Inhaltsverzeichnis

# Abbildungsverzeichnis

# Tabellenverzeichnis

# Einleitung

Seitdem Menschen begannen, nach Erklärungen und Verständnis der Natur und auch ihrer eigenen Existenz zu suchen, ist es ein wesentliches Ziel der Wissenschaft, eine umfassende Theorie zu finden, die unser gesamtes Weltbild umschließt. Für die Naturwissenschaften bedeutet dies, dass alle in der Natur beobachtbaren Phänomene mit dieser Theorie erklärbar sind und alle bereits in den verschiedenen naturwissenschaftlichen Fachgebieten entwickelten Theorien aus dieser ableitbar sind. Physiker glauben, dass aus den Kenntnissen über die elementaren Bausteine der Materie und den Gesetzen, denen diese unterliegen, eine derartige allumfassende Theorie entwickelt werden kann.

Die aktuelle Theorie, die die Elementarteilchen und ihre Eigenschaften beschreibt, ist das Standardmodell der Teilchenphysik [1]. Alle experimentellen Resultate der Elementarteilchenphysik lassen sich durch das Standardmodell beschreiben. Trotzdem stellt es noch keine befriedigende Theorie der Elementarteilchen dar, weil zahlreiche Annahmen und Parameter willkürlich eingeführt bzw. Werte zugewiesen werden müssen, ohne zwingend aus dem Standardmodell abgeleitet werden zu können. Ebenso enthält es keine Beschreibung der Gravitation. Das Standardmodell ist damit noch weit von der angestrebten alles erklärenden Theorie entfernt. Elementarteilchenphysiker sind daher bestrebt, weiterführende Theorien zu entwickeln und experimentelle Hinweise für Prozesse, die nicht mit dem Standardmodell erklärt werden können, zu finden.

Ein Aspekt des Standardmodells, der bisher wenig durch Experimente geprüft worden ist, ist die Verletzung der $CP$-Symmetrie. Dieser Effekt wurde überraschend in den 60er Jahren beobachtet [2] und konnte später im Rahmen des Standardmodells beschrieben werden. Durch weitere Experimente zur Untersuchung der $CP$-Verletzung hofft man, Ergebnisse zu erhalten, die nicht mit den Vorhersagen des Standardmodells übereinstimmen. Solche Abweichungen liefern wichtige Hinweise auf die Form einer neuen, allgemeineren Theorie.

Noch aus einem weiteren Grund ist das Verständnis von $CP$-Verletzung von fundamentaler wissenschaftlicher Bedeutung: In allen beobachteten Teilchenreaktionen wird Materie und Antimaterie in gleichen Anteilen erzeugt oder vernichtet. Die meisten kosmologischen Modelle zur Entstehung und Entwicklung des Universums gehen daher davon aus, dass im frühen Universum gleichviel Materie wie Antimaterie vorhanden war. Die heute existierenden astronomischen Beobachtungsdaten zeigen jedoch, dass zumindest im beobachtbaren Teil des Universums ausschließlich Materie vorhanden ist [3]. Die zunächst vorhandene Materie und Antimaterie haben sich im Laufe der Entwicklung des Universums gegenseitig vernichtet. Diese Vernichtung muss jedoch derart abgelaufen sein, dass ein Überschuss an Materie übrig blieb. Ein zentrales Problem der Kosmologie ist es, dies zu erklären. Im Jahr 1967 konnte der russische Physiker A. Sacharov zeigen, dass eine der notwendigen Bedingungen für die Entstehung dieses Ungleichgewichts zwischen Materie und Antimaterie die Existenz von $CP$-verletzenden Prozessen ist [4]. Es wird mittlerweile angenommen, dass die im Standardmodell enthaltene $CP$-Verletzung quantitativ nicht für die Erklärung des Materieüberschusses ausreicht [5]. Es sind daher noch zusätzliche Quellen für $CP$-Verletzung außerhalb des Standardmodells notwendig.

Das Experiment HERA-B am Deutschen-Elektronen-Synchrotron soll es ermöglichen, neue Informationen über $CP$-Verletzung zu gewinnen. Das Auftreten von Teilchenreaktionen, die Aussagen über $CP$-Verletzung beinhalten, ist jedoch äußerst selten. Es muss daher eine sehr große Anzahl von Ereignissen mit dem HERA-B-Detektor beobachtet werden, um eine genügende Anzahl an interessierenden Teilchenreaktionen zu sammeln. Bei HERA-B entstehen daher Messdaten in einer so großen Menge (ca. 4.7 Terrabyte/s), dass eine langfristige Speicherung aller Daten nicht realisierbar ist. Dies erfordert, dass bereits während der Datennahme eine erste Analyse der aufgenommenen Messdaten erfolgen muss und nur diejenigen Daten gespeichert werden, die möglicherweise interessante Beobachtungen enthalten.

Der Aufbau eines Datennahme- und Trigger-Systems, das diese Aufgabe erfüllen soll, ist eine der Herausforderungen bei der Entwicklung des HERA-B-Detektors. Einige zentrale Komponenten des Datennahmesystems sind durch Digitale-Signal-Prozessoren vom Typ SHARC realisiert. Die Durchführung der bei HERA-B angestrebten Messungen hängt von der Zuverlässigkeit und Leistungsfähigkeit dieser SHARC-Komponenten ab. In der vorliegenden Arbeit werden daher die Hardware und die im Rahmen dieser Doktorarbeit entwickelte Software der SHARC-Prozessoren und ihre Verwendung im Datennahmesystem von HERA-B vorgestellt. Es werden umfassende Tests des Leistungsvermögens der SHARC-Hardware und Software und die daraus resultierenden Einschränkungen auf die verarbeitbare Datenmenge beschrieben.

Das erste Kapitel dieser Arbeit beschäftigt sich mit der theoretischen Darstellung der $CP$-Verletzung. Es wird gezeigt, in welcher Weise $CP$-Verletzung bei HERA-B gemessen werden kann. Nachdem im darauf folgenden Kapitel das Detektorsystem vorgestellt worden ist, beschreibt das dritte Kapitel das Datennahme- und Trigger-System. Es wird dabei sowohl auf die Algorithmen, die zur Datenselektion verwendet werden, als auch auf die technische Realisierung des Systems eingegangen. Das vierte Kapitel umfasst eine Beschreibung der SHARC-Hardware und Software und erklärt die Funktionsweisen der mit SHARCs aufgebauten Komponenten des Datennahmesystems. Im letzten Kapitel dieser Arbeit werden die aus Tests gewonnenen Leistungsgrenzen der SHARC-Komponenten und ihre Auswirkungen auf die bei HERA-B vorgesehenen Messungen vorgestellt.

# Kapitel 1

# Die Verletzung der *CP*-Symmetrie

## 1.1 Symmetrien in der Physik

Der Begriff der Symmetrie ist in der modernen Physik von fundamentaler Bedeutung. Unter einer Symmetrie versteht man eine Transformation, die, angewendet auf ein physikalisches System, dieses System invariant lässt, d.h. das transformierte System ist von dem Urprungssystem nicht unterscheidbar. Viele physikalische Prozesse lassen sich mit Hilfe von Symmetrien, denen sie unterliegen, leicht und übersichtlich darstellen. Umgekehrt kann die Beobachtung einer symmetrischen Struktur bestimmter Naturgesetze zu Vorhersagen neuer Gesetze und Theorien führen.

Von sehr großer Bedeutung für die Physik ist der Zusammenhang, der zwischen Symmetrien und Erhaltungssätzen besteht und durch das *Noether-Theorem* [6] beschrieben wird. Gemäß diesem Theorem folgt aus der Invarianz eines physikalischen Systems gegenüber einer Transformation die Existenz einer Erhaltungsgröße. So folgt beispielsweise aus der Invarianz bezüglich zeitlicher Translationen die Erhaltung der Energie oder aus der Invarianz gegenüber räumlichen Drehungen die Drehimpulserhaltung. Die Existenz von Erhaltungssätzen führt zu Auswahlregeln für physikalische Prozesse, die zum Ausdruck bringen, daß bestimmte Vorgänge in der Natur nicht auftreten, da sie eine Verletzung des Erhaltungssatzes und damit der Symmetrie bedeuten würden.

Viele Symmetrien sind in der Natur vollständig und exakt realisiert. Es gibt jedoch auch Symmetrien, die nur für bestimmte physikalische Systeme und Wechselwirkungen gelten, oder auch solche, die nur näherungsweise erfüllt sind. In der Regel führt eine Symmetrie die Unmessbarkeit einer bestimmten physikalischen Größe mit sich. Erst wenn die Symmetrie verletzt wird, tritt diese vorher verborgene physikalische Größe in Erscheinung und lässt sich experimentell bestimmen.

In der Elementarteilchenphysik von besonderem Interesse sind die diskreten Symmetrien der zeitlichen und räumlichen Spiegelung, abgekürzt mit $T$ (**T**ime) bzw. $P$ (**P**arität), und die Teilchen-Antiteilchen-Konjugation $C$ (**C**harge-conjugation).

### 1.1.1 Die Raumspiegelung *P*

Die Paritätstransformation $P$ erhält man durch Spiegelung am Koordinatenursprung. Das Vorzeichen von polaren Vektoren, z.B. Ort und Impuls, wird hierdurch umgedreht, während axiale Vektoren, z.B. der Drehimpuls, unverändert bleiben:

$$\vec{x} \xrightarrow{\mathbf{P}} -\vec{x}\ , \qquad \vec{p} \xrightarrow{\mathbf{P}} -\vec{p}\ , \qquad \text{aber} \qquad \vec{L} \xrightarrow{\mathbf{P}} \vec{L}\ . \tag{1.1}$$

Angewendet auf eine quantenmechanische Wellenfunktion wirkt der Paritätsoperator gemäß

$$\mathbf{P}\psi\left(\vec{x},t\right) = \psi\left(-\vec{x},t\right)\ . \tag{1.2}$$

Nochmaliges Anwenden führt die Wellenfunktion wieder in die ursprüngliche Funktion über, $\mathbf{PP}\psi(\vec{x},t) = \psi(\vec{x},t)$, so dass $\mathbf{P}$ die Eigenwerte 1 und -1 besitzt.

In der starken und der elektromagnetischen Wechselwirkung ist die $P$-Symmetrie erhalten. In der schwachen Wechselwirkung hingegen ist die Parität maximal verletzt. Dies wurde 1956 vorhergesagt [7] und ein Jahr später im $\beta$-Zerfall von Atomkernen nachgewiesen [8]. Die maximale Verletzung der $P$-Symmetrie in der schwachen Wechselwirkung wird daran deutlich, dass keine rechtshändigen Neutrinos existieren. Unter rechtshändigen Teilchen versteht man Teilchen, deren Spin in die Bewegungsrichtung des Teilchens zeigt. Bei linkshändigen Teilchen verhält es sich genau umgekehrt. Da die Paritätstransformation die Bewegungsrichtung umkehrt, den Drehimpuls hingegen nicht, wird durch sie ein linkshändiges Teilchen in ein rechtshändiges bzw. ein rechts- in ein linkshändiges Teilchen überführt. Bei Prozessen der schwachen Wechselwirkung entstehen ausschließlich linkshändige Neutrinos. Unterwirft man den Prozess einer räumlichen Spiegelung, so würde man daher rechtshändige Neutrinos erhalten. Dieser Prozess ist jedoch in der Natur nicht realisiert. Die schwache Wechselwirkung ermöglicht daher aufgrund der Paritätsverletzung Welt und Spiegelwelt voneinander zu unterscheiden.

### 1.1.2 Teilchen-Antiteilchen-Konjugation *C*

Die Teilchen-Antiteilchen-Konjugation $C$ beschreibt den Austausch eines Teilchens durch sein Antiteilchen. Wird die $C$-Konjugation auf einen Zustand angewendet, so kehren alle ladungsartigen additiven Quantenzahlen, wie z.B. die elektrische Ladung, Baryonen- und Leptonenzahlen, ihr Vorzeichen um. Die elektromagnetische und die starke Wechselwirkung sind invariant unter $C$-Konjugationen. Dies bedeutet, dass starke und elektromagnetische Wechselwirkung Teilchen und Antiteilchen auf die gleiche Weise behandeln. Wie die $P$-Symmetrie ist auch die Teilchen-Antiteilchen-Symmetrie in der schwachen Wechselwirkung verletzt. Die Verletzung dieser Invarianz in der schwachen Wechselwirkung kann ähnlich der Paritätsverletzung anhand des Fehlens von rechtshändigen Neutrinos bzw. linkshändigen Antineutrinos erkannt werden. Wendet man die $C$-Konjugation auf ein linkshändiges Neutrino an, so erhält man ein linkshändiges Antineutrino. Aber auch dieser Zustand kommt in der Natur nicht vor. Die schwache Wechselwirkung erlaubt nur die Existenz rechtshändiger Antineutrinos.

### 1.1.3 Zeitumkehr *T*

Die zeitliche Spiegelung kehrt die Richtung der zeitlichen Abfolge von Prozessen um. Es transformiert sich beispielsweise

$$t \xrightarrow{\mathbf{T}} -t\ , \qquad \vec{x} \xrightarrow{\mathbf{T}} \vec{x}\ , \qquad \text{und damit} \qquad \vec{v} \xrightarrow{\mathbf{T}} -\vec{v}\ . \tag{1.3}$$

Wegen der Vorzeichenumkehr des Impulses bezeichnet man die zeitliche Spiegelung auch als Bewegungsumkehr. Die starke sowie die elektromagnetische Wechselwirkung sind invariant unter Zeitumkehr, ebenso die Newton'schen und die relativistischen Bewegungsgleichungen. Dies bedeutet, dass die Prozesse, die sich durch diese Theorien beschreiben lassen, auch in umgekehrter Zeitrichtung ablaufen können. Die Auszeichnung einer Zeitrichtung in Prozessen des alltäglichen Lebens wird lediglich durch die Entropiezunahme, d.h. durch den Übergang in einen makroskopischen Zustand größerer Wahrscheinlichkeit, verursacht. Die diesem Übergang zu Grunde liegenden Elementarprozesse sind jedoch invariant gegenüber $T$-Transformationen. Wie die $P$- und die $C$-Symmetrie ist auch die $T$-Symmetrie in der schwachen Wechselwirkung gebrochen. Vor kurzem gelang es in zwei Experimenten die $T$-Verletzung in der schwachen Wechselwirkung[1] nachzuweisen [9], [10].

### 1.1.4 Das *CPT*-Theorem

Während die schwache Wechselwirkung nicht invariant unter den einzelnen Transformationen $C$, $P$ und $T$ ist, stellt die Kombination $CPT$ der drei Transformationen eine Symmetrie dar. Die Invarianz aller Wechselwirkungen gegenüber der $CPT$-Transformation ist ein grundlegendes Resultat der Quantenfeldtheorie [11], [12], [13]. Es ergibt sich aus allgemeinen Forderungen wie der Lorentzinvarianz, der Gültigkeit der Quantenmechanik und der Annahme, dass Kräfte durch Felder übertragen werden [14]. Alle gängigen Theorien der Wechselwirkungen beruhen auf diesen Annahmen.

Aus der $CPT$-Erhaltung folgt, dass jeweils Teilchen und zugehöriges Antiteilchen gleiche Masse und Lebensdauer sowie entgegengesetzt gleiche magnetische Momente haben. Experimentell sind bisher keine Hinweise auf eine Verletzung der $CPT$-Invarianz gefunden worden. Die genauesten Resultate stammen aus Messungen der Massendifferenz der neutralen Kaonen $K^0$ und $\overline{K^o}$ [15], [16].

### 1.1.5 Die kombinierte Transformation *CP*

Lange Zeit glaubte man, dass die Kombination $CP$ der Teilchen-Antiteilchen-Konjugation und der Raumspiegelung eine in allen Wechselwirkungen realisierte Symmetrie sei. Wendet man die $CP$-Operation auf ein linkshändiges Neutrino an, so wird dieses zunächst durch $P$ in ein rechtshändiges Neutrino und anschließend durch $C$ in ein rechtshändiges Antineutrino überführt, welches einen in der Natur erlaubten Zustand darstellt.

Die Invarianz einer Wechselwirkung unter der $CP$-Transformation bedeutet, dass ein Prozess von einem Anfangszustand in einen Endzustand stets mit gleicher Wahrscheinlichkeit abläuft wie ein Prozess zwischen dem $CP$-konjugierten Anfangs- und Endzustand. Das Auftreten von Prozessen, bei denen dies nicht gegeben ist, bedeutet eine Brechung der $CP$-Invarianz:

$$\begin{aligned} \Gamma(|i\rangle \to |f\rangle) \quad &\neq \quad \Gamma(CP|i\rangle \to CP|f\rangle) \\ \Longrightarrow \quad &CP\text{-Symmetrie ist gebrochen.} \end{aligned}$$

[1]Die Verletzung der $T$-Symmetrie in der schwachen Wechselwirkung wurde seit Entdeckung der $CP$-Verletzung (vgl. Abschnitt 1.1.5) bereits vermutet, damit die Gültigkeit des $CPT$-Theorems (vgl. Abschnitt 1.1.4) gewährleistet bleibt.

1964 wurde eine Verletzung der $CP$-Symmetrie durch die schwache Wechselwirkung beim Zerfall neutraler $K$-Mesonen nachgewiesen [2]. Die $CP$-Verletzung kann in der heute akzeptierten Theorie der Elementarteilchenphysik, dem Standardmodell [1], beschrieben werden. Sie stellt jedoch einen der am wenigsten experimentell überprüften Aspekte des Standardmodells dar.

## 1.2 Die Verletzung der $CP$-Invarianz im Standardmodell der Teilchenphysik

### 1.2.1 Das Auftreten von $CP$-Verletzung im Standardmodell

Das Standardmodell beschreibt die Eigenschaften und Wechselwirkungen der elementaren Bausteine der Materie. Die in diesem Modell enthaltenen Materieteilchen, die Fermionen mit halbzahligem Spin, sind in Tabelle 1.1 aufgelistet. Man unterscheidet zwischen Leptonen, die nicht der starken Wechselwirkung unterliegen, und den stark wechselwirkenden Quarks. Zu den Leptonen gehören die negativ geladenen Elektronen, Myonen und Tauonen sowie drei verschiedene Arten Neutrinos, die keine elektrische Ladung tragen. Ebenso existieren sechs Sorten von Quarks, die sich durch den *Quark-Flavour* unterscheiden. Für jede Quarksorte besitzt eine für diese Sorte spezifische Flavour-Quantenzahl den Wert eins, während die anderen Flavour-Quantenzahlen den Wert null haben. Zu jedem Fermion existiert ein Antiteilchen mit gleicher Masse aber umgekehrter Ladung und - im Falle der Quarks - Flavour-Quantenzahl.

| Generation | 1 | 2 | 3 |
|---|---|---|---|
| Leptonen | $\begin{pmatrix} e \\ \nu_e \end{pmatrix}$ | $\begin{pmatrix} \mu \\ \nu_\mu \end{pmatrix}$ | $\begin{pmatrix} \tau \\ \nu_\tau \end{pmatrix}$ |
| Quarks | $\begin{pmatrix} u \\ d \end{pmatrix}$ | $\begin{pmatrix} c \\ s \end{pmatrix}$ | $\begin{pmatrix} t \\ b \end{pmatrix}$ |

***Tabelle 1.1:*** *Der Fermionengehalt des Standardmodells.*

Die Wechselwirkungen zwischen den Fermionen werden durch den Austausch von Teilchen (Eichbosonen) mit ganzzahligem Spin beschrieben. Die schwache Wechselwirkung wird durch die geladenen Bosonen $W^+$, $W^-$ und das neutrale $Z^0$-Boson übertragen, elektromagnetische Kräfte durch Photonenaustausch. Beide Wechselwirkungen werden im Standardmodell durch eine vereinheitlichte Quantenfeldtheorie beschrieben. Die starke Wechselwirkung kommt durch den Austausch von Gluonen zwischen Quarks zu Stande.

Sowohl Eichbosonen als auch Fermionen sind im Standardmodell zunächst als masselose Teilchen enthalten. Durch den so genannten *Higgs-Mechanismus* werden Massen im Standardmodell erzeugt [1]. Man führt hierzu ein Higgs-Feld $\phi$ ein. Das Higgs-Feld koppelt an die Fermionen und Eichbosonen sowie an sich selbst.

Die Dynamik der Teilchen wird durch die Lagrange-Dichte beschrieben. Im Standardmodell kann diese in drei Teile zerlegt werden:

$$\mathcal{L}_{SM} = \mathcal{L}_{KIN} + \mathcal{L}_{HIGGS} + \mathcal{L}_{YUKAWA} \ . \tag{1.4}$$

Der erste Term in Gleichung 1.4 beschreibt die Kopplung der Fermionen an die Eichbosonen und der Eichbosonen untereinander. Die Selbstkopplung des Higgs-Feldes erfolgt durch den zweiten Term, während $\mathcal{L}_{YUKAWA}$ die Wechselwirkung (*Yukawa-Wechselwirkung*) der Fermionen mit dem Higgs-Feld beschreibt.

Der Term $\mathcal{L}_{KIN}$ ist immer *CP*-erhaltend [17]. Auch die Higgs-Selbstkopplung verletzt in ihrer einfachsten Realisierung im Standardmodell die *CP*-Symmetrie nicht [17]. Es kann jedoch gezeigt werden, dass im Standardmodell genau dann *CP*-Verletzung auftritt, wenn die Yukawa-Kopplung komplexe Anteile enthält [18]. Der Yukawa-Anteil der Lagrange-Dichte läßt sich beschreiben durch [17]

$$-\mathcal{L}_{YUKAWA} = Y^d_{ij}\overline{Q^I_{Li}}\phi d^I_{Rj} + Y^u_{ij}\overline{Q^I_{Li}}\phi u^I_{Rj} + Y^l_{ij}\overline{L^I_{Li}}\phi l^I_{Rj} + h.c.\,. \tag{1.5}$$

$Q^I_{Li}$ und $L^I_{Li}$ sind hierbei die Wellenfunktionen der linkshändigen Quarks bzw. Leptonen, $u^I_{Rj}$, $d^I_{Rj}$ und $l^I_{Rj}$ die Wellenfunktionen der rechtshändigen *u*-artigen ($= u$, $c$, $t$), *d*-artigen ($= d$, $s$, $b$) Quarks und der rechtshändigen Leptonen. Der Index $I$ gibt an, dass es sich um Teilchenzustände in der Wechselwirkungsbasis handelt. Diese Zustände koppeln an die geladenen Eichbosonen der schwachen Wechselwirkung. Die Operatoren $Y^{(d,u,l)}_{ij}$ beschreiben die Yukawa-Kopplung.

Der Erwartungswert des Higgs-Feldes im Grundzustand (Vakuum) ist von null verschieden. Entwickelt man die Lagrange-Dichte um einen Grundzustandswert des Higgs-Feldes, so spalten sich die Terme in der Yukawa-Wechselwirkung in einen Anteil für die eigentliche Wechselwirkung und einen Anteil für die Fermionmassen auf[2]. Die Massenterme haben die Form

$$\overline{d^I_{Li}}(\mathcal{M}^d)_{ij}d^I_{Rj} + \overline{u^I_{Li}}(\mathcal{M}^u)_{ij}u^I_{Rj} + \overline{l^I_{Li}}(\mathcal{M}^l)_{ij}l^I_{Rj} \tag{1.6}$$

für *u*-artige Quarks, *d*-artige Quarks und für negativ geladene Leptonen. Die Größe der einzelnen Fermionmassen wird durch den Higgs-Mechanismus nicht vorausgesagt. Sie gehen als Parameter in das Standardmodell ein und müssen experimentell bestimmt werden. Neutrinos besitzen keine Masse[3]. Die Massenoperatoren $M^u$, $M^d$ und $M^l$ sind bis auf einen skalaren Faktor, dem Vakuumerwartungswert des Higgs-Feldes, gegeben durch die Yukawa-Operatoren $\mathcal{M}^{(u,d,l)} = \frac{v}{\sqrt{2}}Y^{(u,d,l)}$. Sie liegen nicht notwendigerweise in Diagonalform vor. Um die Massenmatrizen zu diagonalisieren müssen Transformationsmatrizen $V^d_L$, $V^d_R$, $V^u_L$ und $V^u_R$ eingeführt werden:

$$V^{(u,d)}_L\mathcal{M}^{(u,d)}V^{(u,d)\dagger}_R = M^{(u,d)}_{diag} \ . \tag{1.7}$$

Die Fermionzustände werden durch diese Transformationen von der Wechselwirkungseigenbasis zur Masseneigenbasis überführt:

$$u^M_{(L,R)} = V^u_{(L,R)}u^I_{(L,R)} \ , \tag{1.8}$$
$$d^M_{(L,R)} = V^d_{(L,R)}d^I_{(L,R)} \ . \tag{1.9}$$

[2]Eine genaue Darstellung des Higgs-Mechanismus findet sich in [19].

[3]Neuere Messergebnisse legen eine sehr geringe Masse von Neutrinos nahe. Siehe hierzu auch Seite 9.

Die Kopplung der Fermionen an die geladenen Eichbosonen $W^+$ und $W^-$ der schwachen Wechselwirkung wird beschrieben durch den geladenen schwachen Strom. Für Quarks ist dieser gegeben durch

$$J_\mu^{geladen} \propto \overline{u}_{Li}^I \gamma^\mu d_{Lj}^I + h.c. \,. \tag{1.10}$$

Ersetzt man die Wechselwirkungsbasiszustände durch die Masseneigenzustände, so erhält man für Quarks mit Gleichung 1.9

$$J_\mu^{geladen} \propto \overline{u}_{Li}^M \gamma^\mu (V_L^u V_L^{d\dagger})_{ij} d_{Lj}^M + h.c. \,, \tag{1.11}$$

wobei

$$V_{CKM} = V_L^u V_L^{d\dagger} \tag{1.12}$$

als *Cabbibo-Kobayashi-Maskawa-Matrix* (*CKM*-Matrix) bezeichnet wird [20], [21]. Die Yukawa-Kopplung kann nur dann komplexe Anteile enthalten und damit zu $CP$-Verletzung führen, wenn die $CKM$-Matrix eine von null verschiedene komplexe Phase besitzt. Durch die Existenz einer komplexen Phase der $CKM$-Matrix kann auf diese Weise $CP$-Verletzung im Standardmodell auftreten.

### 1.2.2 Die Cabbibo-Kobayashi-Maskawa-Matrix

Die $CKM$-Matrix beschreibt die *Mischung* der Massseneigenzustände $\left(d^M\, s^M\, b^M\right)$ zu den Quarkeigenzuständen des geladenen schwachen Stromes $\left(d^I\, s^I\, b^I\right)$[4]:

$$\begin{pmatrix} d^I \\ s^I \\ b^I \end{pmatrix} = \begin{pmatrix} V_{ud} & V_{us} & V_{ub} \\ V_{cd} & V_{cs} & V_{cb} \\ V_{td} & V_{ts} & V_{tb} \end{pmatrix} \begin{pmatrix} d^M \\ s^M \\ b^M \end{pmatrix} \,. \tag{1.13}$$

Die $W^\pm$-Bosonen koppeln somit an die Dubletts

$$\begin{pmatrix} u^I \\ d^I \end{pmatrix} , \begin{pmatrix} c^I \\ s^I \end{pmatrix} , \begin{pmatrix} t^I \\ b^I \end{pmatrix} \,. \tag{1.14}$$

Die *CKM*-Matrix ist aufgrund der Existenz von drei Teilchengenerationen eine $3 \times 3$-Matrix. Ein komplexe $3 \times 3$-Matrix besitzt 18 Parameter - neun Realteile und neun Imaginärteile. Aufgrund der Baryonenzahlerhaltung muss die *CKM*-Matrix jedoch unitär sein, d.h. es gilt: $V_{CKM} V_{CKM}^\dagger = Id_3$, mit der Einheitsmatrix in drei Dimensionen $Id_3$. Man erhält hieraus neun Gleichungen, mit deren Hilfe man neun Parameter eliminieren kann. Die Parametrisierung kann dabei so gewählt werden, dass drei dieser Parameter reelle Winkel und die anderen sechs komplexe Phasen sind. Fünf der sechs Phasen sind relative Quarkphasen, die durch eine geeignete Rotation der *CKM*-Matrix auf null gesetzt werden können. Es bleiben also drei reelle Parameter und eine komplexe Phase als physikalische Größen zurück. Die Werte dieser vier Parameter werden nicht durch das Standardmodell vorausgesagt, sondern müssen experimentell bestimmt werden. Ist die komplexe Phase von null verschieden, tritt im Standardmodell $CP$-Verletzung auf.

[4] Ob die Zustände der $d$-, $s$- und $b$-Quarks gedreht werden oder die $u$-, $c$- und $t$-Quarks oder für beide Quarkgruppen ist reine Konvention. Man wählt die Zustände so, dass für $u$-, $c$- und $t$-Quarks Masseneigenzustände und Wechselwirkungseigenzustände gleich sind.

Gäbe es nur zwei Quarkgenerationen, so ließen sich in der *CKM*-Matrix, die in diesem Fall eine $2 \times 2$-Matrix wäre, alle Parameter bis auf einen reellen eliminieren. Die *CKM*-Matrix wäre also rein reell und es gäbe keine *CP*-Verletzung im Standardmodell. Erst die Existenz einer dritten Teilchengeneration ermöglicht das Auftreten von *CP*-Verletzung. Dies war der Grund, der Kobayashi und Maskawa dazu bewegte, schon vor der Entdeckung der $b$- und $t$-Quarks eine dritte Quarkgeneration zu fordern und in die Cabbibo-Matrix einzubauen. Darüberhinaus müssen die Fermionen massebehaftet sein, damit Mischungen und somit eine komplexe Phase auftritt. Im Leptonsektor sind die Neutrinos masselos. Die entsprechende Mischungsmatrix $V_{MNS} = V_{\nu L} V_{lL}^{\dagger}$ [22] kann daher aufgrund der beliebigen Wahl von $V_{\nu L}$ zur Einheitsmatrix gemacht werden. Eine Mischung der Generationen und das Auftreten einer komplexen Phase kann hier nicht geschehen. Wenn jedoch Experimente eine Neutrino-Oszillation und damit eine von null verschiedene Masse von Neutrinos beobachten, kann ein dem Quarksektor analoger Mechanismus eingeführt werden. Man erhält eine Mischungsmatrix und eine *CP*-Verletzung ist auch im Leptonsektor möglich. Erste experimentelle Hinweise auf eine Flavour-Mischung der Neutrinos lieferte 1998 das Super-Kamiokande-Experiment [23].

Die $CKM$-Phase ist im Standardmodell die einzige Quelle für $CP$-Verletzung. In zahlreichen Erweiterungen des Standardmodells treten weitere Quellen für *CP*-Verletzung auf. Das Ziel der Experimente zur $CP$-Verletzung ist es, zu überprüfen, ob die beobachtete $CP$-Verletzung quantitativ durch die $CKM$-Phase erklärt werden kann. Abweichungen von den Vorhersagen, die man aus der $CKM$-Theorie der $CP$-Verletzung erhält, geben Hinweise auf $CP$-Verletzungbeiträge, die nicht im Standardmodell enthalten sind.

### Die Wolfenstein-Parametrisierung der $CKM$-Matrix

Entwickelt man die Matrixelemente der $CKM$-Matrix nach dem Parameter $\lambda = |V_{us}| = \sin\theta_{Cabbibo} \approx 0.21$, so erhält man die Wolfenstein-Parametrisierung der $CKM$-Matrix [24]

$$\mathbf{V} = \begin{pmatrix} 1-\frac{\lambda^2}{2} & \lambda & \lambda^3 A(\rho - i\eta) \\ -\lambda & 1-\frac{\lambda^2}{2} & \lambda^2 A \\ \lambda^3 A(1-\rho-i\eta) & -\lambda^2 A & 1 \end{pmatrix} + \mathcal{O}(\lambda^4) \tag{1.15}$$

mit den drei reellen Parametern $\lambda$, $\rho$ und $A$ und dem Imaginärteil $i\eta$. Die Wolfenstein-Parametrisierung verdeutlicht die Größenordnung der $CKM$-Matrixelemente. Die Diagonalelemente sind annähernd eins, während die Werte mit zunehmendem Abstand von der Hauptdiagonale abnehmen. Die Mischung der dritten Quarkgeneration mit den beiden anderen ist schwächer ausgeprägt als zwischen der ersten und zweiten Generation. Messungen der $CKM$-Matrixelemente ergeben für die Beträge der Matrixelemente mit 90 % Vertrauensgrad (C.L.) [25]:

$$\begin{pmatrix} 0.9745-0.9760 & 0.217-0.224 & 0.0018-0.0045 \\ 0.217-0.224 & 0.9737-0.9753 & 0.036-0.042 \\ 0.004-0.013 & 0.035-0.042 & 0.9991-0.9994 \end{pmatrix}. \tag{1.16}$$

### 1.2.3 Unitaritätsbeziehungen

Die Unitarität der $CKM$-Matrix

$$VV^\dagger = Id_3 \tag{1.17}$$

liefert die neun Gleichungen:

$$\begin{aligned}
&\sum_{i=d,s,b} V_{\alpha i}V^*_{\alpha i} = 1 && \alpha \in \{u,c,t\}\,, && \\
&\sum_{\alpha=u,c,t} V_{\alpha i}V^*_{\alpha j} = 0 && i \neq j && \text{und} \quad i,j \in \{d,s,b\}\,, \\
&\sum_{i=d,s,b} V_{\alpha i}V^*_{\beta i} = 0 && \alpha \neq \beta && \text{und} \quad \alpha,\beta \in \{u,c,t\}\,.
\end{aligned} \tag{1.18}$$

Da es sich jeweils um die Summe dreier komplexer Zahlen handelt, können die sechs Gleichungen, die den Wert null ergeben, als Dreiecke (*Unitaritätsdreiecke*) in der komplexen Ebene interpretiert werden. Die Gleichung

$$V_{ud}V^*_{ub} + V_{cd}V^*_{cb} + V_{td}V^*_{tb} = 0 \tag{1.19}$$

ergibt das in Abb. 1.1a dargestellte Dreieck. Wählt man die Phasenkonvention der Wolfenstein-Parametrisierung, so ist die Seite $V_{cd}V^*_{cb}$ näherungsweise reell[5] und kann damit auf die reelle Achse gelegt werden. Durch anschließende Skalierung mit der Länge dieser Seite erhält man die in Abb. 1.1b dargestellte Version dieses Unitaritätsdreiecks. Da $V_{ud} \approx 1$ ist, liegt die Spitze des Dreiecks im Punkt $(\rho, \eta)$. Die Höhe des Unitaritätsdreiecks gibt somit den imaginären Parameter $i\eta$ der $CKM$-Matrix an. Die Winkel des Unitaritätsdreiecks sind über

$$\alpha = \arg\left(-\frac{V_{td}V^*_{tb}}{V_{ud}V^*_{ub}}\right)\,, \quad \beta = \arg\left(-\frac{V_{cd}V^*_{cb}}{V_{td}V^*_{tb}}\right) \quad \text{und} \quad \gamma = \arg\left(\frac{V_{ud}V^*_{ub}}{V_{cd}V^*_{cb}}\right) \tag{1.20}$$

mit den $CKM$-Matrixelementen verknüpft.

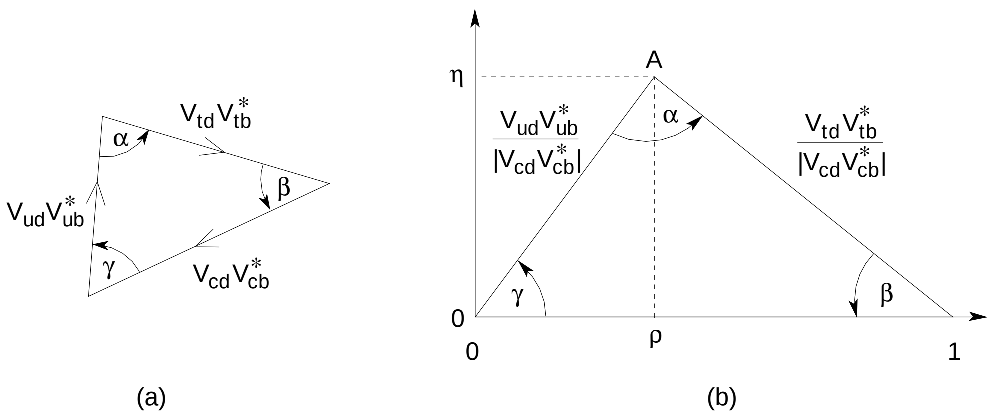



***Abbildung 1.1:*** *Das zu Gleichung 1.19 gehörende Unitaritätsdreieck; rechts die reskalierte Darstellung in der $\rho-\eta$-Ebene [26].*

[5]Der Imaginärteil in $V_{cd}V^*_{cb}$ ist von der Ordnung $\mathcal{O}(\lambda^7)$ und kann daher vernachlässigt werden.

### 1.2.4 Bisherige Kenntnisse der Form des Unitaritätsdreiecks

Die Lage des Scheitelpunktes des Unitaritätsdreiecks ist durch verschiedene experimentelle Resultate eingeschränkt. Abb. 1.2 zeigt die mit 68% Vertrauensgrad erwarteten Bereiche des Scheitelpunktes, die man aus den einzelnen Messungen erhält:

1. Die Messung des Verhältnisses $|V_{ub}/V_{cb}|$ mit Hilfe semileptonischer $B$-Zerfälle legt die Länge der linken Seite des Unitaritätsdreiecks fest.

2. Die Massendifferenz $\Delta m_d$ zwischen den beiden Masseneigenzuständen der $B_d^0$-Mesonen (siehe hierzu Abschnitt 1.3.1) schränkt die Lage des Scheitelpunktes auf einen Ring um den Punkt $(\rho, \eta) = (1, 0)$ ein. Der Bereich außerhalb des mit $\Delta m_s$ bezeichneten Kreises ist mit 95% Vertrauensgrad durch Messungen des Verhältnisses $\Delta m_s/\Delta m_d$ ausgeschlossen. $\Delta m_s$ bezeichnet den Massenunterschied der Masseneigenzustände der $B_s^0$-Mesonen.

3. Der Bestimmung des $CP$-Verletzungsparameters $|\epsilon|$ aus Messung der $CP$-Verletzung im Kaonsystem beschränkt die Lage des Dreieckscheitelpunktes auf einen hyperbolischen Bereich.

Ausgleichsberechnungen für die Winkel des Unitaritätsdreiecks an die Messdaten der oben genannten Größen führen auf Bereiche von [27]:

$$\sin 2\alpha = -0.11^{+0.20}_{-0.22}\,, \qquad \sin 2\beta = 0.725^{+0.044}_{-0.046}\,, \qquad \gamma = \left(63.7^{+5.3}_{-7.0}\right)^\circ\,. \tag{1.21}$$

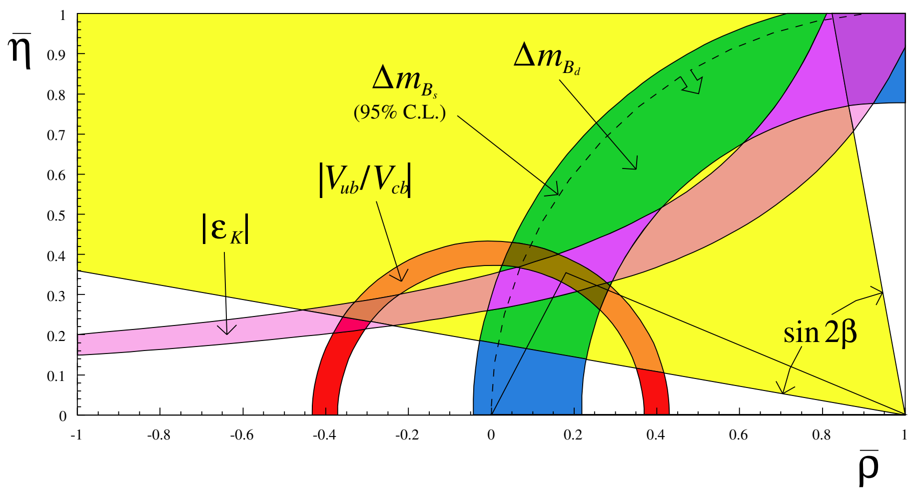



***Abbildung 1.2:*** *Die aufgrund experimenteller Befunde erwartete Form des Unitaritätsdreiecks [27]. Die Einschränkungen der Lage des Dreieckscheitelpunktes stammen von Messungen der Oszillationsfrequenzen von $B_d$- und $B_s$-Mesonen, dem Verhältnis der CKM-Matrixelemente $|V_{ub}|/|V_{cb}|$, gewonnen aus semileptonischen B-Zerfällen, und dem CP-Verletzungsparameter des Kaonsystems $|\epsilon_k|$. Das Ergebnis der direkten Messung von $\sin(2\beta)$ ist ebenfalls eingezeichnet.*

Durch direkte Messungen der Winkel des Unitaritätsdreiecks erhält man einen Test der Konsistenz der Beschreibung der $CP$-Verletzung im Standardmodell. Die genauesten direkten Messungen des Winkels $\beta$ wurden von den Kollaborationen CDF und ALEPH durchgeführt und ergeben Resultate von

$$\begin{aligned} \sin 2\beta &= 0.79^{+0.41}_{-0.44} \quad \text{(CDF)} \quad [28]\ , \\ \sin 2\beta &= 0.93^{+0.73}_{-0.91} \quad \text{(ALEPH)} \quad [29]\ . \end{aligned}$$

Diese Messungen sind bisher noch mit einem großen Fehler behaftet. Das Hauptziel von HERA-B ist es, $\sin(2\beta)$ mit einer den in 1.21 genannten Bereichen vergleichbaren Genauigkeit zu bestimmen.

## 1.3 $CP$-Verletzung in Zerfällen von $B$-Mesonen

Das Standardmodell sagt für Zerfälle von $B$-Mesonen, insbesondere von neutralen $B$-Mesonen, große $CP$-verletzende Effekte voraus. Sie eignen sich daher zur Durchführung voneinander unabhängiger Messungen der $CKM$-Phase. Bei der Untersuchung der $CP$-Verletzung in Zerfällen neutraler $B$-Mesonen ist die Zustandsmischung (auch als Oszillation bezeichnet) der $B$-Zustände von großer Bedeutung. Die im Folgenden vorgestellten Überlegungen zur Zustandsmischung im $B_d^0\overline{B_d^0}$-System können in analoger Weise auch für $B_s^0\overline{B_s^0}$-, $K^0\overline{K^0}$- oder $D^0\overline{D^0}$-Systeme durchgeführt werden.

### 1.3.1 Mischung neutraler $B$-Mesonen

$B_d^0$-Mesonen, im Folgenden einfach mit $B^0$ bezeichnet, bestehen aus einem $\overline{b}$- und einem $d$-Quark. Das $\overline{B^0}$ setzt sich dementsprechend aus einem $b$- und einem $\overline{d}$-Quark zusammen. Die Zustände $|B^0\rangle$ und $|\overline{B^0}\rangle$ spezifizieren somit den (Valenz-)Quarkgehalt der Mesonen und werden daher auch als *Flavour-Eigenzustände* bezeichnet. Bei der Erzeugung durch die starke Wechselwirkung entstehen die Mesonen als reine Flavour-Eigenzustände $|B^0\rangle$ und $|\overline{B^0}\rangle$. Über Prozesse der schwachen Wechselwirkung (Abb. 1.3) sind Übergänge zwischen beiden Flavour-Eigenzuständen möglich. Nach einer Zeit $t$ liegen die Mesonen daher als Mischzustände vor:

$$|B(t)\rangle = a(t)|B^0\rangle + b(t)|\overline{B^0}\rangle. \tag{1.22}$$

Die Zeitentwicklung wird durch die Schrödingergleichung

$$i\frac{d}{dt}\begin{pmatrix} a(t) \\ b(t) \end{pmatrix} = \mathbf{H}\begin{pmatrix} a(t) \\ b(t) \end{pmatrix} = \left(\mathbf{M} - \frac{i}{2}\mathbf{\Gamma}\right)\begin{pmatrix} a(t) \\ b(t) \end{pmatrix} \tag{1.23}$$

beschrieben [17]. Parametrisiert man den Hamiltonoperator durch

$$\mathbf{H} = \begin{pmatrix} A & p^2 \\ q^2 & A \end{pmatrix} \qquad A, p, q \in \mathbf{C}\ , \tag{1.24}$$

so sind die Eigenzustände des Hamiltonoperators gegeben durch:

$$\begin{aligned} |B_L\rangle &= p|B^0\rangle + q|\overline{B^0}\rangle \qquad \text{Eigenwert:} \quad \mu_L = A + pq\ , \\ |B_H\rangle &= p|B^0\rangle - q|\overline{B^0}\rangle \qquad \text{Eigenwert:} \quad \mu_H = A - pq\ . \end{aligned} \tag{1.25}$$

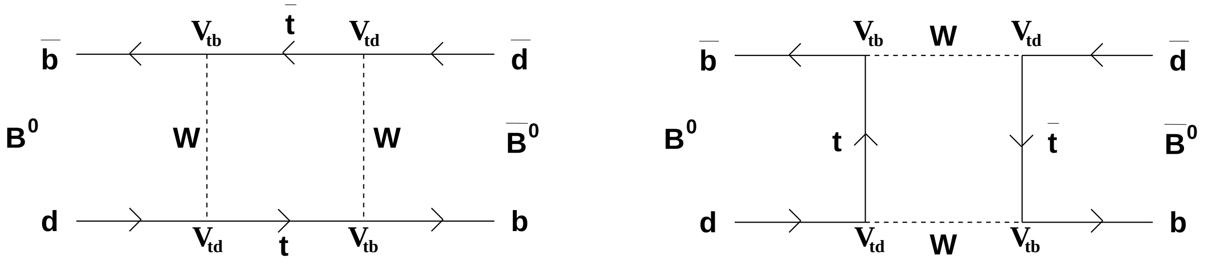



***Abbildung 1.3:*** *Feynman-Graphen für die $B^0\overline{B^0}$-Oszillation. Neben dem Austausch von $t$-Quarks tragen auch Diagramme, bei denen $c$- oder $u$-Quarks ausgetauscht werden, zur Oszillation bei. Aufgrund der hohen Masse des $t$-Quarks dominieren jedoch die Prozesse, die einen $t$-Quarkaustausch enthalten, die Oszillation.*

Die Eigenwerte können in Real- und Imaginärteile zerlegt werden: $\mu_L = m_L - i\frac{\Gamma_L}{2}$ und $\mu_H = m_H - i\frac{\Gamma_H}{2}$, wobei $m_L$ und $m_H$ die Massen der Eigenzustände und $\Gamma_L$ und $\Gamma_H$ deren Zerfallsbreiten sind. Die beiden Eigenzustände unterscheiden sich in Masse und Lebensdauer. Der Unterschied der Lebensdauer ist jedoch sehr klein: $\Delta\Gamma/\Gamma \leq \mathcal{O}(10^{-2})$ [17] und kann daher vernachlässigt werden, so dass für das $B^0$-System nur eine Zerfallsrate $\Gamma \approx \Gamma_L \approx \Gamma_H$ benutzt wird. Die Zustände werden gemäß ihrer Massen unterschieden, wobei $|B_L\rangle$ den leichten und $|B_H\rangle$ den schweren Zustand beschreibt. Sie werden aus diesem Grund auch als Masseneigenzustände bezeichnet.

Ein beliebiger Zustand eines $B$-Mesons zur Zeit $t$, der die Schrödingergleichung 1.23 erfüllt, ergibt sich als Linearkombination der Eigenzustände $|B_L\rangle$ und $|B_H\rangle$:

$$|B^0_{phys}(t)\rangle = k_L e^{-i\mu_L t}|B_L\rangle + k_H e^{-i\mu_H t}|B_H\rangle. \tag{1.26}$$

Ersetzt man die Masseneigenzustände gemäß Gleichung 1.25 durch die Flavour-Eigenzustände und benutzt die Anfangsbedingung, dass zum Zeitpunkt $t = 0$ reine $|B^0\rangle$ und $|\overline{B^0}\rangle$ vorliegen, zur Bestimmung der Konstanten $k_L$ und $k_H$, so erhält man für die zeitliche Entwicklung der physikalischen $B$-Zustände:

$$\begin{aligned} |B^0_{phys}(t)\rangle &= e^{-\Gamma t/2} e^{-imt} \left[ \cos\left(\frac{\Delta m}{2} t\right) |B^0\rangle + i \left(\frac{q}{p}\right) \sin\left(\frac{\Delta m}{2} t\right) |\overline{B^0}\rangle \right] , \\ |\overline{B^0}_{phys}(t)\rangle &= e^{-\Gamma t/2} e^{-imt} \left[ i \left(\frac{p}{q}\right) \sin\left(\frac{\Delta m}{2} t\right) |B^0\rangle + \cos\left(\frac{\Delta m}{2} t\right) |\overline{B^0}\rangle \right] . \end{aligned} \tag{1.27}$$

Die Eigenwerte der Masseneigenzustände wurden hierbei ausgedrückt durch $\mu_L = (2m - \Delta m - i\Gamma)/2$ und $\mu_H = (2m + \Delta m - i\Gamma)/2$. Dabei bezeichnet $m$ die mittlere Masse der $B$-Zustände und $\Delta m$ ihre Massendifferenz.

### 1.3.2 $CP$-Verletzung in Zerfällen neutraler $B$-Mesonen

$CP$-Verletzung tritt immer dann in Teilchenzerfällen auf, wenn sich das Vorzeichen der $CKM$-Phase bei der Berechnung von Zerfallswahrscheinlichkeiten bemerkbar macht. Die Zerfallsamplitude von einem Anfangszustand $|i\rangle$ in einen Endzustand $|f\rangle$ kann geschrieben werden als [17]

$$\mathcal{M}_f = |\mathcal{M}_f| e^{i\delta} e^{i\phi} . \tag{1.28}$$

Hierbei ist $\delta$ die Phase, die durch die beteiligten $CKM$-Matrixelemente auftritt. Sie wird daher als *schwache Phase* bezeichnet. Unter $CP$-Transformationen ändert die schwache Phase ihr Vorzeichen, da für Antiteilchen jeweils die komplex-konjugierten $CKM$-Matrixelemente in die Rechnung eingehen. Durch die starke Wechselwirkung in Endzuständen existiert eine zweite Phase $\phi$. Da die starke Wechselwirkung $CP$-erhaltend ist, ändert die starke Phase ihr Vorzeichen unter $CP$-Spiegelungen nicht [17].

Trägt nur eine Amplitude zu einem Teilchenzerfall bei, so hat das Vorzeichen der schwachen Phase keinen Einfluss auf die Zerfallswahrscheinlichkeit, die proportional zu $|\mathcal{M}_f|^2$ ist. Erfolgt der Zerfall über mehrere Amplituden, so berechnet sich die Zerfallswahrscheinlichkeit durch Bildung der Summe der einzelnen Beiträge:

$$\Gamma \propto \Big|\sum_i \mathcal{M}_i\Big|^2 = \Big|\sum_i |\mathcal{M}_i| e^{i\delta_i} e^{i\phi_i}\Big|^2 , \tag{1.29}$$

insbesondere bei zwei Zerfallsamplituden:

$$\Gamma \propto |\mathcal{M}_1 + \mathcal{M}_2|^2 = |\mathcal{M}_1|^2 + |\mathcal{M}_2|^2 + 2|\mathcal{M}_1||\mathcal{M}_2| \cos(\delta_2 - \delta_1 + \phi_2 - \phi_1) . \tag{1.30}$$

Die Zerfallswahrscheinlichkeit des $CP$-konjugierten Prozesses $CP|i\rangle \to CP|f\rangle$ ist gegeben durch

$$\overline{\Gamma} \propto |\overline{\mathcal{M}_1} + \overline{\mathcal{M}_2}| = |\mathcal{M}_1|^2 + |\mathcal{M}_2|^2 + 2|\mathcal{M}_1||\mathcal{M}_2| \cos(-\delta_2 + \delta_1 + \phi_2 - \phi_1), \tag{1.31}$$

da die schwache Phase unter $CP$-Operationen ihr Vorzeichen ändert. Man erkennt, dass der Interferenzterm zwischen beiden Amplituden in Folge des Vorzeichenwechsels der schwachen Phase zu unterschiedlichen Zerfallswahrscheinlichkeiten zwischen dem eigentlichen Prozess und dem $CP$-konjugierten Prozess führen kann. Dies geschieht, falls beide Amplituden nicht verschwindende Differenzen der schwachen und starken Phase haben. $CP$-Verletzung kommt also nur dann zu Stande, wenn zwei Terme miteinander interferieren, die verschiedene schwache Phasen besitzen. Bei Zerfällen von Mesonen kann dies auf drei verschiedene Arten geschehen:

1. *CP-Verletzung im Zerfall*: Die Gesamtzerfallsamplituden für einen Prozess und den dazu gehörigen *CP*-konjugierten Prozess sind unterschiedlich. Diese Art der *CP*-Verletzung kann beim Zerfall geladener und neutraler Mesonen auftreten.

2. *CP-Verletzung durch Mischung*: Die Masseneigenzustände neutraler Mesonen sind nicht die Eigenzustände des *CP*-Operators.

3. *CP-Verletzung durch Interferenz zwischen Zerfällen neutraler Mesonen mit und ohne Mischung*: Diese Art der $CP$-Verletzung tritt auf, wenn $B^0$ und $\overline{B^0}$ in einen gemeinsamen Endzustand zerfallen.

Alle drei Arten der $CP$-Verletzung sind im Kaonsystem bereits beobachtet worden. Bei $CP$-Verletzung im Zerfall tragen, wie oben beschrieben, mehrere Amplituden mit verschiedenen starken und schwachen Phasen zum Zerfall bei. Bei der $CP$-Verletzung durch Mischung führen unterschiedliche schwache Phasen von Amplituden, die zur Mischung beitragen, dazu, dass die Masseneigenzustände nicht gleichzeitig $CP$-Eigenzustände sind.

In Bezug auf Gleichung 1.25 bedeutet dies, dass $|q/p| \neq 1$ ist. Die Oszillationswahrscheinlichkeit von einem Flavour-Eigenzustand in den anderen ist größer als in umgekehrter Richtung, so dass die gemischten physikalischen Masseneigenzustände die Flavour-Eigenzustände in unterschiedlichen Anteilen enthalten. Im $B^0$-System ist im Gegensatz zum Kaonsystem jedoch $|q/p| \approx 1$ gegeben. $CP$-Verletzung durch Mischung ist hier vernachlässigbar [17].

### CP-Verletzung durch Interferenz von Zerfällen mit und ohne Oszillation

Dagegen wird eine große $CP$-Verletzung im $B^0$-System durch Interferenz von Zerfällen mit und ohne Mischung erwartet. Diese Art von $CP$-Verletzung tritt bei $B^0$-Mesonen in Zerfallskanälen auf, bei denen $B^0$ und $\overline{B^0}$ in einen gemeinsamen Endzustand zerfallen. In diesem Fall kann der Zerfall direkt geschehen oder es erfolgt vor dem Zerfall eine Flavour-Oszillation (für ein Beispiel siehe Abb. 1.4). In diesem Fall kommt die für $CP$-Verletzung benötigte schwache Phasendifferenz durch die Interferenz der beiden zugehörigen Amplituden zu Stande.

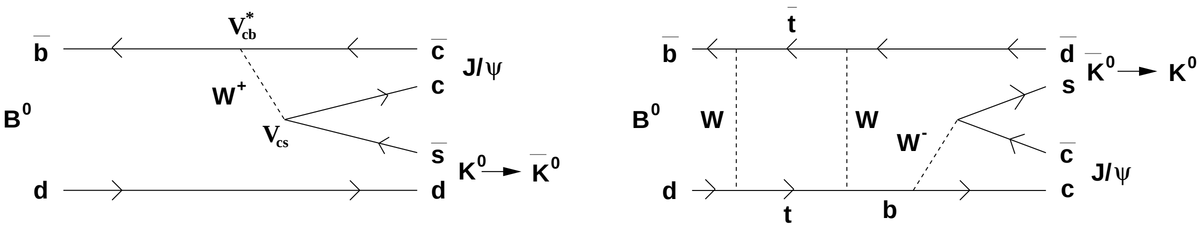



***Abbildung 1.4:*** *Feynman-Graph erster Ordnung für den Goldenen Zerfall $B^0 \to J/\psi K^0_S$ (links). Der Zerfall ist ebenso möglich über den rechts abgebildeten Graphen, bei dem das $B^0$ zunächst in ein $\overline{B^0}$ oszilliert, bevor dieses zerfällt.*

Die Zerfallsamplituden für solche Zerfälle erhält man, indem man anstatt der reinen Anfangszustände $|B^0\rangle$ und $|\overline{B^0}\rangle$ die physikalischen gemischten Zustände (Gleichung 1.27) verwendet:

$$\begin{aligned}
\langle f|\mathcal{H}|B^0_{phys}(t)\rangle &= e^{-\Gamma t/2t} e^{-imt} \left[\cos\left(\frac{\Delta m}{2}t\right)\langle f|\mathcal{H}|B^0\rangle + i\left(\frac{q}{p}\right)\sin\left(\frac{\Delta m}{2}t\right)\langle f|\mathcal{H}|\overline{B^0}\rangle\right] \\
\langle f|\mathcal{H}|\overline{B^0}_{phys}(t)\rangle &= e^{-\Gamma t/2} e^{-imt} \left[i\left(\frac{p}{q}\right)\sin\left(\frac{\Delta m}{2}t\right)\langle f|\mathcal{H}|B^0\rangle + \cos\left(\frac{\Delta m}{2}t\right)\langle f|\mathcal{H}|\overline{B^0}\rangle\right]
\end{aligned} \tag{1.32}$$

$\mathcal{H}$ ist in diesen Gleichungen der Hamiltonoperator, der den Zerfall der Mesonen beschreibt. Die Matrixelemente lassen sich gemäß Gleichung 1.28 durch den Absolutbetrag der Amplitude und die schwache und starke Phase ausdrücken:

$$\langle f|\mathcal{H}|B^0\rangle = |\mathcal{M}_1|e^{i\delta_1}e^{i\phi_1} \quad \text{und} \quad \langle f|\mathcal{H}|\overline{B^0}\rangle = |\mathcal{M}_2|e^{-i\delta_2}e^{i\phi_2}\ . \tag{1.33}$$

Die Amplituden der $CP$-konjugierten Übergänge ergeben sich damit zu

$$\langle\overline{f}|\mathcal{H}|\overline{B^0}\rangle = |\mathcal{M}_1|e^{-i\delta_1}e^{i\phi_1} \quad \text{und} \quad \langle\overline{f}|\mathcal{H}|B^0\rangle = |\mathcal{M}_2|e^{i\delta_2}e^{i\phi_2}\ . \tag{1.34}$$

Im Folgenden betrachten wir nur den Spezialfall, dass der Endzustand $|f\rangle$ ein $CP$-Eigenzustand ist, also

$$CP|f\rangle = |\overline{f}\rangle = \eta_f|f\rangle \qquad \text{mit } \eta_f \in \{-1; 1\} \tag{1.35}$$

gilt. In diesem Fall ist

$$\langle f|\mathcal{H}|\overline{B^0}\rangle = \eta_f \langle \overline{f}|\mathcal{H}|\overline{B^0}\rangle = \eta_f |\mathcal{M}| e^{-i\delta_1} e^{i\phi_1} \ . \tag{1.36}$$

Für die beiden Matrixelemente $\langle f|\mathcal{H}|B^0\rangle$ und $\langle f|\mathcal{H}|\overline{B^0}\rangle$ werden also nur noch eine schwache und eine starke Phase benötigt. Die Zerfallsraten der physikalischen $B^0$-Zustände

$$\Gamma_f(t) = \left|\langle f|\mathcal{H}|B^0_{phys}(t)\rangle\right|^2 \qquad und \qquad \overline{\Gamma}_f(t) = \left|\langle f|\mathcal{H}|\overline{B^0_{phys}}(t)\rangle\right|^2 \tag{1.37}$$

ergeben sich aus Gleichung 1.32 unter Benutzung der entsprechenden Matrixelemente aus 1.33 und 1.36 zu

$$\begin{aligned} \Gamma_f(t) &= e^{-\Gamma t}\,|\mathcal{M}|^2\,[1 + \eta_f \sin(\Delta m t)\sin(\varphi_w)]\ , \\ \overline{\Gamma}_f(t) &= e^{-\Gamma t}\,|\mathcal{M}|^2\,[1 - \eta_f \sin(\Delta m t)\sin(\varphi_w)]\ . \end{aligned} \tag{1.38}$$

Hierbei wurde die für das $B^0$-System gültige Näherung $|q/p| \approx 1$ verwendet. Die schwache Phase $\varphi_w$ setzt sich dabei aus der schwachen Phase $\delta$ des Zerfallsdiagramms und der Phase der $B^0\overline{B^0}$-Mischung $\chi_M = -1/2\arg(q/p)$ zusammen: $\varphi_w = 2(\delta + \chi_M)$. Es ist beachtenswert, dass obige Zerfallsraten nicht mehr von einer starken Phase abhängig sind. Zerfälle in $CP$-Eigenzustände eignen sich daher besonders gut zur experimentellen Bestimmung der schwachen Phase $\varphi_w$ und damit zur Überprüfung der $CKM$-Theorie der $CP$-Verletzung.

Die experimentelle Bestimmung der schwachen Phase kann über die zeitabhängige Asymmetrie

$$\mathcal{A}_{CP}(t) = \frac{\Gamma_f(t) - \overline{\Gamma}_f(t)}{\Gamma_f(t) + \overline{\Gamma}_f(t)} \tag{1.39}$$

erfolgen. Mit den Gleichungen 1.38 ergibt sich diese bei Zerfällen in $CP$-Eigenzustände zu

$$\mathcal{A}_{CP}(t) = \eta_f \sin(\Delta m t)\sin(\varphi_w)\ . \tag{1.40}$$

### 1.3.3 Der Goldene Zerfall $B^0 \to J/\psi K^0_S$

In die im vorangegangenen Abschnitt dargestellten Überlegungen ging eine wesentliche Vereinfachung ein: Bei dem in Gleichung 1.33 und 1.36 gemachten Ansatz für die Matrixelemente wurde davon ausgegangen, dass nur eine Amplitude (mit und ohne Mischung) zum Zerfall beiträgt, bzw. weitere Beiträge vernachlässigt werden können. Es wurde also $CP$-Verletzung im Zerfall bei diesen Rechnungen nicht berücksichtigt. Bei dem so genannten Goldenen Zerfall $B^0 \to J/\psi K^0_S$ ist diese Annahme gültig. Da er darüberhinaus über die Zerfallskette $B^0 \to J/\psi K^0_S \to l^+l^-\pi^+\pi^-$ eine relativ leicht experimentell nachzuweisende Signatur besitzt, ermöglicht dieser Zerfall eine Untersuchung der $CP$-Verletzung. Das $J/\psi$ ist ein $CP$-Eigenzustand mit dem Eigenwert $\eta_{J/\psi} = 1$. Dadurch, dass nur Zerfälle des kurzlebigen Kaons in zwei Pionen berücksichtigt werden, wird nur die $CP$-gerade Komponente[6] des $K^0_S$ bei den beobachteten Zerfällen herausgefiltert. Der Endzustand $J/\psi K^0_S(\to \pi^+\pi^-)$ ist also ein $CP$-Eigenzustand mit $CP$-Eigenwert

[6] Die physikalischen Kaonzustände $K^0_S$ und $K^0_L$ sind keine $CP$-Eigenzustände. Diese werden als $K^0_1$ und $K^0_2$ bezeichnet. $K^0_S$ und $K^0_L$ bestehen jeweils hauptsächlich aus einem dieser Zustände, enthalten jedoch eine leichte Beimischung des anderen, wie die $CP$-Verletzung durch Mischung im Kaonsystem zeigt.

$\eta_{\psi K}$ = -1. Das negative Vorzeichen kommt durch den Bahndrehimpuls zwischen $J/\psi$ und $K_S^0$, der stets den Wert $l = 1$ hat, zu Stande[7].

Beim Goldenen Kanal zerfallen $B^0$ und $\overline{B^0}$ zunächst in unterschiedliche Zustände: $B^0 \to K^0$ und $\overline{B^0} \to \overline{K^0}$. Der Zerfall in einen gemeinsamen Endzustand und damit Interferenz zwischen Zerfällen mit und ohne $B$-Mischung wird erst durch die Mischung der Kaonen im Endzustand möglich. Die schwache Phase $\chi_{M,K}$ der Kaonmischung muss daher noch bei der Bildung der Gesamtphase $\varphi_w$ berücksichtigt werden:

$$\varphi_w = 2(\chi_{M,B} + \delta + \chi_{M,K}) \; . \tag{1.41}$$

Die einzelnen Beiträge ergeben sich zu [26]

$$\begin{aligned}
\chi_{M,B} = \quad & -\tfrac{1}{2}\arg\left(\tfrac{q}{p}\right)_{B\overline{B}} && = -\frac{1}{2}\arg\left(\frac{V_{tb}^* V_{td}}{V_{tb}V_{td}^*}\right) \; , \\
\delta = \quad & -\tfrac{1}{2}\arg\left(\tfrac{1}{\eta_{\psi K}}\tfrac{\langle J/\psi K_S^0|\mathcal{H}|\overline{B^0}\rangle}{\langle J/\psi K_S^0|\mathcal{H}|B^0\rangle}\right) && = -\frac{1}{2}\arg\left(-\frac{V_{cs}^* V_{cb}}{V_{cs}V_{cb}^*}\right) \; , \\
\chi_{M,K} = \quad & -\tfrac{1}{2}\arg\left(\tfrac{q}{p}\right)_{K\overline{K}} && = -\frac{1}{2}\arg\left(\frac{V_{cd}^* V_{cs}}{V_{cd}V_{cs}^*}\right) \; .
\end{aligned} \tag{1.42}$$

In beiden Mischungsphasen sind jeweils nur die dominierenden[8] Feynman-Diagramme berücksichtigt worden. Die schwache Phase des Goldenen Zerfalls ist damit gegeben durch

$$\varphi_w = -\arg\left(-\frac{V_{tb}^* V_{td}}{V_{tb}V_{td}^*}\frac{V_{cs}^* V_{cb}}{V_{cs}V_{cb}^*}\frac{V_{cd}^* V_{cs}}{V_{cd}V_{cs}^*}\right) = 2\cdot\arg\left(-\frac{V_{cd}V_{cb}^*}{V_{td}V_{tb}^*}\right) = 2\beta \; . \tag{1.43}$$

Die zeitabhängige Asymmetrie der Zerfallsraten des Goldenen Zerfalls $\mathcal{A}_{CP}(t)$ ergibt sich so zu

$$\mathcal{A}_{CP}(t) = -\sin(\Delta m t)\sin(2\beta) \; . \tag{1.44}$$

### Die zeitintegrierte Asymmetrie

Anstatt der zeitabhängigen Asymmetrie $\mathcal{A}_{CP}$ kann auch eine zeitunabhängige Messung durchgeführt werden, bei der die insgesamt beobachteten $B^0$- bzw. $\overline{B^0}$-Zerfälle gezählt werden. Die zeitintegrierte Asymmetrie $\mathcal{A}_{CP}^{int}$ erhält man durch zeitliche Integration der Zerfallsraten:

$$\mathcal{A}_{CP}^{int} = \frac{\int_{t_0}^{\infty}\Gamma(t)dt - \int_{t_0}^{\infty}\overline{\Gamma}(t)dt}{\int_{t_0}^{\infty}\Gamma(t)dt + \int_{t_0}^{\infty}\overline{\Gamma}(t)dt} \; . \tag{1.45}$$

Mit den Gleichungen 1.38 und 1.43 erhält man durch partielle Integration

$$\mathcal{A}_{CP}^{int} = M(\tilde{t}_0)\sin(2\beta) \tag{1.46}$$

mit

$$M(\tilde{t}_0) = \frac{\sin(x\tilde{t}_0) + x\cos(x\tilde{t}_0)}{1+x^2}. \tag{1.47}$$

[7] Das $B^0$ und $K_S^0$ besitzen einen Spin von 0. Aufgrund des $J/\psi$-Spins von 1 muss der Bahndrehimpuls zwischen $J/\psi$ und $K_S^0$ den Wert 1 besitzen. Der $CP$-Eigenwert des Endzustands ist gegeben durch $\eta_{\psi K} = \eta_\psi \cdot \eta_K \cdot (-1)^l = -1$ .

[8] Bei der $K^0\overline{K^0}$-Mischung besitzt das Feynman-Diagramm mit $c$-Quarkaustausch den größten Beitrag, während andere Beiträge Cabbibo-unterdrückt sind.

Hierbei sind die Lebensdauer $\Gamma$ und Massendifferenz $\Delta m$ des $B^0\overline{B^0}$-Systems zum Mischungsparameter $x = \Delta m/\Gamma$ zusammengefasst, der experimentell auf $x = 0.73 \pm 0.05$ bestimmt worden ist [30], [31]. Die Zeit $\tilde{t}_0$ ist in Einheiten auf die $B^0$-Lebensdauer bezogen: $\tilde{t}_0 = t_0/\tau_B$.

Die Zeitintegration wird nicht zum Zeitpunkt der Produktion der $B$-Mesonen $\tilde{t}_0 = 0$ sondern zu einem späteren Zeitpunkt begonnen. Der Grund hierfür ist, dass man zur Identifikation der relativ langlebigen $B^0$-Mesonen[9] eine Mindestlebensdauer $\tilde{t}_0$ des zerfallenden Teilchens verlangt. Es werden also nur diejenigen $B$-Mesonen bei der Bildung der Zerfallsasymmetrien berücksichtigt, die eine Lebensdauer größer als $\tilde{t}_0$ haben.

### 1.3.4 Bestimmung des $B$-Flavours

Da im Goldenen Zerfall $B^0$ und $\overline{B^0}$ in denselben Endzustand zerfallen, muss zur Messung der Zerfallsasymmetrien $\mathcal{A}_{CP}(t)$ und $\mathcal{A}_{CP}^{int}$ für jeden Zerfall identifiziert werden, ob es sich um den Zerfall eines als $B^0$ oder $\overline{B^0}$ produzierten Mesons handelt. Die Bestimmung des Flavours wird auch als *B-Tagging* bezeichnet. Bei der Produktion von $b$-Quarks durch die starke Wechselwirkung werden diese stets paarweise als $b$ und $\bar{b}$ erzeugt. Neben dem $B^0$-Meson, das über den Goldenen Kanal zerfällt, gibt es daher ein zweites $B$-Hadron, das ein $b$-Quark mit entgegengesetztem Flavour gegenüber dem im Goldenen Kanal vorkommenden $b$-Quark enthält. Über die Zerfälle dieses zweiten $B$-Hadrons kann so der $b$-Flavour des $B$-Mesons des Goldenen Zerfalls bestimmt werden. Um eine möglichst hohe Effizienz für die Beobachtung der Zerfälle dieses zweiten $B$-Hadrons zu haben, werden inklusive Zerfälle verwendet:

- *Lepton-Tag*: Zerfällt dieses $B$-Hadron semileptonisch, beispielsweise über $b \to c\, l^- \bar{\nu}$, so besitzt das Lepton im Endzustand die gleiche Ladung wie das $b$-Quark. Da das Lepton aus dem Zerfall eines $B$-Mesons stammt, kann es durch einen hohen Transversalimpuls[10] identifiziert werden.

- *Kaon-Tag*: Erfolgt der Zerfall des $b$-Quarks über die Zerfallskette $b \to c \to s$, so besitzt das $s$-Quark die gleiche Ladung wie das ursprüngliche $b$-Quark. Die Identifizierung eines $K^-(\bar{u}s)$ im Zerfall des zweiten $B$-Hadrons deutet also auf ein $b$-Quark hin, während ein $K^+(u\bar{s})$ auf ein $\bar{b}$-Quark hinweist.

- *Ladungs-Tag*: Durch Rekonstruktion des Zerfallsvertex des $B$-Hadrons und Summierung der Ladungen aller von diesem Zerfall stammenden Teilchenspuren, kann eine Aussage über die Ladung und damit den Flavour des $B$-Hadrons getroffen werden. Diese Art des Taggings ist nur bei geladenen $B$-Hadronen möglich.

Neben den hier vorgestellten Möglichkeiten des Flavour-Taggings gibt es weitere. Einige von ihnen benutzen dabei Informationen aus dem Signalkanal des Goldenen Zerfalls. Eine genauere Beschreibung sowohl dieser und als auch der hier erwähnten Tagging-Methoden findet sich unter [32].

Die Bestimmung des $B$-Flavours ist jedoch nicht perfekt. Aus verschiedenen Gründen kann es zur Identifizierung des falschen Flavours kommen. Dies kann zum einen durch

[9] $B_d^0$-Mesonen besitzen eine mittlere Lebensdauer von $\tau_B = 1.56 \pm 0.04 \cdot 10^{-12} s$ [25].

[10] Als Transversalimpuls wird die zur Protonstrahlrichtung senkrechte Komponente des Impulses eines Teilchens bezeichnet.

Ambiguitäten in den Zerfallssignaturen, die zur Flavour-Bestimmung verwendet werden, verursacht werden. Beim Lepton-Tag kann beispielsweise ein aus dem Zerfall des $b$-Quarks stammendes $c$-Quark semileptonisch zerfallen. Das Lepton aus dem Zerfall des $c$-Quarks besitzt die entgegengesetzte Ladung zum $b$-Quark. Wird dieses Lepton irrtümlich zum Tagging verwendet, kommt es zur falschen Flavour-Identifizierung. Ebenso können direkt erzeugte Kaonen zur Bestimmung des falschen Flavours beim Kaon-Tag führen. Zum anderen können Fehlidentifizierungen von Teilchensorten bei der Rekonstruktion des Ereignisses das $B$-Tagging verfälschen. Außerdem kommt es zur Identifikation des falschen $B$-Flavours, wenn das zum Tagging verwendete $B$-Hadron ein neutrales $B$-Meson ist und dieses vor dem Zerfall eine Flavour-Oszillation durchgeführt hat. Alle diese Effekte, die zu einer Verunreinigung der Flavour-Bestimmung führen, werden durch den *Abschwächungsfaktor* $D$ quantitativ beschrieben:

$$D = \frac{N_w - N_f}{N_w + N_f} \tag{1.48}$$

Hierbei gibt $N_w$ die Anzahl der vollständig rekonstruierten Goldenen Zerfällen mit richtiger und $N_f$ mit falscher Bestimmung des $B$-Flavours an. Die zeitintegrierte Asymmetrie $\mathcal{A}_{CP}^{int}$ wird durch den Abschwächungsfaktor verringert. Die beobachtbare Asymmetrie $\mathcal{A}_{obs}$ ist gegeben durch

$$\mathcal{A}_{obs} = D \cdot M(\tilde{t}_0) \cdot \sin(2\beta) \; . \tag{1.49}$$

Der Abschwächungsfaktor muss zusätzlich zur Messung der Zerfallsasymmetrie experimentell bestimmt werden, um so die tatsächliche Asymmetrie zu erhalten.

Der Fehler der Messung von $\sin(2\beta)$ ist gegeben durch [33]

$$\Delta \sin(2\beta) = \frac{1}{M(\tilde{t}_0) D \sqrt{\epsilon_{tag}}} \frac{1}{\sqrt{N_{B^0}^{rec}}}. \tag{1.50}$$

Hierbei ist $N_{B^0}^{rec}$ die Anzahl der vollständig rekonstruierten Goldenen Zerfälle. Die Gesamteffizienz des Taggings $\epsilon_{tag}$ ist gegeben durch $\epsilon_{tag} = (N_w + N_f)/N_{B^0}^{rec}$.

Monte-Carlo-Studien ergeben bei Verwendung der drei oben beschriebenen Tagging-Methoden einen kombinierten Wert für $D\sqrt{\epsilon_{tag}}$ von 0.31 [33]. Mit einem Mischungsparameter von $x = 0.723$ und einer geforderten Mindestlebensdauer der $B$-Mesonen von $\tilde{t}_0 = 0.7$ ergibt sich der in Abb. 1.5 dargestellte Verlauf des Messfehlers auf $\sin(2\beta)$ in Abhängigkeit zur Anzahl der vollständig rekonstruierten Goldenen Zerfälle. Um einen Messfehler von 0.1 zu erhalten, müssen bei den angenommenen Werten für den Abschwächungsfaktor und die Tagging-Effizienz ca. 2000 Goldene Zerfälle beobachtet werden.

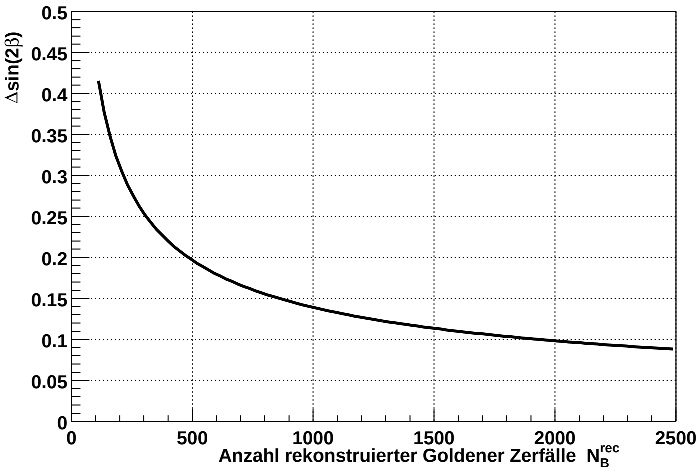



***Abbildung 1.5:*** *Der Fehler der Messung von* $\sin(2\beta)$ *in Abhängigkeit von der Gesamtzahl der rekonstruierten Goldenen Zerfälle.*

### 1.3.5 Weitere $CP$-verletzende Zerfallskanäle

Neben der Messung des Winkels $\beta$ des Unitaritätsdreiecks durch den Goldenen Zerfall können auch die beiden anderen Winkel des Unitaritätsdreiecks bei HERA-B gemessen werden.

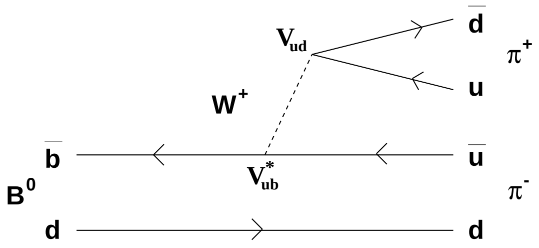



***Abbildung 1.6:*** *Baumdiagramm niedrigster Ordnung für den Zerfall* $B^0 \to \pi^+\pi^-$*, der zur Bestimmung des Winkels* $\alpha$ *des Unitaritätsdreiecks verwendet werden kann.*

Zur Bestimmung des Winkels $\alpha$ müssen Zerfälle, bei denen ein $b$-Quark über $b \to d\bar{u}u$ zerfällt, untersucht werden. Ein Zerfallskanal dieser Art ist $B^0 \to \pi^+\pi^-$. Der in den vorangegangenen Abschnitten vorgestellte Formalismus kann für diesen Zerfall in ähnlicher Weise übernommen werden. Auch hier kann der Zerfall direkt oder über eine vorher erfolgte Oszillation des $B$-Mesons erfolgen, so dass $CP$-Verletzung durch Interferenz aus Zerfällen mit und ohne Oszillation auftritt. Das Baumdiagramm niedrigster Ordnung (Abb. 1.6) enthält die $CKM$-Matrixelemente $V_{ub}$ und $V_{ud}$. Die schwache Phasendifferenz durch Interferenz der Zerfälle mit und ohne $B$-Oszillation ist daher gegeben durch

$$\varphi_w = 2\arg\left(-\frac{V_{td}V_{tb}^*}{V_{ud}V_{ub}^*}\right) = 2\alpha. \tag{1.51}$$

Im Vergleich zum Goldenen Kanal ist die Messung des Winkels $\alpha$ durch den Zerfall $B^0 \to \pi^+\pi^-$ schwieriger. Zum einen ist das relative Verzweigungsverhältnis dieses Zer-

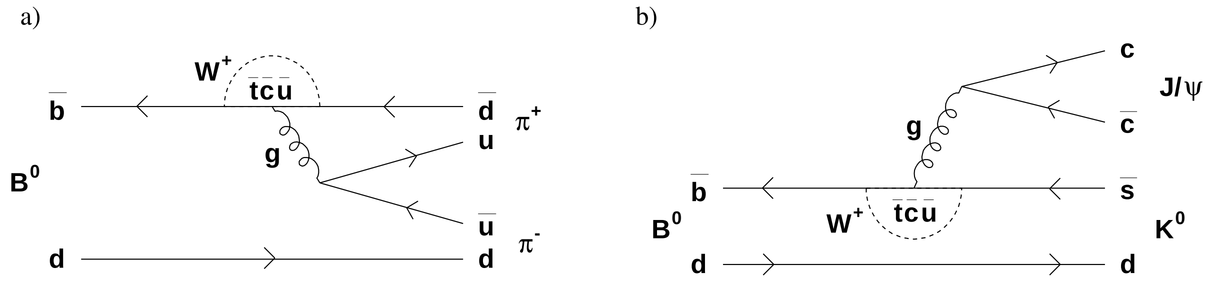



***Abbildung 1.7:*** *Beispiele für Pinguin-Diagramme für den Zerfall a) $B^0 \to \pi^+\pi^-$ und b) $B^0 \to J/\psi K_S^0$. Durch die Interferenz solcher Pinguin-Graphen mit dem jeweiligen Baumdiagramm niedrigster Ordnung kommt es zur $CP$-Verletzung im Zerfall. Beim Goldenen Zerfall können diese Beiträge vernachlässigt werden, beim Zerfall $B^0 \to \pi^+\pi^-$ müssen sie hingegen berücksichtigt werden.*

fallskanals mit ca. $4.3 \times 10^{-5}$ [34] sehr klein, zum anderen sind Beiträge durch weitere Zerfallsamplituden hier nicht mehr vernachlässigbar. Diese stammen von so genannten Pinguin-Diagrammen. Abb. 1.7a zeigt ein Beispiel für ein solches Diagramm. Die Pinguin-Graphen besitzen gegenüber dem Baumdiagramm ebenfalls eine von null verschiedene Differenz der schwachen Phase. Durch die Interferenz zwischen Baumdiagramm und Pinguin-Beiträgen kommt es zur $CP$-Verletzung im Zerfall, die sich mit der $CP$-Verletzung durch Interferenz von Zerfällen mit und ohne Oszillation vermischt. Der unmittelbare Zusammenhang zwischen Zerfallsasymmetrie und dem Winkel $\alpha$ wird hierdurch verwischt. Die Pinguin-Beiträge müssen getrennt bestimmt werden, um eine Aussage über den Winkel $\alpha$ gewinnen zu können (siehe hierzu [35]).

Auch zum Goldenen Zerfall $B^0 \to J/\psi K_S^0$ tragen Pinguin-Diagramme bei (Abb. 1.7b). Diese sind jedoch entweder Cabbibo-unterdrückt oder besitzen eine zum Baumdiagramm sehr kleine Differenz der schwachen Phase [36], [26]. Ihre Beiträge zur $CP$-Verletzung können daher vernachlässigt werden.

Die Messung des Winkels $\gamma$ ist über Zerfälle wie beispielsweise $B^0 \to K^+\pi^-$ [37], $\overline{B^0} \to D^{*+}\pi^-$ [38] oder $B^\pm \to D_{CP}K^\pm$ prinzipiell möglich. Die Zerfälle besitzen jedoch entweder sehr kleine Verzweigungsverhältnisse oder große Pinguin-Beiträge führen zu theoretischen Unsicherheiten bei der Extraktion des Winkels $\gamma$ aus den gemessenen Werten.

Eine ausführliche Diskussion der verschiedenen Zerfallskanäle, die zur Bestimmung der Winkel des Unitaritätsdreiecks bei HERA-B verwendet werden können, findet sich in [39].

Neben der Untersuchung der $CP$-Verletzung in $B$-Zerfällen ermöglicht der HERA-B-Detektor weitere Beobachtungen, wie beispielsweise die Untersuchung der $B_s$-Oszillation oder die Messung der $CKM$-Matrixelemente $V_{ub}$ und $V_{cb}$ in semileptonischen $B$-Zerfällen. Auf die genannten und auf weitere mögliche Messungen wird in diesem Kapitel nicht eingegangen (für einen Überblick über das weitere Messprogramm von HERA-B siehe [33]).

# Kapitel 2

# Der Detektor HERA-B

## 2.1 Überblick

Das HERA-B Experiment (siehe Abb. 2.1) ist, wie im vorangegangenen Kapitel dargestellt wurde, in erster Linie zur Messung der CP-Verletzung in Goldenen Zerfällen neutraler $B$-Mesonen entwickelt worden. Es werden dabei nur solche Zerfälle berücksichtigt, bei denen das $J/\psi$ in ein Leptonenpaar, $e^+e^-$ oder $\mu^+\mu^-$, zerfällt. Diese Zerfallsreihen sind aufgrund des Leptonenpaars leichter im Detektor nachzuweisen als andere Zerfallskanäle des $J/\psi$. In Abb. 2.2 ist der Goldene Zerfall des $B$-Mesons schematisch dargestellt. Zusätzlich ist ein möglicher Zerfallskanal des zweiten $B$-Mesons, bei dem ein Kaon in der Zerfallskaskade entsteht, das zum Flavour-Tagging verwendet werden kann, eingezeichnet. Anhand der Abbildung wird deutlich, welche Detektorkomponenten zur Beobachtung derartiger Teilchenzerfälle benötigt werden.

Zunächst muss eine genügend große Anzahl an $B$-Mesonen und damit an $b$-Quarks zur Verfügung gestellt werden. Diese werden bei der Kollision des Protonenstrahls des HERA-Speicherrings mit einem Draht-Target erzeugt. Das am Target produzierte $B$-Meson legt in Vorwärtsrichtung im Mittel eine Strecke von 13 mm zurück, bevor es zerfällt. Um diese sekundären vom Target-Draht versetzten Zerfallsvertizes von den direkt am Target befindlichen primären Vertizes trennen zu können, wird nahe des Targets ein Vertexdetektor mit hoher Ortsauflösung verwendet. Zur Rekonstruktion aller Spuren von geladenen Teilchen und zur Verbindung der Vertexdetektorspuren zu Signalen in den weiter vom Target entfernten Teilchenidentifikationsdetektoren wird ein Spurkammersystem benötigt. Wegen der steigenden Teilchen- und Spurdichte in Protonenstrahlnähe besteht der Spurrekonstruktionsdetektor aus Bereichen mit unterschiedlicher räumlicher Segmentierung (Granularität). Der innere strahlnahe Bereich ist durch Mikrostreifengasdetektoren realisiert. Der äußere Teil ist mit *Honigwaben-Driftkammern* aufgebaut. Zur Impulsbestimmung der geladenen Teilchen und damit zur genauen Bestimmung von invarianten Massen, z.B. des $J/\psi$ aus dem goldenen Zerfall, befindet sich hinter dem Vertexdetektor ein Dipolmagnet, dessen Feld in $y$-Richtung[1] gerichtet ist. Innerhalb des Magnetfeldes angebrachte Spurkammern ermöglichen die Verbindung der im Vertexdetektor gefundenen Spursegmente mit den Spuren, die hinter dem Magnet in den Hauptspurkammern rekonstruiert wurden. Zur Beobachtung der Leptonenpaare aus

[1] Das Koordinatensystem ist so gewählt, dass die $x$-Achse in der Protonenringebene liegt und zum Zentrum von HERA zeigt. Die $z$-Achse zeigt in Richtung des Protonenstrahls und die $y$-Achse steht senkrecht auf der $xz$-Ebene, so dass die drei Achsen ein Rechtssystem bilden.

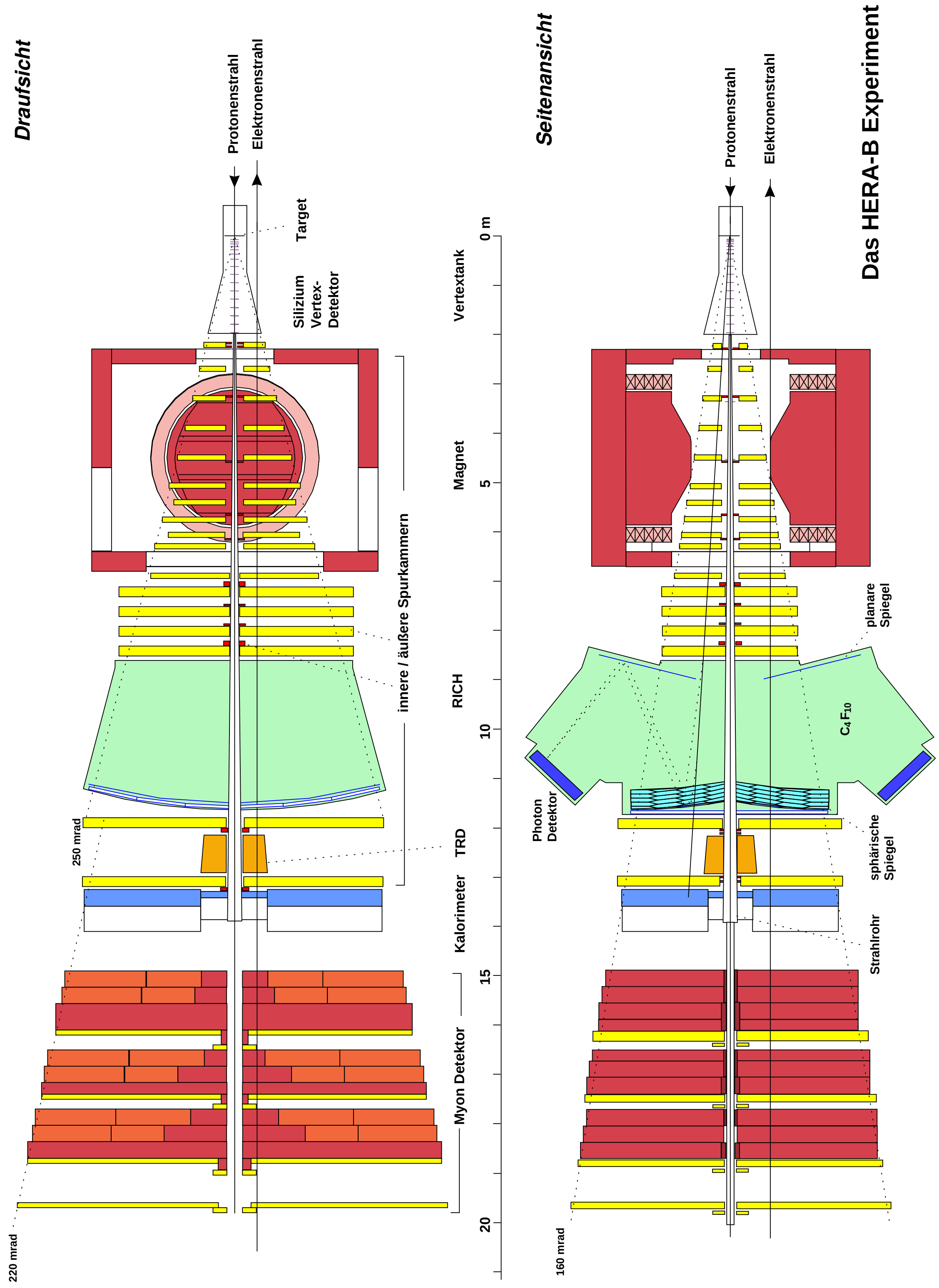



**Abbildung 2.1:** *Schematische Darstellung des HERA-B-Detektors. Der Protonenstrahl trifft zunächst auf ein Draht-Target. Hinter dem Target befinden sich ein Vertexdetektor und ein Spurkammersystem. Einige Spurkammerlagen liegen innerhalb eines Dipolmagnetfeldes. Zur Teilchenidentifikation dienen (in Protonenstrahlrichtung angeordnet) ein ringabbildender Čerenkov-Detektor, ein Übergangsstrahlungsdetektor, ein elektromagnetisches Kalorimeter und ein Myonkammersystem.*

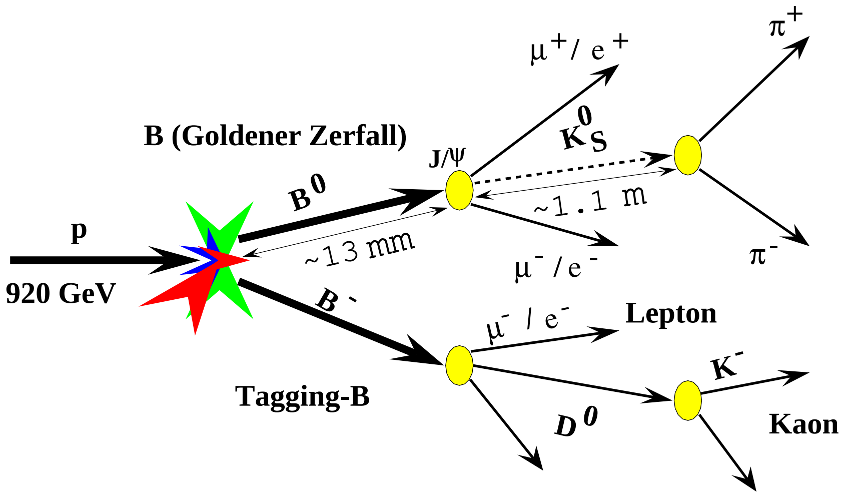



***Abbildung 2.2:*** *Schematische Darstellung des Goldenen Zerfalls und eines möglichen Zerfalls des zweiten* B*-Mesons, das zur Identifizierung des* B*-Flavours verwendet wird.*

dem Zerfall des $J/\psi$ wird ein elektromagnetisches Kalorimeter zur Elektronidentifizierung und ein Myonkammersystem zum Nachweis von Myonen benötigt. Hinter dem Hauptteil des Spurkammersystems befindet sich ein ringabbildender Čerenkov-Zähler. Dieser dient zur Unterscheidung von Protonen, Kaonen und Pionen. Kaonen, die beim Zerfall des zweiten $B$-Mesons eventuell entstehen und zur Identifizierung des Flavours der $B$-Mesonen benötigt werden, können so nachgewiesen werden. Zur Verbesserung der Trennung zwischen Hadronen und Elektronen, befindet sich in Strahlnähe vor dem Kalorimeter ein Übergangsstrahlungsdetektor. Um dem Trigger-System ein schnelles Auffinden von Teilchenspuren mit großem Transversalimpuls zu ermöglichen, befinden sich im Magnetfeld drei weitere, speziell für diesen Zweck entwickelte, Spurkammerlagen (High-$P_T$-Spurkammern).

## 2.2 Die Produktion von $B$-Mesonen

### 2.2.1 Die Hadron-Elektron-Ring-Anlage (HERA)

Die Hadron-Elektron-Ring-Anlage (HERA) besteht aus einem Elektronen- und einem Protonenspeicherring (siehe Abb. 2.3). Die Energie des Protonenstrahls beträgt 920 GeV, die des Elektronenstrahls 28 GeV. An zwei Wechselwirkungszonen werden beide Strahlen zur Kollision gebracht. Mit den Mehrzweckdetektoren ZEUS [40] und H1 [41] werden dort die Teilchenstöße untersucht. Hermes [42], ein drittes Experiment bei HERA, verwendet den Elektronenstrahl von HERA. Bei Kollisionen der Elektronen mit einem Gas-Target werden dort Messungen der Spin-Strukturfunktionen von Nukleonen durchgeführt. Bei HERA-B wird nur der Protonenstrahl von HERA verwendet.

Die Protonen im Protonenstrahl sind in Paketen, so genannten *Bunches*, konzentriert. Diese haben einen zeitlichen Abstand von ca. 96 ns, so dass die *Bunch-Crossing-Rate*, d.h. die Frequenz mit der an einer bestimmten Position des Beschleunigers Protonenpakete eintreffen, bei ungefähr 10.4 MHz liegt. Aus technischen Gründen sind von den insgesamt 220 möglichen Bunch-Positionen nur 180 mit Protonen besetzt, während 40 leer bleiben.

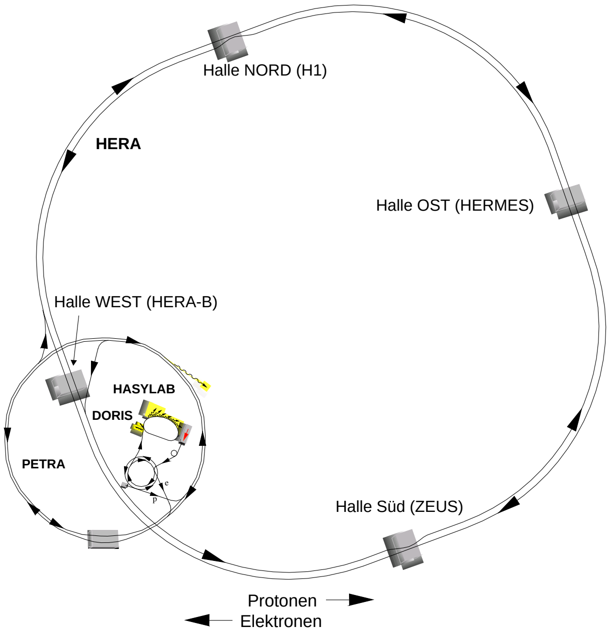



***Abbildung 2.3:*** *Der HERA-Speicherring mit den vier Experimentierhallen und den Vorbeschleunigern.*

Die eigentliche Rate der tatsächlich gefüllten Bunche beträgt dementsprechend $180/220 \times 10.4$ MHz $= 8.51$ MHz. In Abb. 2.4, die die Anzahl der im Vertexdetektor von HERA-B rekonstruierten Vertizes in Abhängigkeit zur Bunch-Nummer zeigt, erkennt man deutlich das Füllschema des Protonenstrahls von HERA.

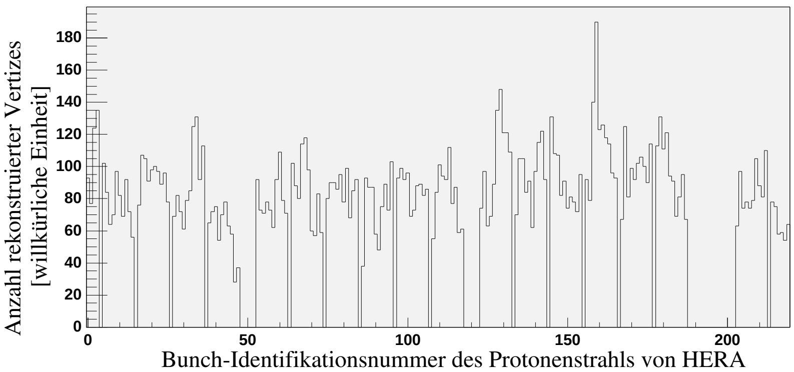



***Abbildung 2.4:*** *Anzahl der rekonstruierten Vertizes in Abhängigkeit der Bunch-Crossing-Nummer. Man erkennt deutlich das Füllschema von HERA.*

### 2.2.2 Erzeugung von $B$-Mesonen in Proton-Nukleon-Streuung

Bei HERA-B werden die $B$-Mesonen durch Kollisionen der Protonen des HERA-Protonenstrahls mit Nukleonen eines Draht-Targets erzeugt. Durchkreuzt eines der Protonen des Strahls einen Target-Draht, so kommt es mit einer bestimmten Wahrscheinlichkeit zu einem inelastischen Streuprozess zwischen Proton und einem der Nukleonen des Target-

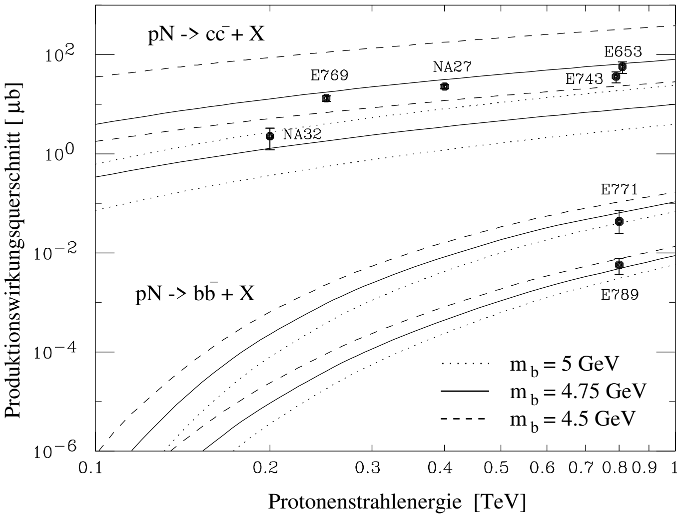



***Abbildung 2.5:*** *Theoretische Erwartungen und experimentell bestimmte Werte für die $b\bar{b}$-Produktion bei* pN*-Streuung am Fixed-Target in Abhängigkeit der Protonenstrahlenergie [43].*

Materials. Die Schwerpunktsenergie bei Kollision eines 920 GeV Protons mit dem Target beträgt 41.6 GeV. Diese inelastischen Streuungen sind Prozesse der starken Wechselwirkung. Aufgrund der Flavour-Erhaltung der starken Wechselwirkung werden dabei Quarks stets als Quark-Antiquark-Paare eines Flavours erzeugt. Die Schwerpunktsenergie liegt deutlich über der Masse eines $b$-Quarkpaares[2] und reicht damit aus, um alle Quarksorten abgesehen von Top-Quarkpaaren zu erzeugen. Die Produktion von $b$-Quarks geschieht überwiegend über Gluon-Fusionsprozesse oder Quark-Annihilation, wobei erstere bei der bei HERA-B vorliegenden Schwerpunktsenergie den größeren Anteil haben. Der Wirkungsquerschnitt für die Entstehung eines $b\bar{b}$-Quark-Paares bei Proton-Nukleon-Streuung ist bisher nur ungenau bekannt. Abb. 2.5 zeigt den $b\bar{b}$-Produktionswirkungsquerschnitt in Abhängigkeit der Protonstrahlenergie, den man aus theoretischen Berechnungen erhält [43], sowie die beiden experimentellen Resultate, die zur Zeit für die $b\bar{b}$-Produktion in $pN$-Streuung vorliegen [44], [45]. Für die bei HERA-B verwendete Strahlenergie von 920 GeV wird ein $b\bar{b}$-Produktionswirkungsquerschnitt vorausgesagt, der ungefähr sechs Größenordnungen unter dem totalen Wirkungsquerschnitt für Proton-Nukleon-Wechselwirkung liegt.

Neben den neutralen $B$-Mesonen, die ein $b$- und ein $d$-Quark enthalten, werden bei den Proton-Nukleon-Streuungen alle möglichen Arten von Hadronen, die $b$-Quarks enthalten, erzeugt. Eine mit *PYTHIA* [46] durchgeführte Monte-Carlo-Studie sagt voraus, dass in ca. 5-10% aller $b\bar{b}$-Ereignisse $B_s^0$ bzw. $\bar{B}_s^0$ entstehen [33]. Ebenso können Baryonen, die ein $b$-Quark enthalten, erzeugt werden.

Um die Messung des Winkels $\beta$ des Unitaritätsdreiecks mit genügender Genauigkeit durchführen zu können, ist die Beobachtung von ca. 2000 Goldenen Zerfällen pro Jahr erforderlich (vgl. Seite 19). Die Beobachtung eines Goldenen Zerfalls stellt aber im Vergleich zu den insgesamt stattfindenden Proton-Nukleon-Wechselwirkungen ein äußerst seltenes Ereignis dar. Die Faktoren, die die Rate der gemessenen Goldenen Zerfälle beeinflussen, sind in Tabelle 2.1 aufgelistet. Nur ein Anteil von etwa $6.6 \times 10^{-12}$ aller

[2] Die Masse eines $b$-Quarks liegt bei ca. 4.75 $GeV/c^2$.

| | |
|---|---|
| $\sigma_{b\bar{b}}/\sigma_{tot.}$ (bei Annahme von: $\sigma_{b\bar{b}} = 12\ nb$) | $9.2 \times 10^{-7}$ |
| Wahrscheinlichkeit, dass eines der $b$-Quarks zu einem $B^0$ oder $\bar{B}^0$ fragmentiert | $\approx 0.8$ |
| relatives Verzweigungsverhältnis $B^0 \to J/\psi K^0_S$ | $\approx 8.9 \times 10^{-4}$ [25] |
| relatives Verzweigungsverhältnis $J/\psi \to \mu^+\mu^-/e^+e^-$ | $\approx 0.12$ |
| relatives Verzweigungsverhältnis $K^0_s \to \pi^+\pi^-$ | $\approx 0.69$ |
| Effizienz (Detektor, Trigger, Rekonstruktion) | $\approx 0.15$ |
| Tagging-Effizienz (Lepton, Kaon, Ladung) | $\approx 0.69$ [32] |

***Tabelle 2.1:*** *Faktoren, die das Verhältnis zwischen vollständig rekonstruierten Goldenen Zerfällen und der Gesamtzahl der inelastischen Wechselwirkung bestimmen. Falls nicht anders angegeben, stammen die Werte aus [33].*

$pN$-Wechselwirkungen führen zu vollständig rekonstruierten Goldenen Zerfällen mit identifiziertem $B$-Flavour. Nimmt man eine Zeit von $10^7$ Sekunden an, während der pro Jahr Daten genommen werden, so benötigt man eine Proton-Nukleon-Wechselwirkungsrate von 40 MHz, um die gewünschte Anzahl von Goldenen Zerfällen pro Jahr zu beobachten.

### 2.2.3 Das Draht-Target

Zur Erzeugung einer Wechselwirkungsrate von 40 MHz müssen pro Bunch-Crossing der mit Protonen gefüllten Bunche durchschnittlich ca. fünf Wechselwirkungen stattfinden. Dies bedeutet, dass bei jedem Bunch-Crossing stets mehrere überlagerte Wechselwirkungen mit dem HERA-B-Detektor aufgenommen werden. Die Geometrie des Targets von HERA-B sollte eine räumliche Trennung der einzelnen Wechselwirkungen innerhalb eines Bunch-Crossings gewährleisten. Andererseits sollten alle Wechselwirkungen in möglichst klar zu lokalisierenden Wechselwirkungszonen liegen. Beide Bedingungen

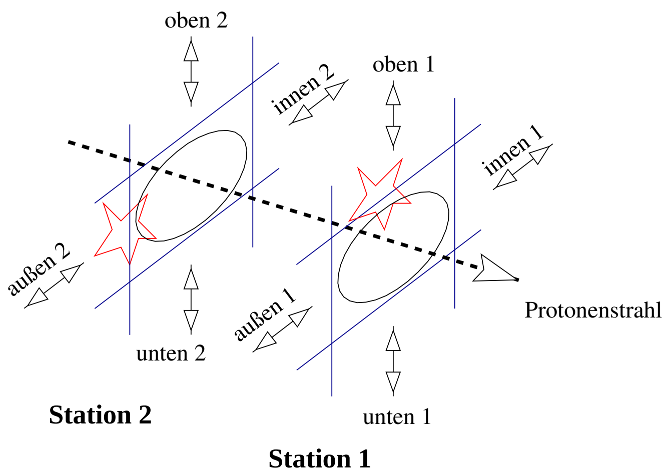



***Abbildung 2.6:*** *Das Draht-Target von HERA-B. Insgesamt acht Drähte sind auf zwei Stationen verteilt, wobei pro Station jeweils ein Draht auf jeder Seite des Protonenstrahls angeordnet ist. Die Wechselwirkungen - angedeutet durch die beiden Sterne - verteilen sich so auf die einzelnen Drähte [47].*

lassen sich durch ein aus acht Drähten bestehendes Target erfüllen (siehe Abb. 2.6). Auf zwei entlang des Strahls um ca. 5 cm verschobenen Target-Stationen befinden sich jeweils vier Target-Drähte, einer an jeder Seite des Protonenstrahls. Der Abstand jedes einzelnen Drahtes zum Strahl kann unabhängig von den anderen Drähten verändert werden. Hierdurch lässt sich die Wechselwirkungsrate variieren. Eine automatische Target-Steuerungslogik hält durch schrittweises Nachfahren der Drähte an den Strahl die Rate während der Datennahme konstant.

## 2.3 Der Detektor HERA-B

### 2.3.1 Der Siliziumstreifen-Vertexdetektor

Die Hauptaufgabe des Vertexdetektors (kurz: VDS[3]) ist die Rekonstruktion sowohl von primären Vertizes der $pN$-Wechselwirkungen auf den Target-Drähten als auch von Sekundär-Vertizes der $B$-Zerfälle. Bei Mehrfachwechselwirkungen während eines Bunch-Crossings müssen die einzelnen Primärvertizes separiert werden können. Die Zerfälle von $B$-Mesonen können durch die vom Target-Draht versetzten Zerfallsvertizes identifiziert werden. Das räumliche Auflösungsvermögen des Vertexdetektors in Strahlrichtung muss daher deutlich besser als die mittlere Flugstrecke von $B$-Mesonen von 13 mm sein, um eine Trennung von sekundären und primären Vertizes zu ermöglichen. Zur Vermeidung großer Detektorbelegungsdichten muss der Vertexdetektor eine sehr feine Granularität besitzen.

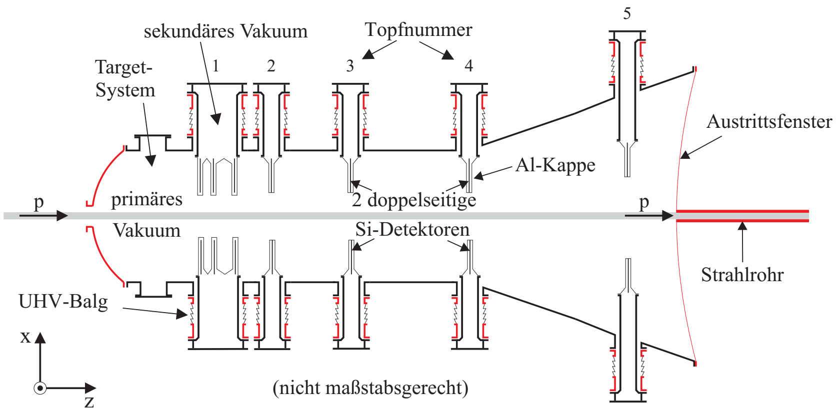



***Abbildung 2.7:*** *Schematische Darstellung des Vertexdetektortanks [48]. Die ersten drei Lagen des Vertexdetektors befinden sich gemeinsam auf einer Station beweglicher Halter (Pots). Für die Lagen drei bis sieben existiert jeweils eine eigene Halterstation. Die achte Lage des Vertexdetektors (SI8) befindet sich außerhalb des Vakuumtanks und ist daher in der Skizze nicht dargestellt.*

Diese Bedingungen lassen sich mit einem Siliziumstreifendetektor erreichen. Bei einem Siliziumstreifendetektor befinden sich auf einer leicht n-dotierten Siliziumschicht streifenförmige sehr stark p- oder n-dotierte Bereiche, so dass zwischen diesen Streifen und der Siliziumschicht pn-Übergänge entstehen. Auf der gegenüberliegenden Seite befindet sich eine entgegengesetzt dotierte Schicht, die ebenfalls wieder in Streifen unterteilt

[3] **V**ertex **D**etector **S**ystem

sein kann. Zwischen den Streifen beider Seiten wird eine Potentialdifferenz in Sperrrichtung der pn-Übergänge angelegt. Passiert ein geladenes Teilchen den Siliziumdetektor, so werden dort Elektron-Loch-Paare erzeugt. Die Elektronen und die Löcher fließen jeweils zu den Streifen und erzeugen dort ein messbares elektrisches Signal.

Die bei HERA-B verwendeten Siliziumdetektoren besitzen einen Streifenabstand von 25 $\mu$m, wobei allerdings nur jeder zweite Streifen ausgelesen wird. Auf der einen Seite eines Silizium-Wafers befinden sich p-dotierte Streifen, während auf der Rückseite im 90°-Grad Winkel zu diesen n-dotierte Streifen angebracht sind. Jeweils zwei dieser doppelseitigen Detektormodule bilden einen Quadranten einer so genannten Superlage, wobei die Streifen beider Lagen einen Winkel von 5° bilden. Hierdurch lassen sich die Treffer einzelner Streifen zu Raumpunkten kombinieren und Ambiguitäten bei der Rekonstruktion weitgehend unterdrücken.

Der Vertexdetektor von HERA-B (Abb. 2.7) setzt sich aus acht solcher Superlagen (SI1 - SI8) zusammen, die sich in einem Abstand von wenigen Zentimetern bis ca. zwei Meter hinter dem Target befinden. Um einen möglichst großen Raumwinkel abdecken zu können und die erwünschte Auflösung zu erzielen, müssen die vorderen Superlagen bis auf einen Zentimeter an den Protonenstrahl herangeführt werden. Alle Vertexdetektorlagen bis auf die hinterste sind auf beweglichen Haltern angebracht und lassen sich bei Injektion des Protonenstrahls zum Schutz des Detektors herausfahren. Der gesamte Detektor mit Kühlung und Teilen der Ausleseelektronik befindet sich zusammen mit dem Target in einem Tank, der an das Vakuum des HERA-Protonenbeschleunigerringes angebunden ist. Der Protonenstrahl kann auf diese Weise ohne zusätzliche Strahlröhre durch den Tank geführt werden.

Mit dem Vertexdetektor lassen sich Vertizes mit einer Genauigkeit in $z$-Richtung von $\sigma^z_{vtx} \approx 500$ - $700\ \mu$m rekonstruieren [49].

### 2.3.2 Das Spurkammersystem

Die Aufgabe des Spurkammersystems ist die Rekonstruktion von Teilchenspuren zwischen Vertexdetektor und den weiter vom Target entfernten Teilchenidentifikationsdetektoren. Auf diese Weise können Teilchensignaturen in diesen Detektoren mit Spuren im Vertexdetektor verknüpft werden. Aus der Ablenkung der Spuren im Magnetfeld kann der Impuls der geladenen Teilchen bestimmt werden. Das Spurkammersystem ist aufgrund der unterschiedlichen Teilchenflüsse durch verschiedene Detektortechniken realisiert. Die Teilchenflussdichte nimmt mit dem Abstand $R$ zum Protonenstrahl proportional zu $\sim 1/R^2$ ab. In Strahlnähe werden daher Detektoren mit größerer Granularität benötigt als in weiter vom Strahl entfernten Gebieten. Im strahlnahen Bereich werden aus diesem Grund Mikrostreifengasdetektoren (MSGC[4]) und im größeren Abstand vom Strahlrohr Honigwaben-Driftkammern verwendet.

#### Innere Spurkammern (ITR)

Ein Mikrostreifengasdetektor (siehe Abb. 2.8) besteht aus einem Glassubstrat, auf dem metallische Anodenstreifen und Kathodenstreifen angebracht sind. Oberhalb des Substrats befindet sich ein mit Gas gefüllter Raum. Zwischen den Anodenstreifen und der oberen Begrenzung des Gasvolumens wird eine Driftspannung angelegt. Ebenso besteht

[4]**M**icro **S**trip **G**as **C**hamber

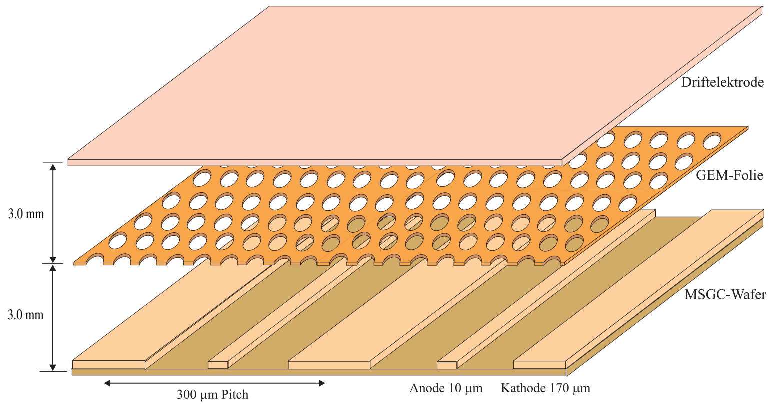



***Abbildung 2.8:*** *Struktur eines GEM-Mikrostreifengasdetektors, wie er für das innere Spurkammersystem verwendet wird. Zwischen der Driftelektrode und der Substratfläche mit den Anoden- und Kathodenstreifen befindet sich eine GEM-Folie zur Erhöhung der Gasverstärkung [50].*

eine Potentialdifferenz zwischen Kathoden und Anodenstreifen. Durchquert ein geladenes Teilchen das Gasvolumen, kommt es zur Ionisation des Gases entlang der Flugbahn des Teilchens. Durch die Driftspannung bewegen sich die bei der Ionisation freigesetzten Elektronen in Richtung der Anodenstreifen. In Nähe der Anodenstreifen erfahren die Elektronen infolge des inhomogenen elektrischen Feldes zwischen Anoden- und Kathodenstreifen eine starke Beschleunigung. Durch Stoßionisation kommt es zur Erzeugung weiterer Elektronen und Gasionen. Mit Hilfe dieses als Gasverstärkung bezeichneten Effekts erzeugen wenige primäre Elektronen eine große Anzahl an sekundären Elektronen. Diese Elektronen driften zu den Anodenstreifen und erzeugen dort ein messbares elektrisches Signal. Die Menge der durch Gasverstärkung erzeugten sekundären Elektronen ist proportional zur Spannung zwischen Kathoden- und Anodenstreifen.

Um die Verwendung einer hohen Kathodenspannung zu vermeiden, da dies bei großen Teilchendurchgangsdichten durch Funkenüberschläge zur Zerstörung der MSGC führen kann, befindet sich ungefähr in der Mitte der Kammer eine beidseitig mit Kupfer beschichtete Lochrasterfolie aus Kunststoff (Kapton). Durch Anlegen einer Potentialdifferenz zwischen beiden Seiten dieser GEM-Folie[5] kommt es im Bereich der Folie zu einer zusätzlichen Gasverstärkung. Auf diese Weise lässt sich eine gleiche Menge an Sekundärelektronen und damit ein gleich starkes Signal erzeugen bei deutlich geringerer Spannung zwischen Kathoden- und Anodenstreifen als bei Kammern, die nicht mit einer GEM-Folie ausgestattet sind. Die GEM-Folie verbessert so die Strahlungshärte der MSGCs, so dass sie sich für den Betrieb bei HERA-B eignen.

Durch einen Anodenstreifenabstand von 300 $\mu$m und 350 $\mu$m lässt sich die Detektorbelegungsdichte unterhalb 10 % halten und eine Auflösung in vertikaler Richtung zu den Streifen von ca. 80 $\mu$m erzielen. Wie beim Vertexdetektor sind jeweils mehrere MSGCs zu Superlagen angeordnet. Jede Superlage setzt sich dabei aus mehreren Detektorlagen zusammen, deren Streifen sich in Winkeln von $-5°$, $0°$ und $+5°$ zur $y$-Richtung befinden, so dass sich wiederum Raumpunkte rekonstruieren lassen. Vier solcher Superlagen befinden sich im Magneten, weitere vier zwischen dem Magneten und dem Čerenkov-Detektor, sowie zwei zwischen Čerenkov-Detektor und dem Kalorimeter. Die Superlagen sind radial in 6 bis 25 cm Entfernung vom Protonenstrahl angebracht.

[5]GEM-Folie: Gas Electron Multiplier

### Äußere Spurkammern

Das System der äußeren Spurkammern (OTR[6]) ist durch Honigwaben-Driftkammern realisiert. Das Funktionsprinzip ist ähnlich dem der MSGC der inneren Spurkammern. Als Kathode dient hier eine elektrisch leitende, goldbeschichtete Kunststofffolie. Diese ist so gefaltet, dass bei Aufeinanderlegen zweier Folien, wabenförmige Zellen entstehen (siehe Abb. 2.9). Durch jede dieser Zellen ist ein Anodendraht gezogen. Zwischen Anodendrähten und der Kathodenfolie wird eine Driftspannung angelegt. Die beim Durchgang geladener Teilchen durch das Gasvolumen infolge Ionisation entstandenen Elektronen bewegen sich daher in Richtung der Anodendrähte. Da die elektrische Feldstärke in Nähe der Drähte rapide zunimmt, setzt dort eine Gasverstärkung ein. Die produzierten Elektronen erzeugen auf dem Anodendraht ein elektrisches Signal.

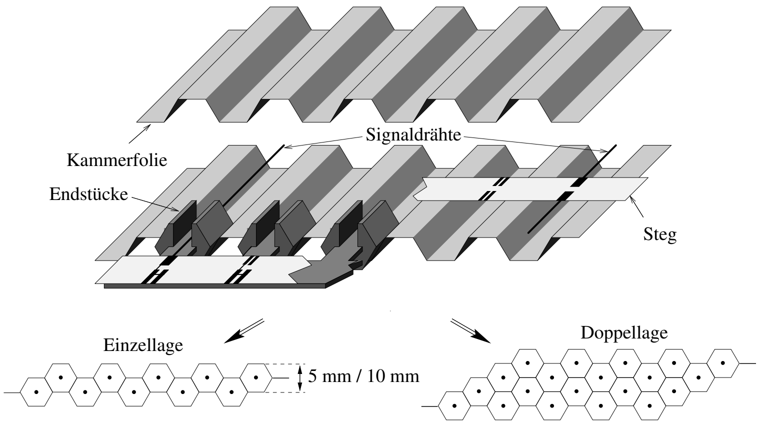



***Abbildung 2.9:*** *Aufbau eines Honeycomb-Modules des äußeren Spurkammersystems - links der Querschnitt durch eine Einzel- rechts durch eine Doppellage [51].*

Je weiter entfernt vom Anodendraht die Teilchenspur verläuft, desto länger benötigen die Elektronen, um den Anodendraht zu erreichen. Der Zeitpunkt, wann ein Signal auf dem Anodendraht gemessen wird, enthält daher eine Ortsinformation des Teilchendurchgangs. Bei jedem Bunch-Crossing wird für jeden Anodendraht eine Zeitmessung zwischen einer Referenzzeit und einem eventuell auftretenden Signal durchgeführt. Man erwartet, dass sich auf diese Weise in $x$-Richtung - das ist vertikal zu den Anodendrähten - eine Ortsauflösung von ca. 200 $\mu$m erzielen lässt [52].

Jede Detektorlage der äußeren Spurkammern wird aus zahlreichen kleineren Kammermodulen aufgebaut. Auch hier werden mehrere Lagen zu Superlagen, die in Stereowinkeln von 0° bzw. ±5° zueinander liegen, zusammengesetzt. Damit die Detektorbelegungsdichte pro Kanal 20 % nicht übersteigt, haben die Anodendrähte für Kammermodule in geringerer Entfernung zum Protonenstrahl einen Abstand von ungefähr 5 mm voneinander. Für die äußeren Bereiche wird eine Zellengröße von ca. 10 mm verwendet.

Abb. 2.10 zeigt die Anordnung der einzelnen Superlagen. Sieben Superlagen befinden sich innerhalb des Magnetfeldes[7]. Sie dienen zur Verfolgung der hinter dem Magneten

[6]**O**uter **T**racker

[7]Strenggenommen befindet sich die vom Target aus gesehene erste Superlage (MC1) unmittelbar vor dem Magnetfeld. Im Weiteren wird sie aber trotzdem zu den im Magnetfeld befindlichen Kammern hinzugezählt.

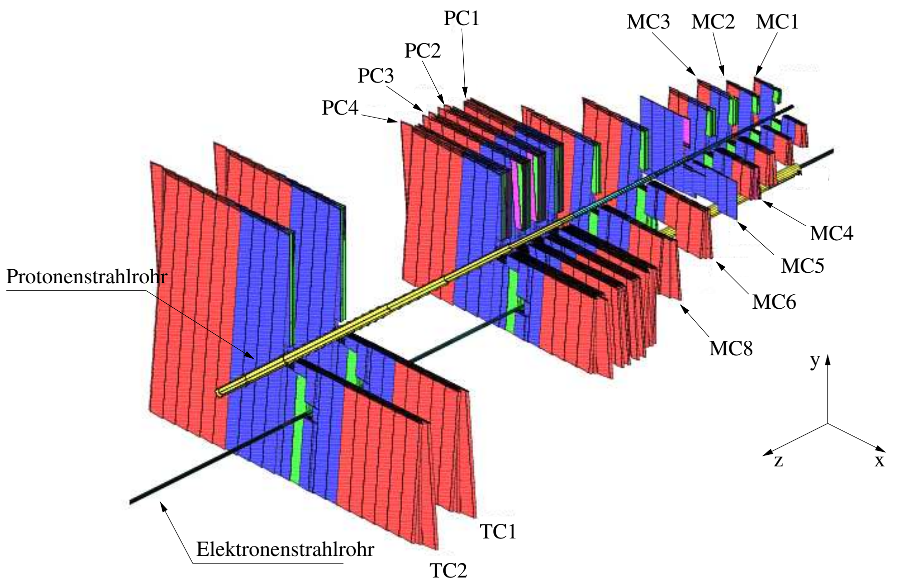



***Abbildung 2.10:*** *Aufbau des äußeren Spurkammersystems (aus [53]). Die Superlagen MC1 bis MC8 befinden sich im Magnetfeld, die vier Superlagen PC1 bis PC4 zwischen dem Magneten und dem Čerenkov-Detektor und die Lagen TC1 und TC2 vor dem Kalorimeter. Bei allen Superlagen ist der (+x,+y)-Quadrant der Übersichtlichkeit halber nicht eingezeichnet.*

gefundenen Spuren zum Vertexdetektor hin. Außerdem werden sie zur Rekonstruktion der im Bereich des Magneten zerfallenden $K_S^0$ des Goldenen Zerfalls benötigt. Vier weitere Superlagen (PC1 - PC4) sind im Bereich zwischen Magnet und Čerenkov-Detektor platziert. Um Ambiguitäten bei der Rekonstruktion zu reduzieren, sind diese vier Superlagen aus jeweils sechs einzelnen Lagen aufgebaut. Zwischen Čerenkov-Detektor und Kalorimeter befinden sich zwei weitere Superlagen (TC1, TC2). Sie werden gemeinsam mit den Superlagen PC1 und PC4 in erster Linie für eine schnelle Spurensuche in der ersten Trigger-Stufe (siehe Kapitel 3.3.3) verwendet. Für diese Zwecke sind sehr hohe Detektoreffizienzen besonders wichtig. Die einzelnen Lagen, die für die erste Trigger-Stufe verwendet werden, sind daher als Doppellagen ausgeführt, um so die Ansprechwahrscheinlichkeit des Detektors bei Durchgang eines Teilchens zu erhöhen. Indem das Ansprechen bereits eines der jeweils zwei hintereinanderliegenden Kanäle einer Doppellage als Treffer interpretiert wird, erwartet man, eine Trefferwahrscheinlichkeit von über 99 % zu erzielen [54].

Die Driftkammern schließen sich im Raumwinkelbereich unmittelbar an die MSGC des inneren Spurkammersystems an. Beide gemeinsam decken so einen Raumwinkelbereich im Schwerpunktssystem von ca. 90 % ab.

### 2.3.3 Der ringabbildende Čerenkov-Detektor (RICH)

Eine Möglichkeit der Bestimmung des Flavours von $B$-Mesonen besteht in der Identifikation und Messung der Kaonen, die möglicherweise beim Zerfall geladener $B$-Mesonen entstehen. Zur Identifizierung dieser Kaonen befindet sich ein Čerenkov-Detektor hinter der PC4-Superlage des Spurkammersystems.

Bei einem Čerenkov-Detektor wird ausgenutzt, dass geladene Teilchen, die sich durch

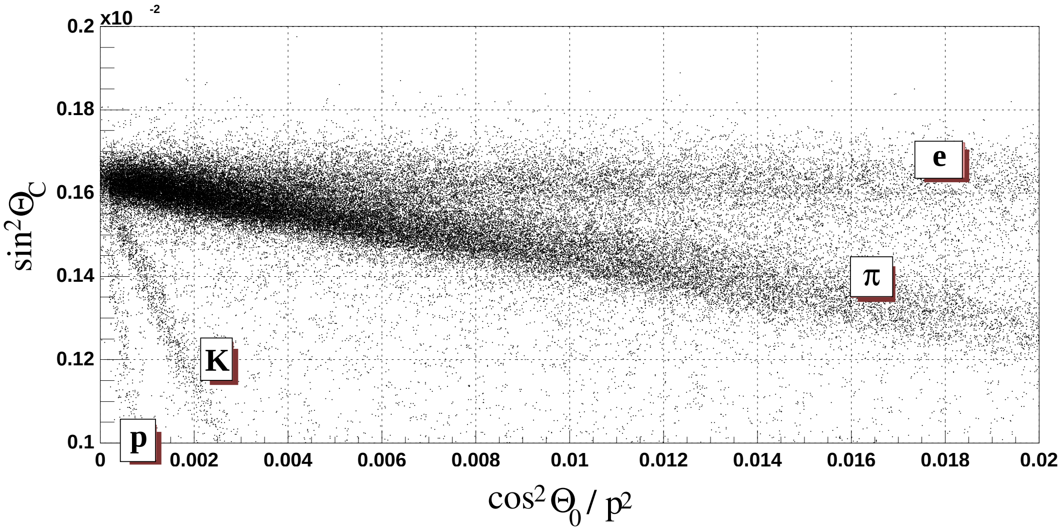



**Abbildung 2.11:** *Messresultate des HERA-B RICH (aus [55]). Für jedes Teilchen, das im RICH einen Ring erzeugte, ist $\theta_c^2$ gegen $1/p^2$ aufgetragen, wobei p der Impuls des Teilchens ist. Man erkennt deutlich die getrennten Bänder für die verschiedenen Teilchensorten. Der Čerenkov-Winkel steigt mit zunehmendem Impuls. Bei großen Impulsen ist für alle Teilchensorten $\beta \approx 1$ und $\theta_c$ nimmt den maximalen Wert von $\theta_0 = \arccos(1/n)$ an.*

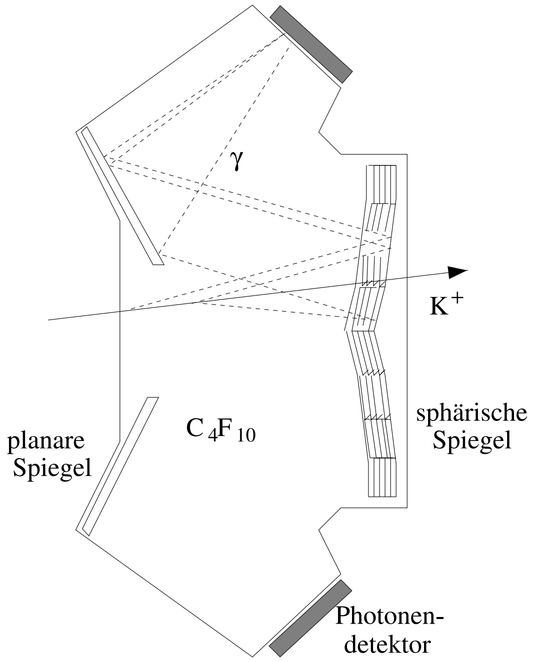



**Abbildung 2.12:** *Schematische Darstellung des Čerenkov-Detektors (aus [56]). Als Radiator wird das Gas $C_4F_{10}$ verwendet. Die beim Durchgang eines geladenen Teilchens gegebenenfalls entstehende Čerenkovstrahlung wird über sphärische und planare Spiegel auf einen Photonendetektor (Photoelektronenvervielfacher) reflektiert.*

ein optisches Medium mit einer Geschwindigkeit bewegen, welche größer ist als die Geschwindigkeit des Lichts in diesem Medium, elektromagnetische Strahlung (*Čerenkov-Strahlung*) aussenden. Die Emission dieser Čerenkov-Strahlung geschieht unter einem bestimmten Winkel $\theta_c$ zur Flugbahn des Teilchens. Für diesen Winkel gilt die Beziehung

$$\cos\theta_c = \frac{1}{n\beta} \tag{2.1}$$

mit dem Brechungsindex $n$ des Mediums und $\beta = \frac{v}{c}$, wobei $c$ die Lichtgeschwindigkeit im Vakuum und $v$ die Geschwindigkeit des Teilchens ist. Aus dem Čerenkov-Winkel $\theta_c$ lässt sich somit die Geschwindigkeit des Teilchens bestimmen. Unter Hinzunahme der Impulsmessung des Teilchens erhält man auf diese Weise seine Masse und damit die Teilchensorte. Mit dieser Methode lassen sich Protonen, Kaonen und Pionen unterscheiden (siehe Abb. 2.11).

Der bei HERA-B verwendete Čerenkov-Detektor besteht aus einem mit $C_4F_{10}$ gefüllten Tank (Abb. 2.12). Die in diesem Medium erzeugte Čerenkov-Strahlung wird über im Tank befindliche Spiegel auf einen Photonendetektor reflektiert. Zum Nachweis der Photonen werden Mehrkanal-Photoelektronenvervielfacher verwendet. Die Geometrie der Spiegel ist dabei derart gewählt, dass die Čerenkov-Strahlung eines Teilchens Ringe im Photonendetektor erzeugt, deren Radius durch den Čerenkov-Winkel gegeben ist. Mit dem bei HERA-B verwendeten Čerenkov-Detektor lassen sich Kaonen von Pionen in einem Impulsbereich bis zu 52 GeV/c trennen [55].

### 2.3.4 Der Übergangsstrahlungsdetektor

Eine der wesentlichen Bedingungen an HERA-B ist eine gute Identifizierung von Leptonen. Der Anteil der Hadronen, überwiegend Pionen, die irrtümlich für Elektronen gehalten werden, sollte unterhalb von einem Prozent liegen. Um diese Elektronen-Pion-Trennung im Bereich hoher Teilchenspurdichten zu unterstützen, befindet sich in Strahlnähe unmittelbar vor dem Kalorimeter ein Übergangsstrahlungsdetektor (TRD[8]). Bei einem TRD emittiert ein relativistisches, geladenes Teilchen beim Durchgang durch den Grenzbereich zweier Materialien mit unterschiedlichen Dielektrizitätskonstanten elektromagnetische Strahlung. Die Gesamtenergie der erzeugten Strahlung ist abhängig vom Lorentzfaktor

$$\gamma = \frac{E}{mc^2}\ . \tag{2.2}$$

Wegen ihrer geringen Masse erzeugen Elektronen daher im Mittel deutlich mehr Übergangsstrahlung als Pionen oder noch schwerere Hadronen und können auf diese Weise von diesen unterschieden werden. Zum Nachweis der Übergangsstrahlung werden Proportionalzählrohre verwendet.

Der bei HERA-B verwendete Übergangsstrahlungsdetektor ist aus insgesamt 32 Zählrohrlagen aufgebaut, zwischen denen sich Radiatorschichten, in denen die Übergangsstrahlung erzeugt wird, befinden. Damit lassen sich Elektronen mit einer Wahrscheinlichkeit von 98% nachweisen, während der Hadron-Unterdrückungsfaktor bei ungefähr 30 liegt [57].

[8] **T**ransition **R**adiation **D**etector

### 2.3.5 Das elektromagnetische Kalorimeter

Das elektromagnetische Kalorimeter (ECAL) befindet sich hinter der letzten Lage des Spurkammersystems. Die Aufgaben des Kalorimeters sind die Identifizierung und Energiemessung von Elektronen und Positronen, die Messung der Energie von Photonen in einem Bereich zwischen 5 GeV und 200 GeV sowie die Bereitstellung von Pretrigger-Signalen. Das bei HERA-B verwendete Kalorimeter ist in einer *Sandwich*-Strukturierung aufgebaut (siehe Abb. 2.13), bei der sich zwischen passiven Schichten eines Absorbermaterials aktive Detektorlagen befinden. Trifft ein Elektron oder Photon auf das Kalorimeter, so kommt es durch Bremsstrahlung bzw. Elektron-Positron-Paarbildung in den Absorberschichten zur Ausbildung eines elektromagnetischen Schauers. Die Energie des primären Elektrons oder Photons wird dabei auf zahlreiche sekundäre Teilchen verteilt. Die aktiven Detektorlagen sind mit Plastik-Szintillatoren aufgebaut. Durchqueren die in dem elektromagnetischen Schauer enthaltenen sekundären Elektronen die Szintillatorschichten, so erzeugen sie dort Photonen. Die Anzahl der generierten Photonen ist dabei proportional zur Energie der Elektronen. Die Absorber- und Szintillatorschichten werden von Lichtleitern durchzogen (*Shashlik*-Architektur). Diese sammeln die Photonen in den einzelnen Szintillatorschichten und führen sie auf Photoelektronenvervielfacher. Die dort entstehende Ladung ist proportional zur Anzahl der Photonen und lässt damit Rückschlüsse auf die Energie des primären Elektrons oder Photons zu.

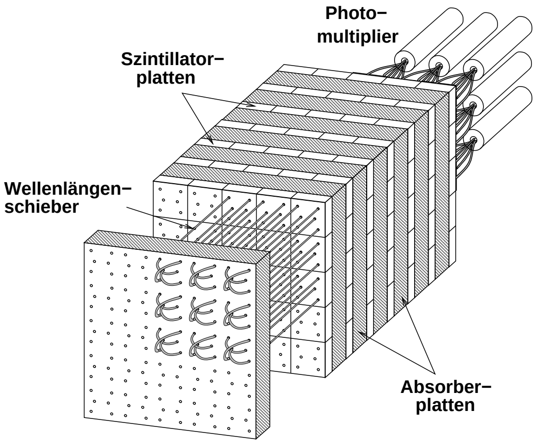



***Abbildung 2.13:*** *Aufbau eines Kalorimetermoduls in der Sandwich-SHASHLIK-Bauweise (aus [58]). Gezeigt ist ein Modul für den inneren Bereich mit $5 \times 5$ Zellen.*

Aufgrund der mit Abstand zum Protonenstrahl abnehmenden Teilchendichte ist das Kalorimeter in drei Bereiche mit unterschiedlicher Granularität geteilt (siehe Abb. 2.14). Die Granularität wächst dabei von außen nach innen im Verhältnis von 1:4:25 an. Als Absorbermaterial wird im äußeren und mittleren Bereich Blei verwendet. Da die transversale Ausdehnung elektromagnetischer Schauer in Wolfram geringer ist als in Blei, dient für das innere Kalorimeter eine W-Ni-Fe-Legierung als Absorber. Hierdurch ist gewährleistet, dass in allen drei Kalorimeterbereichen der Molière-Radius[9] kleiner als die halbe Kantenlänge einer Kalorimeterzelle ist. Elektronen oder Photonen deponieren

[9]Unter dem Molière-Radius versteht man den Radius eines Zylinders um die Achse eines elektromagnetischen Schauers, in dem 95% der Energie des Schauers enthalten sind. Er hängt vom Material ab und liegt für reines Blei bei ca. 3.5 cm und für reines Wolfram bei 1.3 cm.

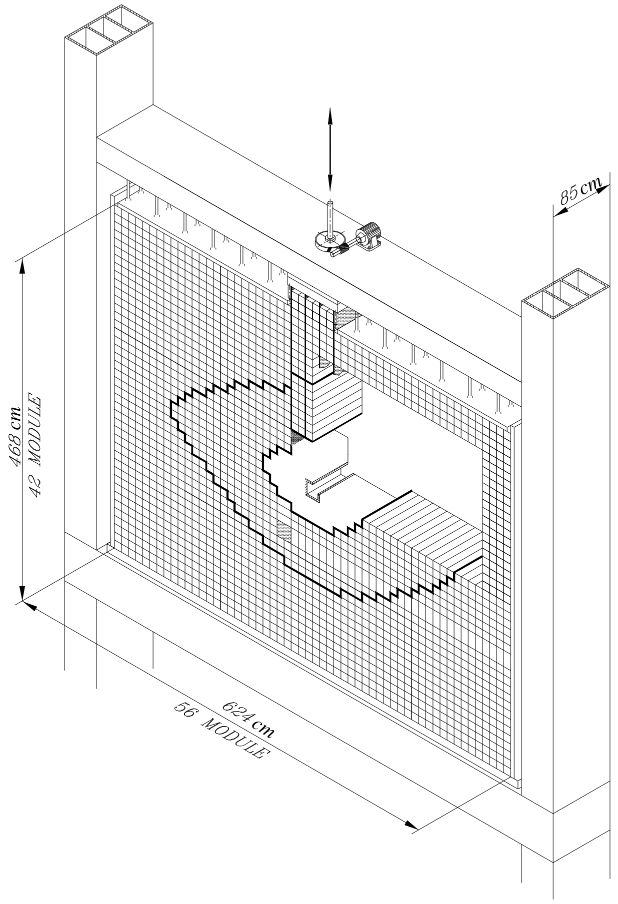



***Abbildung 2.14:*** *Schematische Darstellung des Kalorimeters (aus [54]), das in drei Bereiche mit unterschiedlicher Granularität (in der Abbildung getrennt durch dickere Linie) gegliedert ist. Zur Illustration der Tiefe sind in einem Bereich keine Kalorimetermodule eingezeichnet.*

so einen Großteil ihrer Energie in einer oder wenigen benachbarten Zellen. Mit dem Kalorimeter lässt sich eine Energieauflösung im inneren Teil von $\sigma(E)/E = \frac{17\%}{\sqrt{E}} + 1.6\%$ bzw. $\sigma(E)/E = \frac{10\%}{\sqrt{E}} + 1.0\%$ im mittleren und äußeren Bereich erreichen [54].

### 2.3.6 Das Myonkammersystem

Die vom Target am weitesten entfernte Detektorkomponente ist das Myonsystem (MUON), das zur Identifizierung und Beobachtung von Myonen dient. Ebenso wie das Kalorimeter stellt das Myonsystem Pretrigger-Signale für die erste Trigger-Stufe zur Verfügung. Das Myonsystem besteht aus vier Superlagen (siehe Abb. 2.15). Vor und hinter der ersten sowie zwischen zweiter und dritter Detektorlage befinden sich ca. 1 m dicke Absorber aus Eisen und Beton. Sie dienen dazu, außer Myonen möglichst alle Sorten von Teilchen, in erster Linie Hadronen, zu absorbieren. Wegen ihres im Vergleich zu anderen Teilchen geringeren Energieverlustes in Materie durchdringen nur Myonen die Absorberschichten und erreichen daher als einzige geladene Teilchen die Detektorlagen. Die ersten beiden Superlagen sind jeweils aus drei Detektordoppellagen, bestehend aus Driftröhren, aufgebaut. Das Messprinzip entspricht dem der Driftkammer, es werden jedoch keine Drift-

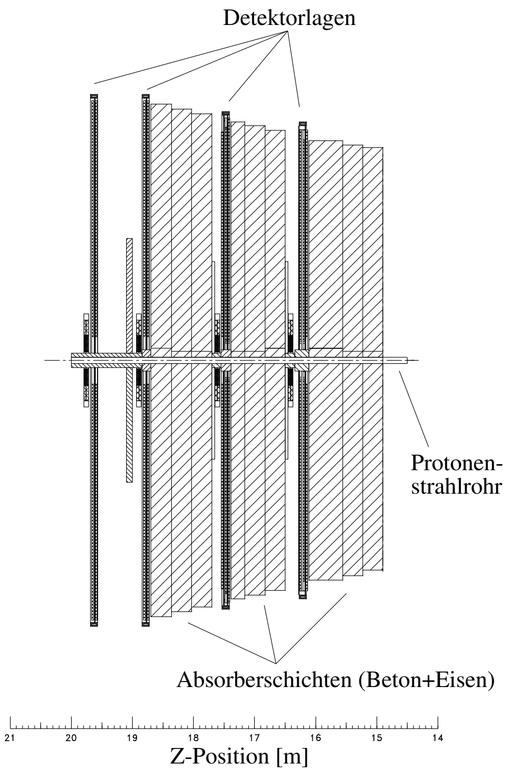



***Abbildung 2.15:*** *Das Myonkammersystem besteht aus vier Detektorlagen (Abb. aus [54]). Drei Absorberblöcke aus Beton und Eisen befinden sich vor und hinter der ersten sowie hinter der zweiten Detektorlage.*

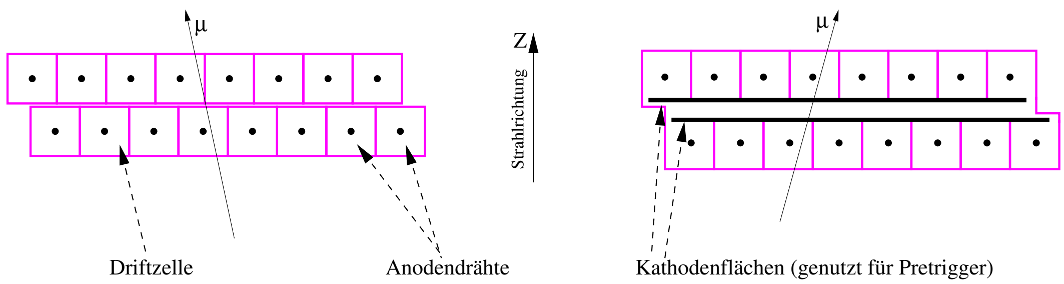



***Abbildung 2.16:*** *Querschnitt durch die Driftröhrenmodule für das Myonkammersystem - links ohne zusätzliche Kathodenflächen, rechts mit Kathodenflächen, die eine schnelle Bestimmung von Ortsinformationen für den Myon-Pretrigger ermöglichen.*

zeiten ausgewertet. Die einzelnen Doppellagen sind in Stereowinkeln von 0° bzw. ±20° gegeneinander geneigt. Die dritte und vierte Superlage bestehen jeweils aus einer einzelnen Doppellage Driftröhren. Diese beiden Superlagen werden von dem Myon-Pretrigger (siehe Abschnitt 3.3.2) verwendet. Um eine schnelle Information in $x$- und $y$-Richtung über einen Myondurchgang durch den Detektor zu erhalten, sind diese Driftkammern zusätzlich mit quadratischen Kathodenflächen ausgestattet (siehe Abb. 2.16).

Alle vier Superlagen sind im zentralen Bereich in Strahlnähe mit Draht-Pixel-Kammern ausgerüstet, die eine feinere Granularität besitzen. Draht-Pixel-Kammern bestehen aus kleinen, quadratischen Zellen, in denen parallel zur Strahlrichtung kurze Anoden- und Kathodendrähte angebracht sind. Die durch einen Teilchendurchgang durch eine Zelle erzeugten Signale auf den Drähten liefern eine zweidimensionale Information in der Ebene senkrecht zum Strahl. Durch die Verwendung von Draht-Pixel-Kammern wird auch in Nähe des Strahls die Belegungsdichte der Detektorkanäle in einem tolerierbaren Bereich von einigen Prozent gehalten.

### 2.3.7 Trigger-Spurkammern für Teilchen mit großem Transversalimpuls (*High*-$P_T$)

Zusätzlich zu den Kammern des inneren und äußeren Spurkammersystems befinden sich im Magnetfeld drei Lagen der so genannten High-$P_T$-Spurkammern. Sie dienen dazu, Spuren geladener Teilchen mit großem Transversalimpuls, die damit wahrscheinlich aus dem Zerfall eines schweren Teilchens stammen, bereits auf der ersten Trigger-Stufe (vgl. Abschnitt 3.3.2) nachweisen zu können. Dies ermöglicht auch die Beobachtung von $B$-Zerfällen mit dem HERA-B-Detektor, die keine Myonen oder Elektronen mit hoher transversaler Impulskomponente im Endzustand enthalten.

Das Besondere an den High-$P_T$-Spurkammern ist, dass sie in der Lage sein müssen, sehr schnell eine zweidimensionale Trefferinformation in $x$- und $y$-Richtung zu liefern, damit diese in der ersten Trigger-Stufe ausgenutzt werden kann. Sie sind daher im weiter vom Protonenstrahl entfernten Bereich durch Driftröhren mit Kathodenflächen realisiert. Die Kathodenflächen liefern wie beim Myonkammersystem eine schnelle 2-dimensionale Trefferinformation. In Strahlnähe werden Gas-Pixel-Detektoren, mit denen sich eine feinere Granularität erreichen lässt, verwendet. Auch sie liefern Trefferinformationen in $x$- und $y$-Richtung an das Trigger-System.

# Kapitel 3

# Das Datennahme- und Trigger-System

## 3.1 Anforderungen und Aufgaben

Zur Untersuchung der $CP$-Verletzung muss bei jedem Bunch-Crossing eine Messung mit dem HERA-B-Detektor durchgeführt werden und die Information, die der Detektor zur Verfügung stellt, ausgewertet werden. In Tabelle 3.1 ist das Datenvolumen, das bei einer einzelnen Messung (Ereignis) mit HERA-B anfällt, für die einzelnen Detektorkomponenten aufgelistet. Die gesamte Datenmenge, die der HERA-B-Detektor bei einem Ereignis liefert, beträgt mehr als 450 kByte. Eine der wesentlichen Anforderungen bei HERA-B ist es daher, ein Datennahme- und Trigger-System aufzubauen, welches in der Lage ist, eine solche Datenmenge bei jedem Bunch-Crossing, d.h. ungefähr $10^7$ Mal pro Sekunde, verarbeiten zu können.

| Detektorkomponente | Kanäle (Bit pro Kanal) |
|---|---|
| Vertexdetektor | 176000 (8) |
| inneres Spurkammersystem | 135000 (8) |
| äußeres Spurkammersystem | 120000 (8) |
| High-$P_T$-Spurkammern | 8736 (1) |
| Kalorimeter | 5800 (16) |
| Čerenkov-Detektor | 27520 (1) |
| Übergangsstrahlungsdetektor | 16000 (2) |
| Myonkammersystem | 30814 (1) |
| gesamt | 519870 Kanäle ($\approx$ 467 kByte) |

***Tabelle 3.1:*** *Anzahl an Auslesekanälen der einzelnen Detektorkomponenten von HERA-B [59].*

Die Auslese des gesamten HERA-B-Detektors (467 kByte) bei der vollen Bunch-Crossing-Rate von 10.4 MHz erzeugt eine Informationsmenge von fast 5 TByte/s. Eine so große Datenflut kann weder rekonstruiert und analysiert noch auf Band gespeichert werden. Um die gewünschte Anzahl von ca. 2000 Goldenen Zerfällen pro Jahr zu beobachten, muss aber jedes Bunch-Crossing berücksichtigt werden. Die Rate der eigentlich physikalisch interessierenden Wechselwirkungen ist hingegen sehr gering: $b$-Quarks werden nur mit einer Wahrscheinlichkeit von ca. $10^{-6}$ bei einer inelastischen Wechselwirkung erzeugt und die Rate der Goldenen Zerfälle liegt für HERA-B bei nur ungefähr 0.04 Hz. Eine Selektion dieser und anderer Ereignisarten, die von besonderem Interesse sind, muss daher schon während der Detektorauslese, d.h. vor der Rekonstruktion und Endspeicherung der Daten, erfolgen. Eine Endspeicherung der Daten mit einer Rate von einigen MByte/s ist durchführbar. Da die Größe eines Ereignisses in dem Datenformat, in dem die Daten endgespeichert werden, ca. 100 kByte beträgt, können Ereignisse mit einer Rate von bis zu 25 Hz auf Band geschrieben werden. Die Aufgabe des Trigger-Systems ist es daher, die Ereignisrate um ca. sechs Größenordnungen zu reduzieren. Gleichzeitig muss die Trigger-Effizienz, d.h. die Wahrscheinlichkeit ein gewünschtes Ereignis zu akzeptieren, möglichst groß sein. Die Algorithmen, die für die Ereignisfilterung eingesetzt werden, müssen einen Kompromiss zwischen diesen beiden gegensätzlichen Anforderungen finden.

## 3.2 Der vierstufige Aufbau des Trigger-Systems

Im Idealfall würde der gesamte Datensatz eines Ereignisses zur Ereignisselektion verwendet. Bei den bei HERA-B auftretenden großen Datenmengen ist dies jedoch technisch nicht realisierbar. Es müssen daher schon Vorselektionen, die nur einen Teil der Gesamtinformation eines Ereignisses ausnutzen, angewendet werden. Das HERA-B-Trigger--System ist daher in vier logische und größtenteils getrennt implementierte Trigger-Stufen eingeteilt (Abb. 3.1), die nacheinander eine Datenselektion durchführen. Wird ein Ereignis von einer Stufe akzeptiert, so werden die zugehörigen Daten zur nächsten Stufe weitergeleitet. Auf den ersten Trigger-Stufen steht nur sehr wenig Zeit zur Selektion zur Verfügung. Es können daher dort nur relativ grobe Algorithmen, die nur einen kleinen Teil der Gesamtdaten eines Ereignisses gebrauchen, verwendet werden. Auf den höheren Trigger-Stufen ist die Ereignisrate bereits genügend reduziert, so dass genauere Auswahlkriterien angewendet werden können, die mehr Detektorinformation benutzen.

Die erste Trigger-Stufe (FLT[1]) muss bei jedem Bunch-Crossing die Ereignisdaten nach interessanten Signaturen durchsuchen. Sie muss also die volle Bunch-Crossing-Rate von 10.4 MHz als Eingangsrate verarbeiten können. Für die Ereignisselektion kann daher nur ein kleiner Teil der gesamten Ereignisdaten verwendet werden. Dies verlangt, dass die Ereignisdatensätze des gesamten Detektors zwischengespeichert werden, während die erste Trigger-Stufe mit der Bearbeitung eines Ereignisses beschäftigt ist. Diese Zwischenspeicherung geschieht in *Pipeline*-Speichern[2] innerhalb der Ausleseelektronik der einzelnen Detektorkomponenten. Die maximale Größe der Pipeline-Speicher und damit die Anzahl an Ereignissen, die zwischengespeichert werden können, ist für einige Detektorkomponenten aus technischen Gründen begrenzt (vgl. Abschnitt 3.4.2). Da die Datennahme bei Überlauf der Zwischenspeicher nicht angehalten werden soll, sondern bei jedem Bunch-Crossing eine Messung erfolgen soll, ist damit auch die maximale Rechenzeit, die der ersten Trigger-Stufe zur Bearbeitung eines Ereignisses zur Verfügung steht, festgelegt. Bei HERA-B werden Pipeline-Speicher, die Platz für 128 Ereignisse bieten, verwendet.

[1] **F**irst **L**evel **T**rigger

[2] Pipeline-Speicher sind Ring-Buffer mit sequentiellem Zugriff. Bei jedem Taktzyklus (hier Bunch-Crossing) wird ein Zeiger für die Schreib- und einer für die Leseadresse inkrementiert.

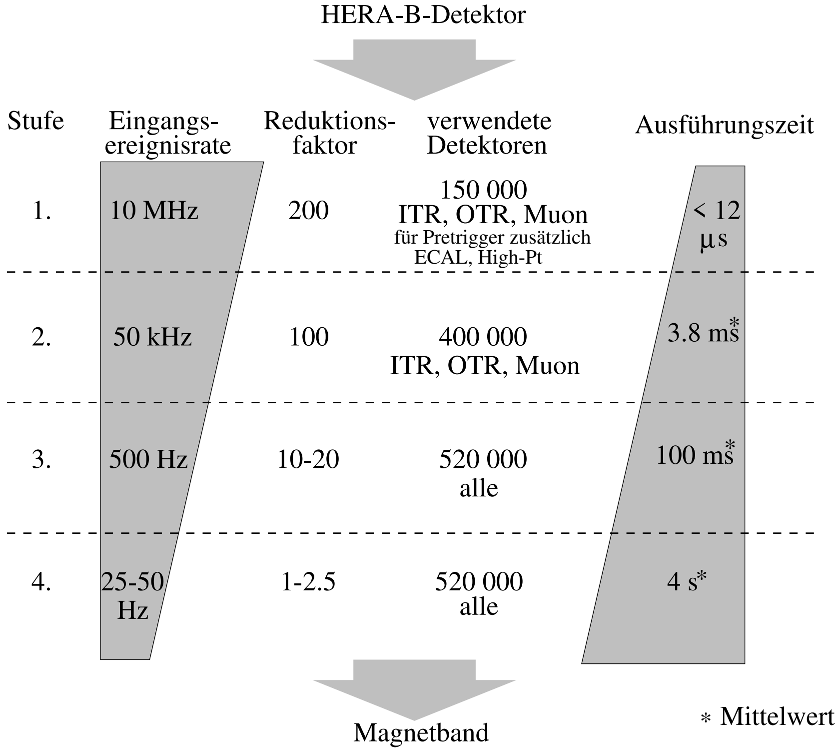



***Abbildung 3.1:*** *Vier aufeinander folgende Trigger-Stufen führen parallel zur Datenahme eine Selektion der Detektordaten durch, bevor die Daten auf Band endgespeichert werden. Jede Stufe führt zu einer Reduktion der Ereignisrate, so dass die nachfolgende Trigger-Stufe eine geringere Eingangsrate hat und dort aus diesem Grund mehr Zeit zur Ereignisselektion zur Verfügung steht.*

Die Rechenzeit der ersten Trigger-Stufe für ein Ereignis, auch als *Latenzzeit* bezeichnet, muss damit unterhalb 12.3 $\mu$s liegen. Trigger-Algorithmen, die in einer solchen Zeit ausgeführt werden müssen, lassen sich nur mit spezialisierter Elektronik realisieren. Durch die erste Trigger-Stufe soll die Ereignisrate um einen Faktor 200 reduziert werden, so dass die Eingangsrate in die zweite Trigger-Stufe (SLT[3]) bei ca. 50 kHz liegt.

Die Rate ist nun genügend reduziert, um auf dieser Stufe allgemein programmierbare Mikroprozessoren einsetzen zu können. Andererseits ist die Rate jedoch noch immer so hoch, dass eine Verwendung aller Detektordaten zur Ereignisselektion nicht möglich ist. Die Trigger-Algorithmen sind daher auf Suchbereiche, die Kandidaten für interessante Signaturen enthalten, beschränkt. Die Lage dieser auch als *Regions-of-Interest* (kurz: RoI) bezeichneten Suchbereiche wird der zweiten Trigger-Stufe von der ersten mitgeteilt. Auch auf der zweiten Trigger-Stufe ist daher die Zwischenspeicherung der Ereignisdaten während der Ausführungszeit der Trigger-Algorithmen notwendig.

Nach der Ereignisselektion durch die zweite Stufe soll die Rate auf ungefähr 500 Hz reduziert sein. Diese Rate ist nun ausreichend gesenkt, um alle zu einem Ereignis gehörenden Detektordaten zusammenzuführen (Ereignisbildung) und der dritten Trigger-Stufe (TLT[4]) zur Verfügung zu stellen. Eine Zwischenspeicherung der Daten ist hier nicht erforderlich, da nun alle Daten eines Ereignisses in einem Trigger-Prozessor vereinigt sind.

[3]**S**econd **L**evel **T**rigger
[4]**T**hird **L**evel **T**rigger

Hier können demnach zum ersten Mal Detektorkanäle, die nicht im Bereich der RoIs liegen, zur Trigger-Entscheidung herangezogen werden. Man erhofft sich hier eine weitere Datenreduktion, so dass schließlich nur noch Ereignisse mit einer Rate von 25 bis 50 Hz an die vierte und letzte Trigger-Stufe (4LT[5]) gegeben werden. Dort wird aus den Detektordaten das komplette Ereignis rekonstruiert. Falls möglich, wird auch hier noch eine weitere Reduzierung der Datenrate durchgeführt.

## 3.3 Die Trigger-Algorithmen

### 3.3.1 Überblick

Die wichtigste Aufgabe des Trigger-Systems ist das Auffinden der Zerfallskette $B^0 \to J/\psi K_s^0 \to l^+l^-\pi^+\pi^-$. Ebenso soll der Zerfall $B^0 \to \pi^+\pi^-$ untersucht werden. Charakteristisch für beide Zerfälle ist, daß ein Lepton- bzw. ein Pionpaar entsteht, wobei jeweils die beiden Teilchen eine entgegengesetzte Ladung besitzen. Da sie aus dem Zerfall eines schweren Teilchens stammen, sollten die Impulse der Teilchen eine große transversale Komponente besitzen. Beide Teilchen hinterlassen, weil sie geladen sind, messbare Spuren im Detektor, die zusätzlich von einem gemeinsamen sekundären Vertex stammen. Die invariante Masse für das Spurpaar muss im ersten Fall der $J/\psi$-Masse und im zweiten Fall der $B^0$-Masse entsprechen.

Zur Erweiterung des Physikprogramms sollen weitere $B$-Zerfälle, sowohl semileptonische als auch rein hadronische, beobachtet werden können. Bei diesen Zerfällen entsteht in der Regel ein Lepton oder ein Hadron mit großem Transversalimpuls, das durch das Trigger-System identifiziert werden kann. Die weiteren Teilchen, die bei diesen Zerfällen erzeugt werden, hinterlassen meist keine so deutliche Signatur im Detektor. Sie eignen sich daher nicht für eine schnelle Ereignisselektion im Trigger-System[6]. Anstatt nach einem gemeinsamen Sekundärvertex zweier Spuren zu suchen, verlangt man für derartige Zerfälle nur eine Spur mit großem Impaktparameter[7] bezüglich des primären Wechselwirkungsvertex. Um die Untergrundrate für solche Ereignisse möglichst gering zu halten, verlangt man, dass Spuren mit hohem Transversalimpuls aus Zerfällen beider $B$-Mesonen, die bei der $pN$-Streuung produziert wurden, vom Trigger-System gefunden werden.

Die genannten Signaturen (siehe Abb. 3.2) legen die Trigger-Strategie fest, die im Folgenden für beide Ereignisarten zusammengefasst sind:

Für die Messungen der Winkel $\alpha$ und $\beta$ des Unitaritätsdreiecks fordert man:

- Elektronen-, Myonen- oder Hadronenpaare entgegengesetzter Ladung,
- dass die gefundenen Spuren der Teilchenpaare von einem gemeinsamen Vertex stammen,
- dass die invariante Masse im Bereich der $J/\psi$-Masse von 3.1 GeV/$c^2$ bzw. der $B^0$-Masse von 5.28 GeV/$c^2$ liegt,

[5] **4**th **L**evel **T**rigger

[6] Auf der dritten Trigger-Stufe kann eventuell nach solchen Spuren gesucht werden.

[7] Der Impakt- oder Stoßparameter einer Teilchenspur bezüglich eines Punktes ist der minimale Abstand der Teilchenbahn zu diesem Punkt.

- dass der gefundene Vertex einen großen Abstand (einige Millimeter) vom Primärvertex hat.

Für andere Ereignisarten werden verlangt:

- zwei Leptonen oder Hadronen beliebiger Sorte und Ladungskombination,
- dass die Transversalimpulse der Leptonen und Hadronen über einem Schwellenwert (typischerweise 1-2 GeV/c) liegen,
- dass die Impaktparameter dieser Teilchenspuren von null verschieden sind.

Bei letzterer Trigger-Art wird die Kombination zweier Elektronen ausgeschlossen, da der Untergrund für solche Ereignisse sehr hoch ist und es somit zu zu großen Trigger-Raten kommen würde.

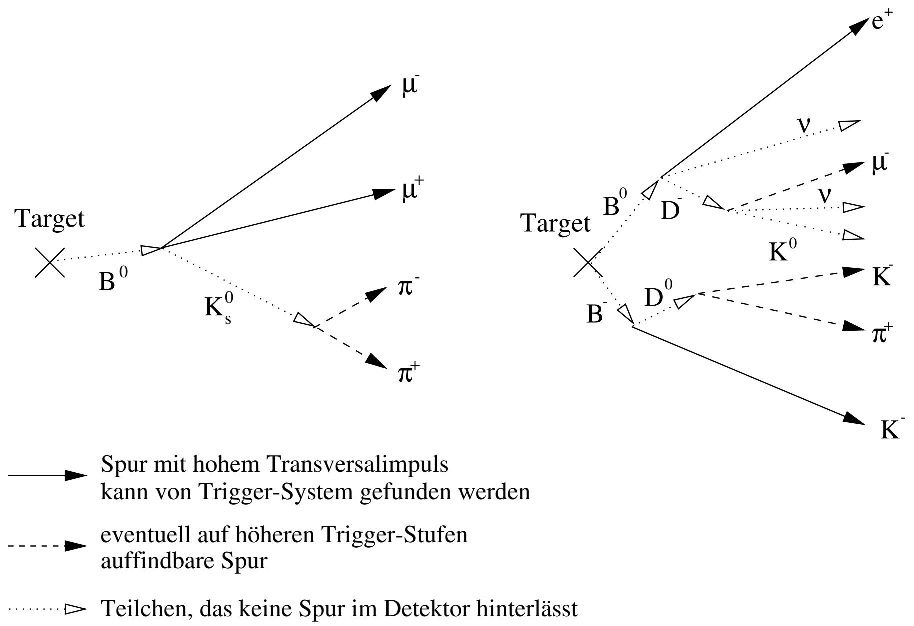



***Abbildung 3.2:*** *Zwei Beispiele für Ereignistopologien, die mit dem Trigger-System gesucht werden; links ein Goldener Zerfall: die Spuren der beiden Myonen aus dem $J/\psi$-Zerfall besitzen einen hohen Transversalimpuls und bilden einen gemeinsamen Sekundärvertex. Das rechte Diagramm zeigt mögliche Zerfallssignaturen von B-Zerfällen. Charakteristisch hierfür sind das Auftreten von zwei geladenen Teilchen mit hohem Transversalimpuls, deren Spuren am Target vorbeizeigen.*

### 3.3.2 Die Pretrigger

Die Aufgabe der ersten Trigger-Stufe ist die Suche nach Spurkandidaten von Elektronen, Myonen und Hadronen mit großem Transversalimpuls. Durch Schnitte auf die invariante Masse von Spurpaaren sollen u.a. Kandidaten für $J/\psi \to l^+l^-$ Zerfälle aus den Daten herausgefiltert werden. Bevor die Spurrekonstruktion in der ersten Trigger-Stufe gestartet wird, suchen die so genannten *Pretrigger* bei jedem Bunch-Crossing nach möglichen Kandidaten für Elektronen, Myonen oder Hadronen mit hohem Transversalimpuls. Falls

Kandidaten gefunden werden, wird die erste Trigger-Stufe über den Ort, die Spurrichtung und die Teilchensorte der gefundenen Kandidaten informiert. Um auf die genannten Signaturen sensitiv zu sein, muss es drei Pretrigger-Quellen geben: jeweils eine für Elektron- und Myonkandidaten sowie eine für Hadronen mit großem Transversalimpuls.

### Der Myon-Pretrigger

Der Myon-Pretrigger sucht nach Trefferkoinzidenzen in den letzten beiden Superlagen des Myonkammersystems. Zwischen diesen beiden Detektorlagen befindet sich keine Absorberschicht. Es muss daher keine Vielfachstreuung von Myonen, die möglicherweise bei deren Durchquerung durch den Absorber auftritt, bei der Koinzidenzbildung berücksichtigt werden. Die Verwendung eines einfachen und damit schnellen Algorithmus ist aus diesem Grund möglich. Der Myon-Pretrigger liefert die Koordinaten eines Suchbereichs von bis zu 12 cm Größe in der hintersten Myonlage an die erste Trigger-Stufe. Beträgt die Wechselwirkungsrate 40 MHz, wird pro Bunch-Crossing im Mittel ein Myonkandidat gefunden [33].

### Der Elektron-Pretrigger

Der Elektron-Pretrigger verwendet zur Identifikation von Elektronen die im Kalorimeter deponierte Energie. Hierzu wird jeweils die in einer $3 \times 3$-Matrix benachbarter Kalorimeterzellen enthaltene Gesamtenergie berechnet und man verlangt, dass:

1. die Gesamtenergie in der $3 \times 3$-Matrix einen Schwellenwert $E_{th}$ übersteigt,

2. die Energie in der zentralen Zelle der $3 \times 3$-Matrix größer als die Hälfte der Energieschwelle $E_{th}$ ist,

3. die zentrale Zelle die maximale Energie aller Zellen der $3 \times 3$-Matrix enthält.

Durch die letzte Bedingung wird verhindert, dass ein einzelnes Elektron dazu führt, dass der Elektron-Pretrigger mehrere benachbarte Suchbereiche für Elektronkandidaten an die erste Trigger-Stufe weitergibt. Da die Transversalenergie[8] die relevante Größe ist, hängt die Energieschwelle $E_{th}$ vom Abstand der $3 \times 3$-Zellenmatrix vom Protonenstrahl ab:

$$E_{th} = K_{trig} \times \left( \frac{1}{\sqrt{x^2 + y^2}} + \frac{1}{\sqrt{x^2 + |y^3|/cm}} \right). \tag{3.1}$$

Hierbei sind $x$ und $y$ der horizontale bzw. vertikale Abstand zwischen dem Schwerpunkt der Energiedeposition in der $3 \times 3$-Matrix und dem Protonenstrahl. Der zweite Term in Gleichung 3.1 berücksichtigt die Ablenkung der Elektronen im Magnetfeld in $x$-Richtung. Bei einer Schwelle von $K_{trig} = 700$ GeVcm werden bei einer Wechselwirkungsrate von 40 MHz durchschnittlich zwei Elektronkandidaten pro Ereignis gefunden [33].

[8]Als Transversalenergie eines Teilchens $E_T$ wird der Energieanteil bezeichnet, der sich durch $E_T = E \sin\theta$ ergibt, wobei $\theta$ der Winkel zwischen Teilchenspur und Strahlachse ist.

#### Der High-$P_T$-Pretrigger

Der High-$P_T$-Trigger verwendet zur Identifizierung von Hadronen mit hohem Transversalimpuls speziell für diesen Zweck genutzte Spurkammerlagen, die sich im Magnetfeld befinden. Es wird hierbei eine Trefferkoinzidenz in drei hintereinanderliegenden Detektorlagen gefordert, die auf Spuren von Teilchen mit großem Transversalimpuls hinweisen. Die Anzahl an gefundenen Spurkandidaten liegt bei ungefähr 2.2 pro Ereignis bei 40 MHz Wechselwirkungsrate [60].

### 3.3.3 Die erste Trigger-Stufe

In der ersten Trigger-Stufe wird nach Spuren im Detektorbereich hinter dem Magneten gesucht. Ausgehend von den vom Pretrigger gefundenen Suchbereichen für Teilchenspuren werden Spuren in Richtung Target bis zum Magneten hin rekonstruiert. Eine wesentliche Herausforderung des HERA-B-Detektors ist es, eine solche Spurensuche bereits auf einer so frühen Trigger-Stufe und bei den damit verbundenen hohen Eingangsraten und kurzen Trigger-Entscheidungszeiten durchzuführen. Für Elektron- und High-$P_T$-Pretrigger kennzeichnen die Suchbereiche ein zweidimensionales Gebiet in der hintersten Superlage (TC2) des Spurkammersystems. Für Myonkandidaten gibt der Myon-Pretrigger einen Suchbereich in der hintersten Superlage des Myonsystems an. In der ersten Trigger-Stufe wird geprüft, ob in dem betreffenden Suchbereich ein Treffer gemessen wurde. Abgesehen von den Myonlagen MU4 und MU3, die nur Drähte in einer Orientierung besitzen, wird für einen Treffer eine Koinzidenz in Detektorlagen aller drei Stereowinkel verlangt. Zur Erhöhung der Detektoreffizienz werden beim inneren und äußeren Spurkammersystem jeweils die beiden hintereinanderliegenden Kanäle einer Detektordoppellage durch ein logisches $ODER$ miteinander verbunden. Um den Rechenaufwand möglichst gering zu halten, wird keine Driftzeitinformation des äußeren Spurkammersystems ausgenutzt. Ebenso werden beim inneren Spurkammersystem jeweils vier benachbarte Streifen durch ein $ODER$ verknüpft, was zu einer Reduzierung der Datenmenge bei der Suche nach Trefferkoinzidenzen führt. Wird ein Treffer in einem Suchbereich gefunden, so werden die Spurparameter (Position und Richtung) unter Hinzunahme der neu gewonnenen Ortsinformation erneut berechnet. Es wird dabei davon ausgegangen, dass die Spur von der Primärwechselwirkung am Target stammt. Die Spurparameter definieren in der nächsten von der ersten Trigger-Stufe verwendeten Detektorsuperlage einen Suchbereich, in dem wiederum nach Treffern gesucht wird. Auf diese Weise werden Spuren für Elektron- und High-$P_T$-Pretrigger durch die Lagen TC2, TC1, PC4 und PC1 verfolgt. Für Myonkandidaten erfolgt die Spurverfolgung durch die Myonsuperlagen MC4, MC3 und MC1 und wird dann wie für die beiden anderen Pretrigger-Arten durch das Spurkammersystem fortgesetzt. Wird in dem Suchbereich einer Superlage kein Treffer gefunden, so wird die Suche für diese Spur abgebrochen. Sind in den Suchbereichen in allen benutzten Superlagen Treffer enthalten, so gilt die Spur als gefunden. Monte-Carlo-Abschätzungen ergeben, daß 75% der so gefundenen Spuren jedoch so genannte Geisterspuren sind, d.h., sie ergeben sich aus zufälligen Trefferkoinzidenzen in den verschiedenen Detektorlagen [60]. Diese Geisterspuren müssen auf späteren Trigger-Stufen eliminiert werden.

Die zu den gefundenen Spuren gehörigen Parameter wie der Impuls und die Richtung der Spur vor dem Magneten werden berechnet, so dass Schnitte auf den Impuls der

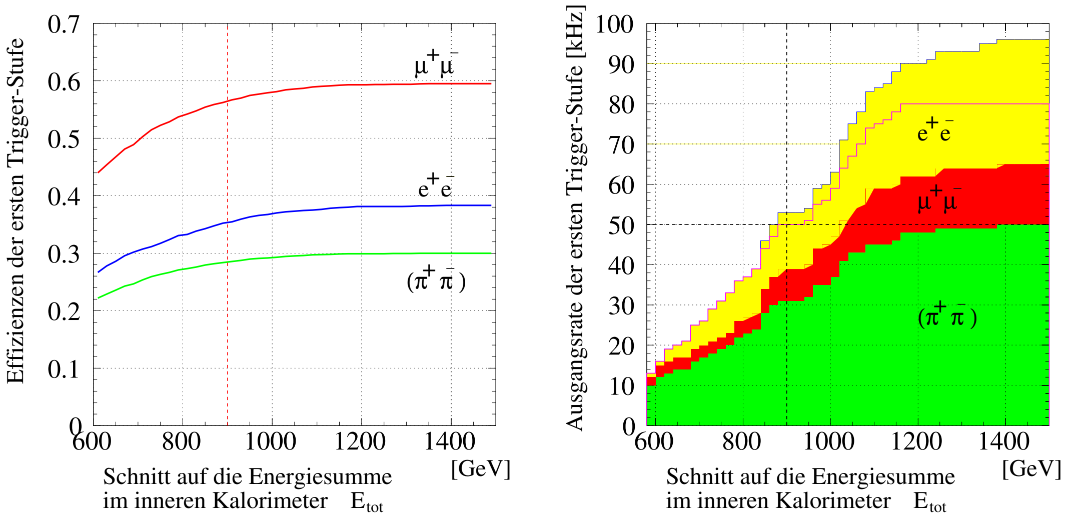



***Abbildung 3.3:*** *Trigger-Effizienzen und Ausgangsraten der ersten Trigger-Stufe für die Zerfallskanäle $J/\psi \to e^+e^-$, $J/\psi \to \mu^+\mu^-$ und $B^0 \to \pi^+\pi^-$ in Abhängigkeit der maximal zugelassenen Gesamtenergie im inneren Bereich des Kalorimeters. Die angegebenen Werte sind durch Monte-Carlo-Analysen bestimmt worden [61].*

Teilchen möglich sind. Der Impuls ergibt sich dabei aus der Ablenkung im Magnetfeld. Auch das Vorzeichen der Ladung des Teilchens ist durch die Richtung der Ablenkung gegeben. Spuren lassen sich paarweise zusammenfassen und die zugehörigen invarianten Massen bilden. Die gefundenen Spuren, die den Impulsschnitten genügen, können beliebig zu Selektionsbedingungen kombiniert werden, so daß eine Ereignisselektion gemäß den oben genannten Signaturen möglich ist. Für den Goldenen Kanal verlangt man daher zwei Myonen- oder Elektronenspuren mit entgegengesetzter Ladung, deren invariante Masse im Bereich der $J/\psi$-Masse liegt.

Ereignisse, bei denen sich viele primäre Proton-Nukleon-Wechselwirkungen überlagern, werden aufgrund der hohen Anzahl an zufälligen Trefferkoinzidenzen bevorzugt von der ersten Trigger-Stufe akzeptiert. Andererseits ist das Auftreten von Ereignissen mit sehr vielen überlagerten Wechselwirkungen selten, so dass nur relativ wenige der gesamten $pN$-Wechselwirkungen in solchen Ereignissen enthalten sind. Diese Ereignisse führen daher zum einen zu einer starken Erhöhung an Untergrundwechselwirkungen, die durch die erste Trigger-Stufe akzeptiert werden. Zum anderen verursachen sie aufgrund der hohen Spurmultiplizitäten eine sehr starke Belastung der Rechenkapazität der Trigger-Prozessoren. Ereignisse mit einer sehr großen Anzahl an Wechselwirkungen sollten daher nicht von der ersten Trigger-Stufe berücksichtigt werden. Ein Maß für die Anzahl an primären Wechselwirkungen ist die Energiesumme, die im inneren Bereich des Kalorimeters deponiert wird. Diese wird schon auf Pretrigger-Ebene für jedes Ereignis berechnet. Überschreitet sie einen Schwellenwert $E_{tot}$, so wird das Ereignis nicht von der ersten Trigger-Stufe bearbeitet.

Die Ausgangsrate der ersten Trigger-Stufe und die Trigger-Effizienz hängen von den angewendeten Schnitten ab. Zu diesen Schnitten gehören für die Zerfälle $J/\psi \to \mu^+\mu^-$ und $J/\psi \to e^+e^-$ in erster Linie eine untere Grenze, die für die invariante Masse der gefundenen Spurpaare verlangt wird, und ein Schnitt auf die maximal im inneren Kalorimeterbereich erlaubte Energie $E_{tot}$. Die Rate des Elektronenkanals ist außerdem stark abhängig von der Konstante $K_{trig}$, die die Höhe des Schnittes auf den Transversalimpuls im Elektron-Pretrigger festlegt (Gleichung 3.1). Strenge Trigger-Schwellen reduzieren die Ereignisrate genügend, führen jedoch zu einer geringen Trigger-Effizienz. Umgekehrt erhält man zwar eine hohe Trigger-Effizienz bei einer Lockerung der Trigger-Bedingungen, muss dann jedoch hohe Ausgangsraten des Triggers hinnehmen. Mit einer Monte-Carlo-Simulation durchgeführte Optimierungen [33] für die Schnittparameter favorisieren Massenschnitte von 2.5 GeV/$c^2$ für Myonenpaare und 2 GeV/$c^2$ für Elektronenpaare und die Verwendung von $K_{trig}$ = 700 GeVcm. Abb. 3.3 zeigt die Effizienzen und Trigger-Raten der ersten Trigger-Stufe in Abhängigkeit von der Energieschwelle $E_{tot}$. Beide Diagramme wurden aus Monte-Carlo-Analysen mit den oben angegebenen Schnitten auf die invariante Masse und einem Wert von $K_{trig}$ = 700 GeVcm ermittelt [61]. Wird die Energieschwelle $E_{tot}$ so gewählt, dass die Ausgangsrate der ersten Trigger-Stufe bei ungefähr 50 kHz liegt, was gemäß der Spezifikation die maximale von der zweiten Trigger-Stufe noch verarbeitbare Eingangsrate ist, so liegt die Effizienz auf $J/\psi$-Zerfälle in Myonenpaare bei ca. 56% und in Elektron-Positron-Paare bei ungefähr 34%. Die niedrigere Effizienz des Elektronenkanals kommt in erster Linie durch Energieverluste der Elektronen infolge von Bremsstrahlung zu Stande. Die Effizienz ließe sich zwar durch eine Erniedrigung der Trigger-Schwelle für die invariante Masse für Elektronenspurpaare erhöhen, doch würde dies gleichzeitig durch die unerwünschte Annahme von Untergrundereignissen zu einem drastischen Anstieg der Ausgangsrate der ersten Trigger-Stufe führen.

Für die durch den High-$P_T$-Pretrigger gestartete Suche nach Hadronspurpaaren entgegengesetzter Ladung für den Zerfall $B^0 \to \pi^+\pi^-$ erwartet man nach Anwendung eines Schnitts von 4.5 GeV/$c^2$ auf die Masse des Spurpaares eine Trigger-Rate von 30 kHz. Es ist also zu erwarten, dass bereits die von diesen drei Trigger-Arten erzeugte FLT-Ausgangsrate die Grenze von 50 kHz erreicht.

### 3.3.4 Die zweite Trigger-Stufe

Die zweite Trigger-Stufe setzt sich aus mehreren nacheinander ausgeführten Algorithmen zusammen. Generell besteht ihre Aufgabe darin, die von der ersten Trigger-Stufe gefundenen Spuren mit größerer Präzision und mehr Detektorinformation neu zu rekonstruieren. Zusätzlich wird die Spurensuche durch den Magneten und den Vertexdetektor fortgesetzt. Nach jedem Teilalgorithmus der zweiten Stufe werden Spuren und Ereignisse abgelehnt, so dass der folgende Algorithmus bereits mit einer reduzierten Eingangsrate arbeiten kann. Bei allen Teilschritten werden nur Detektordaten verwendet, die in den von der ersten Trigger-Stufe definierten Bereichen der RoIs liegen. Die Algorithmen der zweiten Trigger-Stufe im Einzelnen sind:

#### SLICER

Der so genannte SLICER-Algorithmus stellt den ersten Schritt der zweiten Trigger-Stufe dar und muss daher die volle Eingangsrate von 50 kHz verarbeiten. Das Prinzip des Algorithmus ist daher sehr einfach: Daten aus den 0°-Lagen der sechs Spurkammersuperlagen zwischen Magnet und Kalorimeter werden für den Bereich der von der ersten Trigger-Stufe erhaltenen RoIs ausgelesen. Die RoIs einer jeden Lage werden in $x$-Richtung in

Unterbereiche unterteilt. Es werden Kombinationen der Unterbereiche einer jeden Lage, die sich auf einer Geraden befinden, gebildet und für jede Kombination die Anzahl der darin enthaltenen Treffer gezählt. Übersteigt keiner der erhaltenen Treffersummen einen geforderten Schwellenwert, wird die Spur abgelehnt. Durch diesen Algorithmus werden die Geisterspuren der ersten Trigger-Stufe größtenteils unterdrückt. Man erwartet daher, durch *SLICER* bereits eine Ratenreduzierung um einen Faktor vier zu erzielen [62].

### X-Refit

In den nächsten beiden Teilschritten der zweiten Trigger-Stufe wird die FLT-Spur neu rekonstruiert, wobei ein Kalman-Filter-Algorithmus [63] zum Einsatz kommt. Zunächst wird die Spur in der $xz$-Projektion rekonstruiert, wofür dieselben Detektordaten verwendet werden können, die bereits für SLICER benutzt wurden. Im Unterschied zur ersten Trigger-Stufe wird zusätzlich nun die Driftzeitinformation des äußeren Spurkammersystems ausgewertet und so eine höhere Ortsauflösung erzielt. Ereignisse, die mindestens zwei Spuren aufweisen, werden zum nächsten Teilschritt weitergegeben.

### Y-Refit

Nun werden auch die anderen Lagen der Spurkammersuperlagen verwendet, so dass man aufgrund der Stereowinkel eine dreidimensionale Spurrekonstruktion durchführen kann. Auch hier werden Ereignisse, bei denen weniger als zwei Spuren nach diesem Schritt übriggeblieben sind, verworfen.

### Spurrekonstruktion durch den Magneten

Als nächstes werden die Spuren durch das Magnetfeld hindurch bis zum Vertexdetektor verfolgt. Hierfür werden die Daten der beiden Detektorlagen, MC1 des Spurkammersystems und SI8 des Vertexdetektors, die sich zwischen dem Magneten und dem Tank des Vertexdetektors befinden, verwendet. Die Ratenunterdrückung, die hierdurch erzielt wird, ist gering. Hauptgrund für diesen Schritt ist die Gewinnung von räumlich klar definierten RoIs im Vertexdetektor.

### Spurrekonstruktion im Vertexdetektor

In diesem Teilschritt wird versucht, die Spuren durch den Vertexdetektor bis hin zum Target zu rekonstruieren. Durch die Forderung nach zwei passenden Spuren im Vertexdetektor kann die Rate weiter leicht gesenkt werden. Für Trigger-Arten, deren Spuren nicht vom gleichen Vertex stammen, können Schnitte auf die Impaktparameter der Spuren angewendet werden.

### Vertexsuche

Für die Trigger, die zwei Spuren von einem gemeinsamen Vertex erfordern, kann nun geprüft werden, ob die gefundenen Spurpaare einen gemeinsamen Vertex bilden. Zusätzlich kann verlangt werden, dass der rekonstruierte Vertex vom Target um einige Millimeter in Protonenstrahlrichtung entfernt ist. Nach Anwendung all dieser Schnitte ist die Ereignisrate der Kandidaten für Goldene Zerfälle bereits genügend gesenkt, so dass für diese Ereignisse keine weitere Selektion durchgeführt werden muss.

In Tabelle 3.2 sind noch einmal die verschiedenen Teilschritte der zweiten Trigger-Stufe mit den kennzeichnenden Parametern aufgelistet. Die Angaben für die Reduktionen sind dabei angestrebte Werte. Monte-Carlo-Tests ergeben bisher leicht geringere Reduktionsfaktoren [64].

| Algorithmus | integrierte Reduktion | verwendeter Detektorbereich |
|---|---|---|
| SLICER | 4 | TC2 bis PC1, nur 0°-Lagen |
| X-Refit | 7 | wie SLICER |
| Y-Refit | 13 | zusätzliche Stereolagen (TC2-PC1) |
| Spurverfolgung im Magnetfeld | 13 | Spurkammern vor Magnetfeld MC1 und SI8 |
| VDS-Spurensuche und Vertexrekonstruktion | $\sim 100$ | Vertexdetektor |

***Tabelle 3.2:*** *Zusammenfassung der charakteristischen Kenngrößen für die einzelnen Teilalgorithmen der zweiten Trigger-Stufe. Der integrierte Reduktionsfaktor gibt die Gesamtreduktion der zweiten Trigger-Stufe nach Ausführung dieses und aller vorangegangenen Teilschritte an [62].*

### 3.3.5 Die dritte Trigger-Stufe

Auf der dritten Trigger-Stufe können zum ersten Mal alle Daten eines Ereignisses für die Ereignisselektion benutzt werden. Dies bedeutet, dass hier nun auch nach Spuren gesucht werden kann, die nicht im Bereich der RoIs liegen. Zusätzlich kann der RICH-Detektor zur Suche nach Kaonen verwendet werden.

Für Ereignistypen wie den Goldenen Zerfall, für die in der zweiten Trigger-Stufe ein sekundärer vom Target versetzter Vertex verlangt wird, muss keine weitere Selektion auf der dritten Trigger-Stufe durchgeführt werden. Sie können unmittelbar an die vierte Stufe weitergegeben werden.

Von Bedeutung ist die dritte Trigger-Stufe jedoch für andere Trigger-Typen, bei denen die Spuren, die von den vorangegangenen Trigger-Stufen gefunden wurden, nicht von einem gemeinsamen Vertex stammen (siehe rechtes Diagramm in Abb. 3.2) . Dies gilt für Ereignisse, bei denen beide $B$-Mesonen semileptonisch oder hadronisch zerfallen, z.B. $B_S^0 \to D_S^- l^+ \nu_l$ oder $B^- \to D^0 K^-$. Die bei solchen $B$-Zerfällen entstehenden Leptonen bzw. langlebigen Hadronen wie Pionen und Kaonen können von dem entsprechenden Pretrigger gefunden werden und ihre Spuren damit auf der ersten und zweiten Trigger-Stufe nachgewiesen werden. Die bei diesen Zerfällen häufig erzeugten $D$-Mesonen zerfallen ebenfalls nach einer Flugstrecke von einigen Millimetern im Vertexdetektor. Sie können jedoch nicht auf der ersten oder zweiten Trigger-Stufen gefunden werden, da die bei $D$-Zerfällen entstehenden Teilchen in der Regel keinen genügend großen Transversalimpuls besitzen und damit nicht zur Erzeugung einer RoI für einen Spurkandidaten durch einen der Pretrigger führen. Da die dritte Trigger-Stufe nicht mehr auf die RoI-Bereiche beschränkt ist, kann daher nach den aus $D$-Zerfällen stammenden Spuren gesucht werden. Die entsprechenden Zerfälle von $B$-Mesonen lassen sich auf diese Weise identifizieren.

Der Spielraum für weitere denkbare Suchkriterien der dritten Trigger-Stufe ist sehr groß. Bisher ist jedoch noch nicht endgültig festgelegt, welche Trigger-Bedingungen auf dieser Stufe zur Anwendung kommen. Zur Zeit existiert ein schneller Spurrekonstruktionsalgorithmus für den Vertexdetektor, mit dem Spuren und Vertizes im Bereich des gesamten Vertexdetektors rekonstruiert werden können, so dass eine Suche nach $D$-Zerfällen möglich ist [65], [66]. Während der Datennahme im Jahr 2000 wird noch keine dritte Trigger-Stufe verwendet. Ihr Einsatz stellt jedoch eine Option zur Erweiterung des Physikprogramms von HERA-B für das Jahr 2001 und darüber hinaus dar.

### 3.3.6 Die vierte Trigger-Stufe

Die Hauptaufgabe dieser Trigger-Stufe besteht darin, das Ereignis aus den Detektordaten komplett zu rekonstruieren, so daß rekonstruierte Daten auf Band zur späteren Analyse gespeichert werden können. Dies hat den großen Vorteil, dass später keine Rekonstruktion mehr erfolgen muss, womit der Zeitaufwand für Analyseprogramme erheblich verkürzt wird. Die Datenrekonstruktion bereits an dieser Stelle auszuführen, erlaubt, während der Datennahme Informationen über die Datenqualität erstellen zu können, was von sehr großer Bedeutung für einen erfolgreichen Datennahmebetrieb ist. Es lassen sich so ebenfalls Kalibrationsdaten gewinnen. Die früheren Trigger-Stufen können auf diese Weise immer mit den aktuellen Werten, der von ihnen benötigten Parameter, wie beispielsweise der Kalorimeterkalibration, Target-Draht- oder Detektorpositionen, versorgt werden. Auf der vierten Trigger-Stufe wird eine Ereignisklassifizierung durchgeführt. Ereignisse, die zu verschiedenen Physikklassen gehören, werden gekennzeichnet. Auf Basis der Klassifikation kann eine finale Ereignisselektion durchgeführt werden.

## 3.4 Implementation des Trigger- und Datennahmesystems

### 3.4.1 Überblick

Der folgende Teil dieses Kapitels beschreibt den Aufbau des Datennahmesystems und erklärt, wie die vorgestellten Trigger-Algorithmen technisch realisiert sind.

Abb. 3.4 vermittelt einen Überblick über das Datennahmesystem. Bei jedem Bunch-Crossing werden alle Detektorkanäle ausgelesen. Der Hauptweg des Datenflusses, der die gesamten Daten eines Ereignisses umfasst, verläuft über die Pipeline-Speicher der ersten Trigger-Stufe und einen weiteren Zwischenspeicher für die zweite zur dritten Trigger-Stufe. Von dort werden die Daten zur vierten Stufe gegeben und schließlich zur Endspeicherung auf Band geschrieben. Die Datenrate wird bei jedem Schritt auf diesem Weg durch die einzelnen Trigger-Stufen reduziert.

Für die drei Pretrigger werden bereits in der Ausleseelektronik die von diesen benötigten Detektordaten über einen vom Hauptdatenstrom separierten Datenweg den Pretrigger-Prozessoren zugeführt. Für jede Pretrigger-Art existiert ein getrenntes Pretrigger-System, aus speziell für diesen Zweck entwickelten Elektronik-Modulen. Auch die erste Trigger-Stufe erhält die erforderlichen Daten über einen vom Hauptdatenstrom getrennten Datenpfad. Wird ein Ereignis von dieser akzeptiert, werden die in den Pipeline-Speichern der Ausleseelektronik zwischengespeicherten Daten des gesamten Ereignisses zu dem

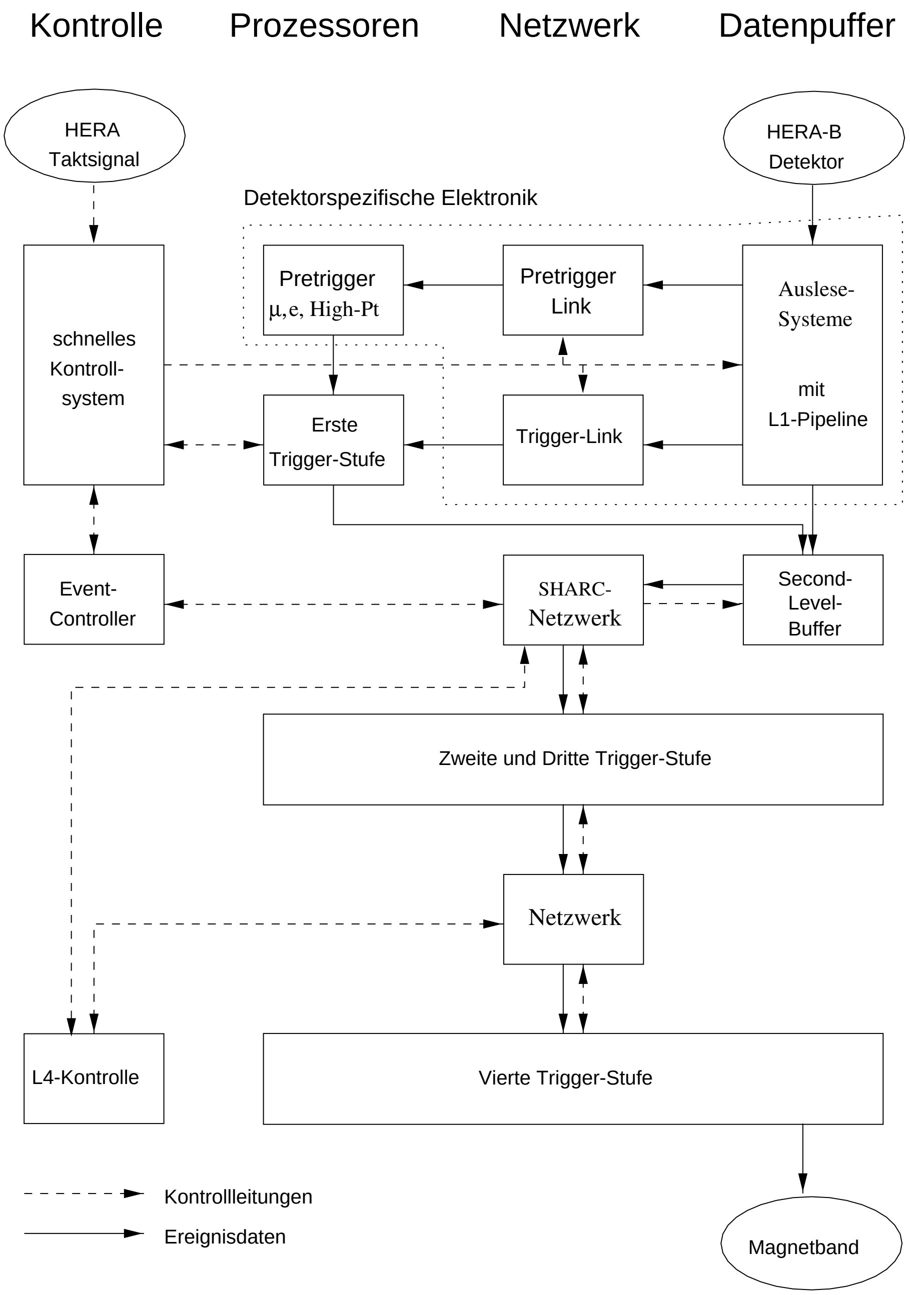



***Abbildung 3.4:*** *Der Datenweg bei HERA-B - Über eigene Datenwege werden die Detektordaten zu den Pretriggern und der ersten Trigger-Stufe geleitet. Wird ein Ereignis von der ersten Stufe akzeptiert, werden alle zugehörigen Daten zum Second-Level-Buffer gesendet, wo die Daten während der Ausführung der Algorithmen der zweiten Stufe gespeichert bleiben. Von der Trigger-Farm der zweiten und dritten Stufe gelangen die Daten über die Farm der vierten Stufe zur Endspeicherung auf Magnetband.*

als *Second-Level-Buffer* (SLB) bezeichnetem Zwischenspeicher der zweiten Trigger-Stufe übertragen. Die Auslese des Detektors bei jedem Bunch-Crossing als auch der Datentransfer zum Second-Level-Buffer wird von einem Kontrollsystem (*Fast-Control-System*) synchronisiert und gesteuert.

Zur Ausführung der Trigger-Algorithmen der zweiten Trigger-Stufe wird eine Prozessor-Farm bestehend aus 240 Pentium-PCs verwendet. Während der Ausführungsdauer bleiben die Daten im Second-Level-Buffer gespeichert. Die Trigger-Prozessoren der Farm können über ein Netzwerk auf die Daten im Second-Level-Buffer zugreifen.

Die Algorithmen der dritten Trigger-Stufe werden ebenfalls auf dieser Prozessor-Farm ausgeführt und sind mit den Algorithmen der zweiten Stufe in einen Programm-Code integriert. Jeder Trigger-Prozessor startet, falls das Ereignis die zweite Trigger-Stufe passiert hat, die Algorithmen der dritten Stufe. Hierzu werden alle Daten dieses Ereignisses aus dem Second-Level-Buffer ausgelesen und in dem jeweiligen PC zusammengefügt. Der Datenfluss zwischen Second-Level-Buffer und der Trigger-Farm wird von einer als *Event-Controller* bezeichneten Kontrolleinheit gesteuert.

Die vierte Trigger-Stufe besteht aus einer zweiten PC-Farm. Von dort werden die Daten zu einem zentralen Knoten und von diesem auf Massenspeicher geschrieben.

Im Folgenden ist unter dem Begriff Trigger-Farm stets, falls nicht explizit etwas anderes gesagt wird, die PC-Farm der integrierten zweiten und dritten Trigger-Stufe gemeint.

### 3.4.2 Die Auslese-Elektronik

Die Aufgaben der Ausleseelektronik, auch als *Front-End-Elektronik* bezeichnet, sind in erster Linie die Aufbereitung der Detektorrohdaten wie Verstärkung, Pulsformung und Digitalisierung sowie die Zwischenspeicherung der Daten, während die erste Trigger-Stufe das Ereignis verarbeitet. Für die Daten des äußeren Spurkammersystems beinhaltet die Digitalisierung eine Driftzeitmessung mit Hilfe von TDCs[9].

Für Vertexdetektor und inneres Spurkammersystem sind die Zwischenspeicher als analoge Pipelines implementiert. Diese bestehen aus einer Kette von 141 Kondensatoren, in denen die analogen Signale des Detektors gespeichert werden. Jeweils 128 solcher Kondensatorketten sind auf einem Auslese-Chip *HELIX* [67] untergebracht, so dass Daten von 128 Detektorkanälen pro Chip gespeichert werden können. Die HELIX-Chips sind unmittelbar am Detektor angebracht. Wird ein Ereignis von der ersten Trigger-Stufe akzeptiert, werden die analogen Daten von jeweils zwei HELIX-Chips sequentialisiert und über ein Kabel zur Weiterverarbeitung zum Elektronik-Container, einem durch eine Betonwand vom Detektor abgetrennten und damit strahlungsgeschützten Raum, geleitet. Der Hauptvorteil der Benutzung analoger Pipelines ist, dass so eine sehr kompakte Bauweise der Ausleseelektronik möglich ist und nur wenige Kabel vom Detektor weggeführt werden müssen. Vertexdetektor und innere Spurkammern erfordern wegen ihrer sehr großen Anzahl an Auslesekanälen auf engstem Raum eine solche Art der Auslese. Die Integration von 128 analogen Pipelines mit jeweils 141 Kondensatoren auf einem Chip stellt die Grenze dar, was sich mit heutiger Technik realisieren lässt. Die Latenz-

[9]TDC: **T**ime to **D**igital **C**onverter

zeit der ersten Trigger-Stufe darf 12.3 $\mu$s[10] nicht übersteigen, möchte man vermeiden, dass Daten in den Pipelines überschrieben werden und so Ereignisse verloren gehen.

Für die Ausleseelektronik der anderen Detektorkomponenten steht mehr Platz zur Verfügung. Die Daten werden für diese zunächst digitalisiert, so dass Dual-Ported-RAMs[11] als Datenzwischenspeicher eingesetzt werden können. Für das Kalorimeter werden die analogen Daten bei jedem Bunch-Crossing zu der im Elektronik-Container befindlichen Ausleseektronik gesendet. Dort erfolgt die Digitalisierung und Datenzwischenspeicherung. Für die anderen Detektorkomponenten (OTR, Muon, High-$P_T$, RICH und TRD) geschieht dies bereits in Nähe des HERA-B-Detektors.

Die von den Pretriggern und der ersten Trigger-Stufe benötigten Daten der Myonkammern, der High-$P_T$-Kammern und der inneren und äußeren Spurkammern werden über Glasfaserkabel optisch zur Trigger-Elektronik in den Elektronik-Container gesendet. Bei Annahme eines Ereignisses durch die erste Trigger-Stufe werden die zu diesem Ereignis gehörenden Daten aller Subdetektoren von den *Front-End-Treibern* (FED[12]) der Ausleseelektronik zum Second-Level-Buffer übertragen. Zur Datenverbindung werden hierbei Twisted-Pair-Kabel verwendet, über die die digitalen Signale elektrisch übertragen werden. Für Vertexdetektor, innere Spurkammern und Kalorimeter, deren Front-End-Treiber sich in Nähe des Second-Level-Buffers im Elektronik-Container befinden, kann die Datenübertragung über Kabel mit einer Länge von einigen Metern erfolgen. Die Front-End-Treiber der anderen Detektorkomponenten sind in Nähe des Detektors aufgebaut. Die Daten dieser Detektoren müssen über bis zu 55 m lange Kabel zum Second-Level-Buffer im Elektronik-Container übertragen werden.

Insgesamt werden drei verschiedene Typen von Front-End-Treibern bei HERA-B verwendet. Ihre Eigenschaften, die für den weiteren Verlauf dieser Arbeit von Bedeutung sind, sind in Tabelle 3.3 zusammengefasst.

| Subdetektoren | Verbindung FED $\rightarrow$ SLB | Übertragungs-rate | Datenmenge pro Ereignis | Begrenzung der FLT-Ausgangsrate |
|---|---|---|---|---|
| VDS, ITR | kurz ($\leq$ 3m) | 20 (40) MByte/s | 300 Byte | 66.5 (133) kHz |
| ECAL | kurz ($\sim$6m) | 20 MByte/s | 64 Byte | 313 kHz |
| alle anderen | lang ($\sim$55m) | 15 MByte/s | 144 Byte | 104 kHz |

***Tabelle 3.3:*** *Eigenschaften der verschiedenen Front-End-Treibervarianten. Bei Vertexdetektor und innerem Spurkammersystem werden die Daten zur Zeit mit einer Rate von 20 MByte/s zum Second-Level-Buffer übertragen. Eine Erhöhung der Auslesegeschwindigkeit auf 40 MByte/s ist vorgesehen, so dass sich die Begrenzung der maximal möglichen Ausgangsrate der ersten Trigger-Stufe von 66.5 kHz auf 133 kHz verdoppelt.*

[10] Die Zahl beruht auf der Forderung, dass 128 Ereignisse gespeichert werden können. Die analogen Pipelines besitzen einige Zellen mehr, um eventuell auftretende Latenzzeiten bei Lesezugriffen auf die Zellen abfangen zu können.

[11] Dual Ported bedeutet, dass der Speicherbaustein Anschlüsse für zwei Bussysteme besitzt. In einem einzelnen Taktzyklus können so zwei Schreib- oder Lesezugriffe parallel durchgeführt werden.

[12] **F**ront **E**nd **D**river

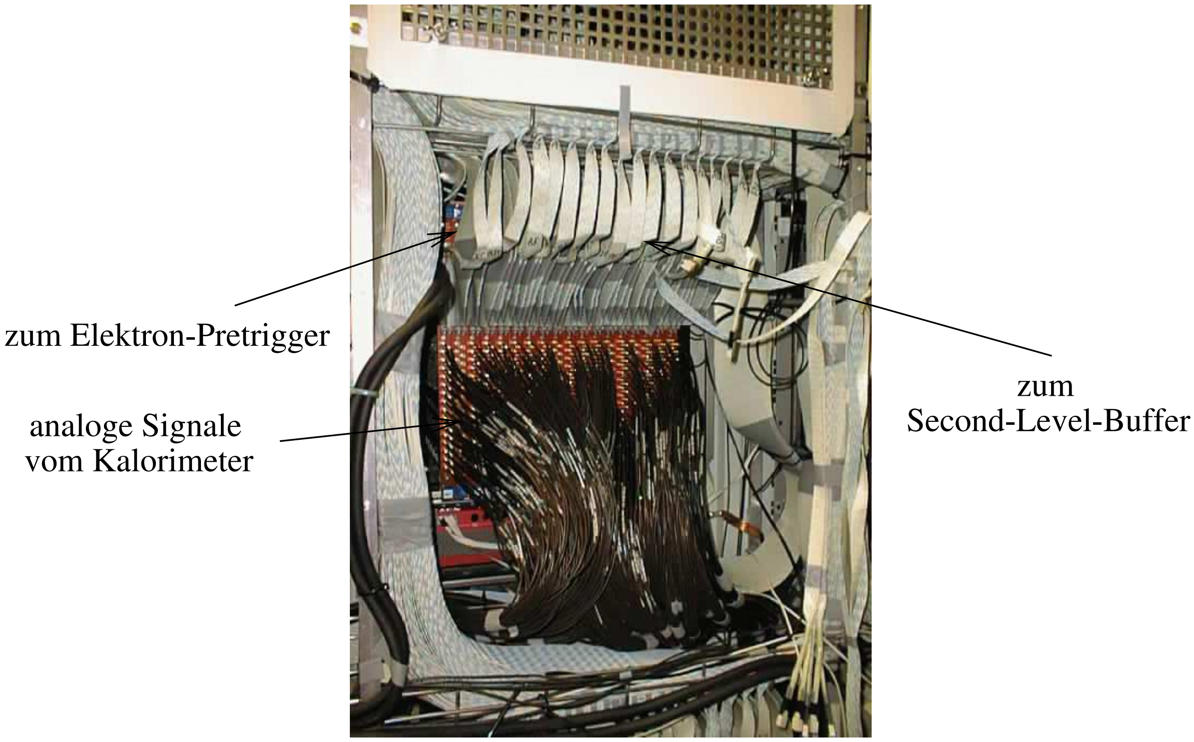



***Abbildung 3.5:*** *Fotografie einiger Ausleseelektronikmodule des Kalorimeters. Man erkennt deutlich die Glasfaserkabel, die die analogen Signale vom Detektor der Ausleseelektronik zuführen, und die SHARC-Kabel, über die die digitalen Daten nach Annahme eines Ereignisses durch die erste Trigger-Stufe zum Second-Level-Buffer geleitet werden. Dahinter, etwas versteckt, befinden sich die breiten Flachbandkabel, die die Daten zur Pretrigger-Elektronik übertragen.*

Aus der Übertragungsrate von den Front-End-Treibern zum Second-Level-Buffer und der Datenmenge, die bei jedem Ereignis pro FED übertragen werden muss, ergibt sich eine Begrenzung der durchschnittlichen Rate, mit der Ereignisse zum Second-Level-Buffer gesendet werden können und damit auch einer Obergrenze der Ausgangsrate der ersten Trigger-Stufe. Diese Grenzwerte sind für die verschiedenen FED-Typen ebenfalls in Tabelle 3.3 angegeben. Um auch Ereignisse auslesen zu können, deren zeitlicher Abstand zum vorangegangenen Ereignis so gering ist, dass die FEDs noch mit der Übertragung dieses Ereignisses beschäftigt sind, befinden sich auf den FEDs Auslese-FIFOs[13] mit einer Tiefe von 16 Ereignissen. Dort bleiben die Ereignisdaten gespeichert und werden, sobald die Übertragung wieder möglich ist, zum Second-Level-Buffer gesendet. Hierdurch werden kurzfristige Schwankungen der Ausgangsrate der ersten Stufe abgefangen. Die durchschnittliche Ereignisrate ist durch den langsamsten Front-End-Treiber auf ca. 104 kHz begrenzt.

### 3.4.3 Das Fast-Control-System

Die Aufgabe des Fast-Control-Systems (FCS) [68], [58], ist es, die Auslese der einzelnen Detektorkanäle zu synchronisieren. Es versorgt die Ausleseelektronik mit einem zum

[13]FIFO: First In First Out.

HERA-Taktsignal von 10.4 MHz synchronen Zeitsignal. Dieses Taktsignal kann zeitlich verschoben werden, wobei die Verschiebungszeit für einzelne Detektorbereiche separat definiert werden kann. Auf diese Weise kann der Zeitpunkt, an dem eine Messung eines Ereignisses erfolgt, genau mit dem Moment des Bunch-Crossings abgestimmt werden. Der Auslesezeitpunkt der Kanalgruppen und Subdetektoren kann gegeneinander verschoben werden. Unterschiedliche Signallaufzeiten bei der Verteilung der Taktsignale infolge von verschiedenen Kabellängen können so ausgeglichen werden. Ebenso müssen die Flugzeiten der Teilchen im Detektor berücksichtigt werden. Detektoren, die sich in Strahlrichtung weiter vom Target entfernt befinden, müssen später ausgelesen werden. Teilchen, die sich mit Lichtgeschwingkeit bewegen, erreichen das 20 m vom Target entfernte Myonsystem erst ca. 65 ns nach der primären Wechselwirkung am Target. Diese Zeit entspricht 2/3 des zeitlichen Abstands zwischen zwei aufeinander folgenden Bunch-Crossings!

Das Fast-Control-System sorgt dafür, dass in der Ausleseelektronik jedem Datensatz eines Ereignisses eine Identifikationsnummer für das betreffende Bunch-Crossing zugeordnet wird. Diese Information wird vom Pretrigger und der ersten Trigger-Stufe genutzt, um Daten, die zu demselben Ereignis gehören, miteinander zu verbinden. Wurde ein Ereignis von der ersten Trigger-Stufe akzeptiert, so ist es die Aufgabe des Fast-Control-Systems, durch ein Signal zur Ausleseelektronik den Transfer des betreffenden Ereignisses zu den Zwischenspeichern der zweiten Trigger-Stufe zu starten. Das Fast-Control-System hat jedoch auch die Möglichkeit, die Annahme eines Ereignisses durch die erste Trigger-Stufe zu verweigern (siehe Abschnitt 3.4.7).

Neben der Annahme eines Ereignisses durch die erste Trigger-Stufe gibt es weitere Quellen, die die Auslese der Daten von den FEDs zum Second-Level-Buffer veranlassen können. Solche Trigger-Quellen können extern über Kabel dem FCS zugesandte elektrische Trigger-Pulse sein. Das FCS kann mit vier solcher externen Trigger-Quellen verbunden werden. Eine weitere Trigger-Quelle ist der so genannte *Minimum-Bias-Trigger*[14]. Dabei handelt es sich um einen intern im Fast-Control-System generierten Trigger, der periodisch nach einer festgelegten Zahl von Bunch-Crossings erfolgt. Die Anzahl der Bunch-Crossings zwischen zwei aufeinander folgenden Trigger-Signalen, kann beliebig vom Benutzer definiert werden. Fernerhin gibt es die Möglichkeit, über die VME-Schnittstelle einen Software-Trigger auszulösen.

Eine weitere Aufgabe des Fast-Control-Systems ist es, den Event-Controller der zweiten Trigger-Stufe über die Annahme eines Ereignisses durch die erste Trigger-Stufe oder durch eine der genannten Trigger-Quellen zu informieren. Dies geschieht über einen 96 Bit langen Datensatz, der vom Fast-Control-System zum Event-Controller gesendet wird (vgl. Kapitel 4.4).

Das Fast-Control-System setzt sich aus einer Zentraleinheit und vielen Tochter-Modulen zusammen. Jeweils ein Tochter-Modul befindet sich in jedem Crate[15] der Ausleseelektronik und ist über die Back Plane[16] des Crates mit den Front-End-Treibern in dem betreffenden Crate verbunden. Die Zentraleinheit kann über die FCS-Töchter allen Front-End-Treibern Kommandos zusenden, wobei sowohl alle FCS-Tochtermodule

[14] Minimum-Bias-Trigger bedeutet, dass die mit diesem Trigger ausgewählten Ereignisse nicht bzw. möglichst gering durch irgendwelche Auswahlkriterien beeinflusst sind.

[15] Als Crate bezeichnet man ein Gehäuse, das zahlreiche Steckplätze für elektronische Einschubmodule zur Verfügung stellt.

[16] Die Back Plane eines Crates verbindet alle in einem Crate befindlichen Einschubmodule über ein Bussystem miteinander.

gleichzeitig als auch einzelne Module getrennt adressiert werden können.

### 3.4.4 Aufbau der ersten Trigger-Stufe

Die erste Trigger-Stufe ist mit speziell zu diesem Zweck entwickelten Prozessormodulen aufgebaut. Die wesentlichen Rechenschritte werden von drei verschiedenen Arten von Modulen durchgeführt: der TFU (Track Finding Unit) zur Spurensuche, der TPU (Track Parameter Unit) zur Bestimmung der Spurparameter der gefundenen Spuren und der TDU (Trigger Decision Unit), in der die Trigger-Entscheidung anhand der gefundenen Signaturen gefällt wird.

Den Aufbau der ersten Trigger-Stufe verdeutlicht Abb. 3.6. Die TFUs sind in einem Matrix-förmigen Netzwerk angeordnet, wobei die TFUs jeder Spalte dieser Matrix einer Detektorlage fest zugeordnet sind. Bis zu zwölf TFUs decken hierbei eine gesamte Superlage des Spurkammersystems ab. Für die Lagen des Myonsystems werden weniger TFUs benötigt. Bei jedem Bunch-Crossing werden die Daten der verwendeten Detektorlagen zu den TFUs übertragen.

Das TFU-Netzwerk dient zur Ausführung der in Abschnitt 3.3.3 beschriebenen Spurensuche. Der Pretrigger definiert für jeden gefundenen Teilchenkandidaten einen Suchbereich und informiert die TFU, die mit den Detektorkanälen verbunden ist, die in diesem Suchbereich liegen. Für Myon-Pretrigger ist dies eine der TFUs der hintersten Myonlage, für Kalorimeter- und High-$P_T$-Pretrigger eine TFU der TC2-Superlage des Spurkammersystems unmittelbar vor dem Kalorimeter. Erstreckt sich der Suchbereich über mehrere zuständige TFUs, so erhalten alle diese TFUs eine Nachricht. Die TFU überprüft nun, ob in den Detektordaten ein Treffer enthalten ist. Findet die TFU einen Treffer, so werden die Koordinaten des Suchbereichs mit Hilfe der neu gewonnenen Information für die nächste Detektorlage berechnet und zu der betreffenden TFU gesendet. Diese Suche wird bis zur letzten Detektorlage vor dem Magneten bzw. bis zur Ablehnung der Spur fortgesetzt. Für jede gefundene Spur werden in einer der TPUs die zugehörigen Spurparameter bestimmt und Schnitte auf den Transversalimpuls angewendet.

Alle Spuren, die diese Schnitte erfüllen, werden in der TDU gesammelt. Dort werden die Spuren für die verschiedenen Teilchenarten gezählt und invariante Massen für Spurpaare berechnet. Auch Photonkandidaten können gesucht werden, indem Elektron-Pretrigger mit besonders hoher Transversalenergie auch zur TDU geleitet werden, wenn keine Treffer in den Spurkammerlagen gefunden werden. Verschiedene benutzerdefinierte Kriterien für die Annahme eines Ereignisses können verwendet werden. Solche Kriterien können Schnitte auf die invarianten Massen von Spurpaaren oder das Vorhandensein einer bestimmten Anzahl oder Kombination gefundener Teilchensorten sein. Wird ein Ereignis akzeptiert, stellt die TDU einen Datensatz zur Verfügung, der Informationen und Koordinaten über die gefundenen Spuren enthält und so die Lage der RoIs für die zweite Trigger-Stufe definiert. Bei Auslese des Detektors wird dieser Datensatz an den Second-Level-Buffer übertragen und kann somit von der zweiten Trigger-Stufe verwendet werden.

Die Verarbeitungszeit eines Ereignisses in der ersten Trigger-Stufe liegt zwischen 4.8 und 11 $\mu s$ und ist damit deutlich länger als der Abstand zwischen zwei Bunch-Crossings von 96 ns. Dies bedeutet, dass die Prozessoren der ersten Trigger-Stufe, TFUs, TPUs und die TDU, in der Lage sein müssen, bis zu 128 Ereignisse gleichzeitig bearbeiten

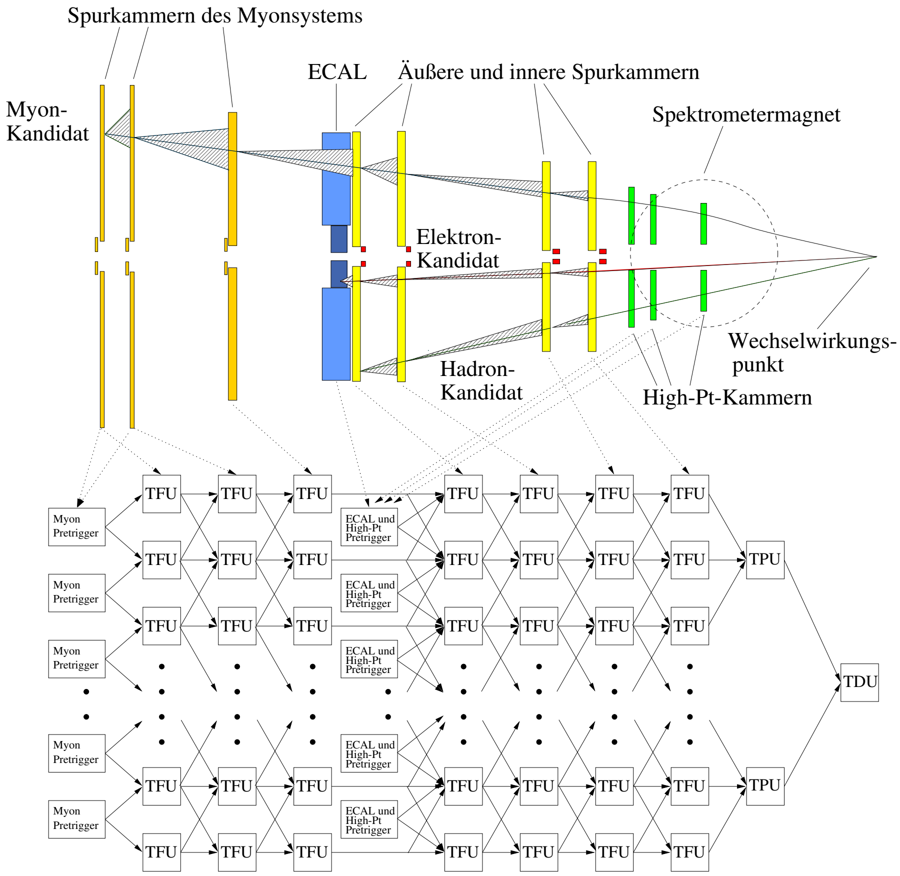



***Abbildung 3.6:*** *Aufbau der ersten Trigger-Stufe (aus [53]). In einem Netzwerk von TFUs wird nach Spuren im inneren und äußeren Spurkammersystem und im Myondetektor gesucht. Die Spurensuche wird durch Pretrigger gestartet. In TPUs werden die Parameter der gefundenen Spuren berechnet. Ein zentraler Trigger-Prozessor (TDU) entscheidet über die Annahme eines Ereignisses.*

zu können. Sie besitzen daher eine *pipeline-artige* Struktur[17], die es erlaubt, mehrere Rechenschritte gleichzeitig auszuführen. Auf diese Weise können zahlreiche Spuren, die zu demselben oder auch zu verschiedenen Bunch-Crossings gehören können, parallel in den Prozessormodulen der ersten Trigger-Stufe verarbeitet werden. Innerhalb der TFUs werden zu diesem Zweck die Detektordaten der letzten 128 Bunch-Crossings gespeichert und können nach Treffern durchsucht werden. Die Reihenfolge der Ereignisbehandlung ist alleine durch den Fluss der Suchbereichsdaten für die Spurverfolgung durch das TFU-Netzwerk gegeben. Die Bearbeitungszeit für verschiedene Ereignisse kann daher sehr unterschiedlich sein und hängt von der Anzahl der Spuren und der augenblicklichen Belastung der für dieses Ereignis benötigten TFUs ab. Es ist möglich, dass ein Ereignis eines zeitlich später erfolgten Bunch-Crossings von der ersten Trigger-Stufe vor einem Ereignis akzeptiert wird, das in einem früheren Bunch-Crossing erfolgt ist. Ist die Latenzzeit für ein Ereignis größer als ca. 12 $\mu$s, so sind die Ereignisdaten in den Pipeline-Speichern der Ausleseelektronik bereits mit neuen Daten überschrieben worden, bevor das Ereignis von

[17] Pipeline-Prozessoren besitzen einen stufenartigen Aufbau. Bei jedem Taktzyklus wird parallel auf jeder Stufe eine Rechenoperation durchgeführt. Die Resultate werden jeweils zur nächsten Stufe weitergegeben.

der ersten Trigger-Stufe akzeptiert wird. Die Zentraleinheit des Fast-Control-Systems unterbindet in diesem Fall die Weitergabe des Ereignisses an die nächste Trigger-Stufe. Der Anteil solcher Ereignisse soll gemäß Simulationsstudien unterhalb 1 % liegen [60].

### 3.4.5 Aufbau der zweiten und dritten Trigger-Stufe

Zur Ausführung der Algorithmen der zweiten Stufe kann aufgrund der bereits reduzierten Eingangsrate von 50 kHz eine universelle Prozessor-Farm, die mit Pentium-II und Pentium-III PCs aufgebaut ist, verwendet werden (siehe Abb. 3.8). Universell bedeutet hierbei, dass alle Trigger-Prozessoren die gleichen Algorithmen ausführen. Sie müssen daher alle auf sämtliche Detektordaten, die für die Algorithmen eventuell benötigt werden könnten, zugreifen können. Jeder Trigger-Prozessor ist für ein komplettes Ereignis zuständig. Da jedoch das Sammeln aller Daten eines Ereignisses in den PCs der Trigger-Farm bei einer Ereignisrate von 50 kHz eine unrealisierbare Bandbreite für den Datentransfer von der Front-End-Elektronik zur Farm bedeuten würde, müssen auch in der zweiten Trigger-Stufe die Selektionkriterien auf Daten aus lokalen Suchbereichen beruhen. Jeder Trigger-Prozessor benötigt daher stets nur einen kleinen Teil der gesamten Ereignisdaten. Die Ereignisdaten werden während der Ausführung der Algorithmen der zweiten Stufe im Second-Level-Buffer gespeichert.

Die Prozessoren der Trigger-Farm sind über ein Netzwerk, das die erforderliche, hohe Datenmenge transportieren kann, mit dem Second-Level-Buffer verbunden. Der Datentransfer zwischen Trigger-Farm und dem Second-Level-Buffer wird durch den Event-Controller gesteuert. Die Vielzahl an Datenwegen, um jedem Trigger-Prozessor den Zugriff auf alle Detektorkanäle zu ermöglichen, und die erforderlichen geringen Verzögerungszeiten für den Datenverkehr machen die Verwendung eines Standard-Netzwerks (z.B. Ethernet) zur Verbindung zwischen Second-Level-Buffer und Trigger-Farm unmöglich. Aus diesem Grund wird für den Datentransfer an dieser Stelle ein Netzwerk eingesetzt, das speziell für diesen Zweck mit Digitalen-Signal-Prozessoren vom Typ SHARC ADSP-21060 [69] aufgebaut worden ist. Auch für Second-Level-Buffer und Event-Controller werden SHARC-DSPs verwendet. Zur Anbindung der Prozessoren der Trigger-Farm an das SHARC-Netzwerk wurde eine Schnittstelle zwischen SHARCs und dem PCI-Bussystem der PCs speziell für HERA-B entwickelt [70].

Sobald der Event-Controller vom Fast-Control-System die Nachricht erhalten hat, dass ein neues Ereignis von der ersten Trigger-Stufe akzeptiert wurde, beauftragt er einen zur Verfügung stehenden Prozessor der Trigger-Farm mit der Behandlung dieses Ereignisses. Als erstes fordert der Trigger-Prozessor über das SHARC-Netzwerk die Informationen der ersten Trigger-Stufe, die die Koordinaten der von der ersten Stufe gefundenen Spurkandidaten enthalten, von dem entsprechenden Second-Level-Buffer-Knoten an. Daraufhin können die Daten der Detektorkanäle, die in den durch die Spurkandidaten definierten RoIs liegen und von der zweiten Trigger-Stufe benötigt werden, aus dem Second-Level-Buffer ausgelesen werden.

Wird das Ereignis verworfen, so informiert der Trigger-Prozessor den Event-Controller über dieses Ergebnis. Dieser weiß nun, dass sowohl der betreffende Trigger-Prozessor als auch der Speicherbereich im Second-Level-Buffer, in dem dieses Ereignis gespeichert wurde, wieder für neue Ereignisse bereitsteht. Der Event-Controller teilt dem Second-Level-Buffer mit, in welche Speicherbereiche die Daten neu ankommender Ereignisse geschrieben werden können. Die Daten eines Ereignisses werden also auf jeden Fall erst

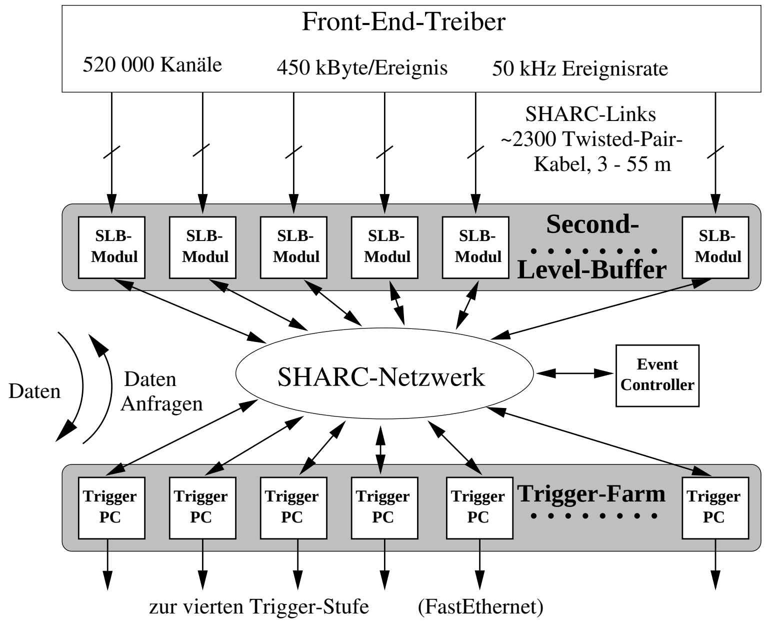



***Abbildung 3.7:*** *Architektur der zweiten und dritten Trigger-Stufe. Die Ereignisdaten werden im Second-Level-Buffer gespeichert. Die Algorithmen der zweiten und dritten Stufe werden auf einer Prozessor-Farm ausgeführt. Jeder Prozessor der Farm kann über ein Netzwerk auf sämtliche Ereignisdaten im SLB zugreifen. Der Datenfluss wird durch den Event-Controller gesteuert.*

dann überschrieben, wenn sie nicht mehr benötigt werden.

Wird ein Ereignis von der zweiten Trigger-Stufe akzeptiert, so fordert der ausführende Trigger-Prozessor alle Daten dieses Ereignisses vom Second-Level-Buffer an. Der für dieses Ereignis reservierte Speicherplatz im Second-Level-Buffer kann bereits durch eine Mitteilung an den Event-Controller freigegeben werden. Da alle Daten in dem PC angesammelt sind, ist eine weitere Zwischenspeicherung nicht mehr nötig. Falls für diesen Ereignistyp noch die dritte Trigger-Stufe benötigt wird, kann der Trigger-Prozessor nach dem Empfang des kompletten Ereignisdatensatzes mit der Ausführung der Algorithmen der dritten Stufe beginnen. Sind diese beendet, meldet sich der Trigger-Prozessor beim Event-Controller für die Behandlung neuer Ereignisse zurück.

Der Vorteil der Benutzung derselben Prozessoren für zweite und dritte Trigger-Stufe liegt in einer Vereinfachung des Protokolls, das zur Steuerung des Datenflusses zwischen Trigger-Prozessoren und Second-Level-Buffern benötigt wird. Andererseits erfordert diese Integration aber auch, dass jeder Prozessor der Farm über das SHARC-Netzwerk auf alle Detektorkanäle zugreifen kann.

Die Anzahl an Prozessoren, die für die Trigger-Farm benötigt werden, ergibt sich aus der Eingangsrate und der mittleren Latenzzeit der Trigger-Algorithmen:

$$\text{Anzahl Trigger-Prozessoren} = \text{Eingangsrate} \times \text{mittlere Latenzzeit} \ . \qquad (3.2)$$

Bei einer durchschnittlichen Ausführungszeit von ca. 3.8 ms pro Ereignis und einer Eingangsrate von 50 kHz werden damit 190 Prozessoren zur Ausführung der Algorithmen der zweiten Trigger-Stufe benötigt. Für die dritte Stufe erhält man aufgrund einer Eingangsrate von 500 Hz und einer mittleren Latenzzeit von ungefähr 100 ms entsprechend eine Anzahl von 50 notwendigen Prozessoren. Insgesamt besteht daher die Trigger-Farm

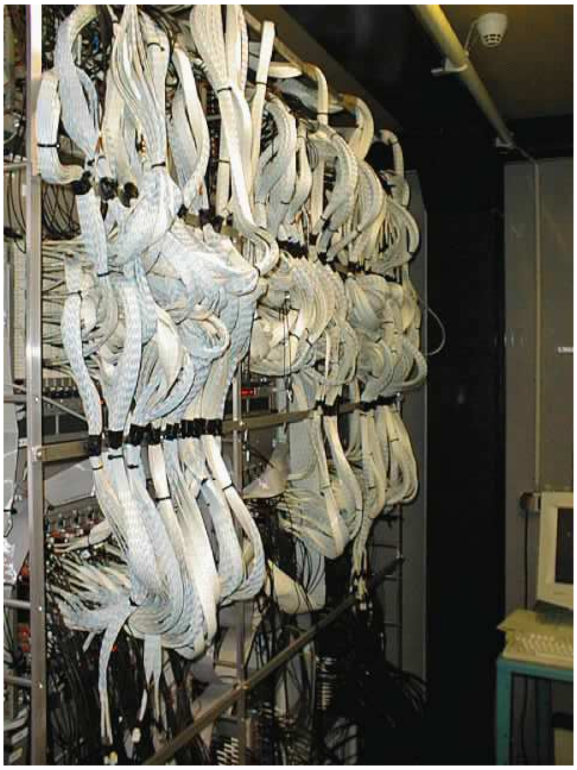
 

**Abbildung 3.8:** *Links: Foto eines Teils der PC-Farm der zweiten und dritten Trigger-Stufe. Rechts: Foto der Second-Level-Buffer-Module des inneren Spurkammersystems.*

der zweiten und dritten Stufe aus 240 PCs, von denen im Mittel gerade 190 mit der Ausführung von Algorithmen der zweiten und 50 mit denen der dritten Stufe beschäftigt sind.

Der Speicherplatz des Second-Level-Buffers muss mindestens so vielen Ereignissen Platz bieten, wie gleichzeitig von der zweiten Trigger-Stufe bearbeitet werden können. Letzteres ist dabei durch die Anzahl der Prozessoren, die für die zweite Trigger-Stufe verwendet werden, gegeben. Um jedoch Ratenschwankungen der ersten Trigger-Stufe abfangen zu können, sollten mehr Ereignisse gespeichert werden können. Ein Speicherplatz für 250 bis 350 Ereignisse wird daher im Second-Level-Buffer angestrebt.

Im Gegensatz zu den Pipeline-Zwischenspeichern der Ausleseelektronik, in denen die Ereignisdaten stets nach einer bestimmten Zeit überschrieben werden, kann im Second-Level-Buffer ein einzelnes Ereignis prinzipiell beliebig lange gespeichert werden. Die maximale Latenzzeit der zweiten Trigger-Stufe für ein einzelnes Ereignis ist daher nicht durch den Speicherplatz des Second-Level-Buffers begrenzt. Hingegen ist die mittlere Latenzzeit gemäß Gleichung 3.2 durch die Anzahl der Trigger-Prozessoren und den zur Verfügung stehenden Speicherplatz eingeschränkt. Für einzelne Ereignisse wird die Latenzzeit sehr stark schwanken, je nachdem wie viele Spuren von der ersten Trigger-Stufe gefunden wurden, und wie viele Teilalgorithmen der zweiten Stufe für diese Spuren ausgeführt werden müssen.

Um ein Überlaufen des Speicherplatzes des Second-Level-Buffers zu verhindern, sendet der Event-Controller, falls nur noch wenige Ereignisse im Second-Level-Buffer gespeichert werden können, ein Signal zum Fast-Control-System. Das Fast-Control-System unterdrückt daraufhin die Annahme weiterer Ereignissen durch die erste Trigger-Stufe. Sobald durch die Verarbeitung der Ereignisse durch die zweite Trigger-Stufe wieder mehr Speicherplatz im Second-Level-Buffer vorhanden ist, teilt der Event-Controller dem Fast-Control-System mit, dass die Datennahme fortgesetzt werden kann.

Da jeder Trigger-Prozessor auf sämtliche Daten eines Ereignisses zugreifen kann, können im Prinzip Daten beliebiger Detektorbereiche bereits für die zweite Trigger-Stufe verwendet werden. Der Umfang der auf der zweiten Stufe benutzten Daten ist durch die Implementierung der zweiten Trigger-Stufe nur durch die Bandbreite, die zwischen Second-Level-Buffer und Trigger-Farm übertragen werden kann, eingeschränkt. Die Menge der Daten, die pro RoI daher von der zweiten Trigger-Stufe verwendet wird, kann nachträglich geändert werden. Ebenso ist die Hinzunahme weiterer Subdetektoren oder die Benutzung von Detektorkanälen außerhalb der RoIs möglich, so lange die Datenrate durch das SHARC-Netzwerk übertragen werden kann.

### 3.4.6 Aufbau der vierten Trigger-Stufe

Für die vierte Trigger-Stufe wird eine zweite Prozessor-Farm (L4-Farm), die ebenfalls mit PCs aufgebaut ist, verwendet. Bei einer Rechenzeit pro Ereignis von 4 s und einer maximalen Eingangsrate von 50 Hz wird eine Farm mit 200 Prozessoren benötigt. Dies ist durch die Verwendung von 100 PCs, die jeweils zwei Pentium-III Prozessoren besitzen, realisiert. Die Architektur dieser Farm ist in Abb. 3.9 dargestellt.

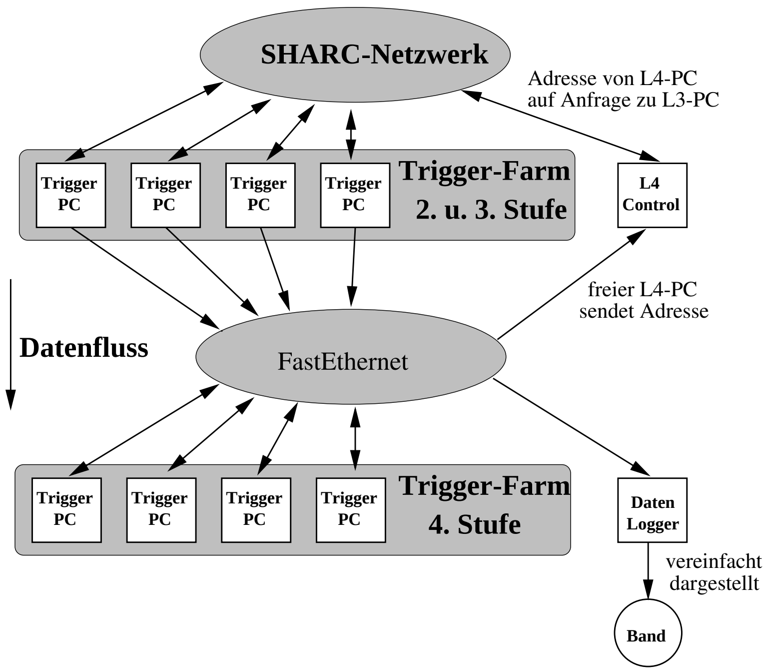



**Abbildung 3.9:** *Aufbau der vierten Trigger-Stufe. Die Algorithmen der vierten Trigger-Stufe werden auf einer PC-Farm ausgeführt. Über ein Netzwerk werden die Ereignisdaten von der Trigger-Farm der zweiten und dritten Trigger-Stufe zu einem der PCs der vierten Stufe gesendet. Eine Kontrolleinheit (L4-Controller) steuert die Zuordnung von Ereignissen zu Prozessoren der L4-Farm.*

Jeder Prozessor der vierten Trigger-Stufe registriert sich, wenn er zum Empfang eines Ereignisses bereit steht, bei einem, als L4-Controller bezeichnetem, Kontrollprozess. Wurde ein Ereignis von der dritten Trigger-Stufe akzeptiert, wird der L4-Controller von dem betreffenden Prozessor der dritten Trigger-Stufe kontaktiert. Er anwortet mit der Adresse eines zur Verfügung stehenden Prozessors der L4-Farm. Daraufhin werden die Ereignisdaten von dem Prozessor der dritten Trigger-Stufe zu diesem Prozessor der L4-Farm gesendet. Ist die Bearbeitung des Ereignisses abgeschlossen, meldet sich der L4-Prozessor beim L4-Controller zurück, so dass ihm ein neues Ereignis zugewiesen werden kann.

Die Ereignisrate (ca. 25 - 50 Hz) und die daraus resultierende Datenrate von 2 - 5 MByte/s zwischen der dritten und vierten Trigger-Stufe liegen in einem Größenbereich, der über ein Standard-Netzwerk wie das *Fast-Ethernet* (100 Mbit/s) durchgeführt werden kann. Der L4-Kontrollprozess läuft hingegen auf einem PC, der an das SHARC-Netzwerk angeschlossen ist. Das Protokoll zur Anforderung der Adresse eines freien Prozessors der vierten Stufe kann damit zwischen den Prozessoren der dritten Stufe und dem L4-Controller über das schnelle SHARC-Netzwerk mit sehr kurzen Latenzzeiten durchgeführt werden.

Sind alle Rechenschritte der vierten Trigger-Stufe für ein Ereignis vollzogen, wird es zu einem speziellen Rechner (*Daten-Logger*) weitergeleitet und schließlich auf Magnetband gespeichert. Die maximale Bandbreite für das Schreiben der Daten auf Band liegt bei ungefähr 5 MByte/s.

### 3.4.7 Die Totzeit des DAQ-Systems

Unter der Totzeit des Datennahme- und Trigger-Systems versteht man die Zeit bei der Datennahme, während der der HERA-B-Detektor nicht zur Aufnahme weiterer Daten bereit ist. Die relative Totzeit $\tau$ gibt den prozentualen Anteil der Totzeit von der gesamten Dauer der Datennahme an und ist definiert durch

$$\tau = \frac{t_{dead}}{t_{run}} = \frac{N^{bx}_{dead}}{N^{bx}_{run}} \ . \tag{3.3}$$

Hierbei bezeichnen $t_{dead}$ und $N^{bx}_{dead}$ die Zeit bzw. die Anzahl von Bunch-Crossings, die nicht zur Datennahme beitragen, während $t_{run}$ und $N^{bx}_{run}$ die Gesamtzeit der Datennahme bzw. Gesamtzahl der Bunch-Crossings sind.

Es kann vorkommen, dass die bei einem Bunch-Crossing aufgenommenen Daten nicht bis zu Ende verarbeitet werden können, weil es an irgendeiner Stelle des Datennahmesystems zu einer Überlastung kommt. Das Ereignis geht in diesem Fall verloren, auch wenn es möglicherweise interessante physikalische Beobachtungen enthält. Totzeit kann an zahlreichen Stellen des Datennahmesystems auftreten. Es kann zwischen relativen Totzeiten $\tau_1$, die innerhalb der ersten Trigger-Stufe verursacht werden, und solchen (mit $\tau_2$ bezeichnet), deren Quellen im Datenpfad hinter der ersten Trigger-Stufe liegen, d.h. Ereignisse, die nach Annahme durch die erste Trigger-Stufe noch verloren gehen, unterschieden werden. Die gesamte relative Totzeit $\tau$ ergibt sich aus beiden Anteilen gemäß

$$\tau = \tau_1 + \tau_2 - \tau_1 \tau_2 \ . \tag{3.4}$$

Totzeiten innerhalb der ersten Trigger-Stufe treten dann auf, wenn bei sehr hohen Spurmultiplizitäten und dem damit verbundenen großen Datenverkehr durch das TFU-Netzwerk einer der Spurensuchbereiche in einer der TFUs nicht berarbeitet werden kann.

Eine wichtige Signatur kann auf diese Weise übersehen werden. Die erste Trigger-Stufe ist jedoch so konzipiert worden, dass es nicht zu solchen Totzeiten kommen sollte. Im Folgenden bezeichnet der Begriff Totzeit ausschließlich den Anteil, der nach Annahme eines Ereignisses durch die erste Trigger-Stufe auftritt.

Diese Art der Totzeit wird vollständig durch die Zentraleinheit des Fast-Control-Systems kontrolliert. Alle eventuell auftretenden Engpässe im DAQ-System, die eine Weiterverarbeitung eines Ereignisses verhindern, führen dazu, dass die FCS-Zentraleinheit ein Ereignis unterdrückt. Gründe hierfür können sein:

1. Ein Überlauf der Auslese-FIFOs auf den Front-End-Treibern. Die Rate der ersten Trigger-Stufe ist so hoch, dass die Daten nicht mit genügender Geschwindigkeit zum Second-Level-Buffer gesendet werden können. Um diese Regelfunktion ausüben zu können, muss das Fast-Control-System den aktuellen Füllstatus der Auslese-FIFOs bei jedem Bunch-Crossing berechnen.

2. Die Latenzzeit der ersten Trigger-Stufe ist zu lang für dieses Ereignis gewesen. Dies bedeutet, dass die betreffenden Daten bereits in den Pipeline-Speichern der Ausleseelektronik überschrieben wurden. Im FCS werden Entscheidungen der ersten Trigger-Stufe, die über ein tolerierbares Zeitintervall (ca. 11 $\mu s$) hinaus nach dem zum betreffenden Ereignis gehörenden Bunch-Crossing erfolgen, unterdrückt.

3. Die zweite Trigger-Stufe ist vorübergehend nicht in der Lage, weitere Ereignisse zu verarbeiten. Dies wird dem FCS durch ein Signal vom Event-Controller mitgeteilt.

Das Fast-Control-System besitzt Zähler, die die Häufigkeiten, mit denen von der ersten Trigger-Stufe akzeptierte Ereignisse unterdrückt werden müssen, registrieren. Diese Information wird während der Datennahme in einer Datenbank gespeichert, so dass Auskünfte über aufgetretene Totzeiten der Datennahme zur Verfügung stehen.

Alle denkbaren Engpässe im Datenpfad ab der zweiten Trigger-Stufe, einschließlich Second-Level-Buffer und SHARC-Netzwerk, werden durch das Stoppsignal, das die FCS-Zentraleinheit durch den Event-Controller erhält, abgefangen. Jedesmal, wenn alle Prozessoren der Trigger-Farm der zweiten und dritten Stufe belegt sind, wird es zu einem Mangel an Speicherplatz im Second-Level-Buffer kommen, was zur Aussendung des Stoppsignals führt. Der Grund hierfür kann sowohl in der langen Latenzzeit der zweiten oder dritten Trigger-Stufe selber liegen. Es ist aber auch möglich, dass Engpässe in späteren Komponenten des Datennahmesystems, wie beispielsweise bei der Rekonstruktion der Ereignisse in der Farm der vierten Trigger-Stufe oder beim Speichern auf Band, dazu führen, dass sich akzeptierte Ereignisse in der Trigger-Farm der zweiten und dritten Stufe ansammeln.

Jede Komponente des Datennahmesystems ist so spezifiziert, dass es bei den angestrebten Ereignisraten und Reduktionsfaktoren durch die einzelnen Trigger-Stufen zu keiner Totzeit kommt.

# Kapitel 4

# Implementation des Second-Level-Buffers und des Event-Controllers

Der Hauptbestandteil der vorliegenden Arbeit war die Programmierung des Second-Level-Buffers und des Event-Controllers sowie der Test und die Inbetriebnahme der zugehörigen SHARC-Hardware. Dieses Kapitel befasst sich näher mit diesen Komponenten des Datennahmesystems. Es werden zunächst der SHARC-Prozessor und das bei HERA-B verwendete SHARC-Modul vorgestellt. Anschließend wird die Implementation der mit SHARCs aufgebauten DAQ-Komponenten, Second-Level-Buffer, Event-Controller und SHARC-Netzwerk, beschrieben.

## 4.1 Digitale-Signal-Prozessoren vom Typ SHARC

### 4.1.1 Der SHARC-Prozessor

Unter einem Digitalen-Signal-Prozessor (DSP) versteht man einen RISC-Prozessor[1], der für die Anwendung in der elektronischen Signalverarbeitung optimiert ist. DSPs werden beispielsweise in großem Maße in der digitalen Bildverarbeitung und in der Audiotechnik (Sound-Karten, Synthesizer, usw.) eingesetzt. Zu den Merkmalen von DSPs gehört, dass sie sehr schnell elementare Rechenoperationen wie Additionen und Multiplikationen durchführen können. Wichtig ist auch der einfache Programmfluss eines DSPs, der es ermöglicht, die Ausführungszeit von Programmteilen genau zu kennen, so dass akustische oder visuelle Signale mit einer vorgegebenen konstanten Frequenz abgetastet werden können.

Der DSP, der bei HERA-B verwendet wird, ist der ADSP-21060 von Analog Devices, auch als SHARC bezeichnet. Er ist mit einer 40-MHz-Clock getaktet. Die Abkürzung SHARC steht hierbei für **S**uper-**H**arvard-**Ar**chitecture-**C**omputer. In konventionellen Computern existieren eine zentrale Recheneinheit (CPU[2]) und ein Speicher, der zugleich den Programm-Code und die vom Programm verwendeten Daten enthält. Ein Daten- und ein Adressbus verbinden Speicher mit der CPU. Bevor eine Rechenoperation durch-

[1] RISC: **R**educed **I**nstruction **S**et **C**omputer

[2] **C**entral **P**rocessing **U**nit

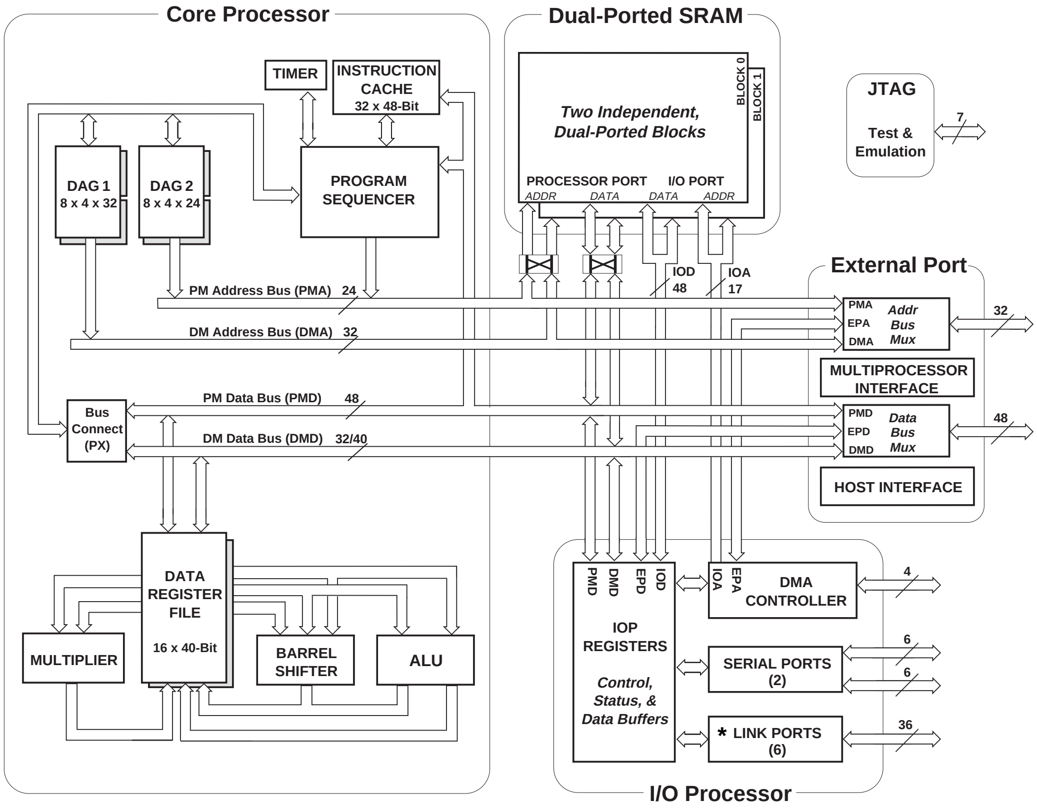



***Abbildung 4.1:*** *Blockschaltbild des SHARC ADSP-21060 [69]. Ein SHARC umfasst einen Hauptprozessor und einen I/O-Prozessor, die mit eigenen Bussystemen mit einem internen Speicher von 4 MBit verbunden sind. Beide Bussysteme können über die externe Schnittstelle an externe Geräte oder weitere SHARCs angeschlossen werden.*

geführt werden kann, muss in einem ersten Taktzyklus zuerst der Befehls-Code aus dem Speicher geladen werden. In einem oder mehreren darauf folgenden Taktzyklen können eventuell benötigte Daten aus dem Speicher in die CPU geladen werden. Jeder Befehl, der neue Daten aus dem Speicher benötigt, muss also auf mehrere Taktzyklen aufgeteilt werden.

Bei der verbesserten Harvard-Architektur sind Programm- und Datenspeicher getrennt. Beide Speichertypen verfügen über ein eigenes Bussystem, über das sie mit der CPU verbunden sind. Innerhalb eines einzelnen Taktzyklus kann daher sowohl der Befehls-Code als auch ein Datenwort in die CPU geladen werden. Als Super-Harvard-Architektur bezeichnet Analog Devices eine Weiterentwicklung der Harvard-Architektur. Weiterhin existieren zwei Bussysteme und zwei Arten von Speichern. Die beiden Speicherbereiche sind allerdings nicht physikalisch voneinander getrennt. Die Verwendung einzelner Speichersegmente als Programm- oder Datenspeicher kann durch den Programmierer definiert werden.

Ein Blockschaltbild des SHARC-ADSP21060 ist in Abb. 4.1 dargestellt. Ein SHARC-Chip besteht aus einem Hauptprozessor (Core Processor), einem davon getrennten Eingabe-Ausgabe-Prozessor (I/O-Prozessor) und einem 4 MBit großen Speicher, der als Dual-Ported-RAM ausgeführt ist. Diese drei Einheiten sind über ein doppelt ausgeführtes

Bussystem miteinander verbunden: über einen Programmspeicherbus für 48-Bit-Daten und 24-Bit-Adressen und über einen Datenspeicherbus für 32-Bit-Daten und 32-Bit-Adressen.

Der I/O-Prozessor kann auf den Speicher über einen eigenen Bus (48-Bit-Daten und 17-Bit-Adressen) zugreifen. Dies ermöglicht die parallele Benutzung des RAMs durch Haupt- und I/O-Prozessor.

Der Speicher ist in zwei 2-MBit-Blöcke aufgteilt. Der Programm- und der Datenspeicherbus sind vor dem Anschluss an den Speicher über eine Weiche miteinander verbunden. Von der Weiche aus geht ein Bussystem zu jedem der beiden Speicherblöcke. Dies ermöglicht, dass beide Blöcke sowohl als Programm- als auch als Datenspeicher verwendet werden können. Der Speicher lässt sich benutzerdefiniert in Bereiche mit 32-Bit-Worten für den Datenspeicher oder 48-Bit-Worten für den Programm-Code einteilen. Programmspeicherbus und Datenspeicherbus sind darüberhinaus mit einer Schnittstelle (Externer Port) zum Anschluss an einen externen Bus verbunden. Dies erlaubt die schnelle Kommunikation mit externen Geräten oder anderen SHARCs über einen gemeinsamen externen Bus.

Der Hauptprozessor besitzt getrennte Recheneinheiten für Multiplikationen und Additionen von Fließkommazahlen oder ganzen Zahlen sowie eine Einheit für Schiebeoperationen. Durch zwei zusätzliche externe Adressgeneratoren ist es daher möglich, in einem Taktzyklus bis zu zwei Speicherzugriffe zuzüglich einer Schiebeoperation oder einer parallelen Addition und Multiplikation durchzuführen.

### Der I/O-Prozessor

Der I/O-Prozessor verfügt über sechs Link-Schnittstellen (Link-Ports) und zwei serielle Schnittstellen, die zur Datenübertragung über Kabel zu externen Geräten oder einem weiteren SHARC dienen. Die Link-Ports besitzen vier parallele Datenleitungen und können wahlweise mit einfacher oder doppelter SHARC-Clock-Rate getaktet werden, so dass pro Link eine Übertragung von 20 bzw. 40 MByte/s möglich ist. Der I/O-Prozessor verfügt über einen DMA-Controller[3], der eine vom Hauptprozessor unabhängige Steuerung des Datentransfers zwischen den Schnittstellen (*I/O-Ports*: Link-Ports, serielle und externe Ports) und internem Speicher erlaubt. Der DMA-Kontroller besitzt zehn DMA-Kanäle, die entsprechend Tabelle 4.1 den verschiedenen Ports[4] zugeordnet sind.

Über die DMA-Kanäle kann festgelegt werden, in welche Bereiche des internen SHARC-Speichers ein über eine der Schnittstellen ankommender Datenblock geschrieben wird, bzw. bei welchen Adressen des SHARC-Speichers ein Datensatz zu finden ist, der über eine Schnittstelle versendet werden soll. Der Transfer eines Datenblocks mit Hilfe des DMA-Controllers wird als DMA-Sequenz bezeichnet. Der DMA-Controller unterstützt das Aneinanderreihen solcher DMA-Sequenzen. Auf diese Weise können zahlreiche Datentransfers im Voraus definiert werden und später selbstständig im Hintergrund zum eigentlichen Programm, das im Hauptprozessor ausgeführt wird, erfolgen. Eine genaue Beschreibung des DMA-Controllers findet sich in Anhang C.

[3] DMA: **D**irect **M**emory **A**ccess

[4] Strenggenommen sind die DMA-Kanäle nicht für einen bestimmten Link-Port sondern für einen Link-Buffer zuständig. Die Zuordnung zwischen Link-Buffer zu Link-Port kann über ein SHARC-Kontrollregister definiert werden. So lange nichts anderes erwähnt ist, entspricht jedoch bei allen Anwendungen bei HERA-B die Link-Buffer-Nummer der Nummer des Link-Ports.

| DMA-Kanal | I/O-Port |
|---|---|
| 0 | Eingang serieller Port 0 |
| 1 | wahlweise Eingang serieller Port 1 oder Link-Port 0 |
| 2 | Ausgang serieller Port 0 |
| 3 | wahlweise Ausgang serieller Port 1 oder Link-Port 1 |
| 4 | Link-Port 2 |
| 5 | Link-Port 3 |
| 6 | wahlweise externer Port oder Link-Port 4 |
| 7 | wahlweise externer Port oder Link-Port 5 |
| 8 | externer Port |
| 9 | externer Port |

***Tabelle 4.1:*** *Zuordnung der zehn DMA-Kanälen des SHARCs zu den I/O-Ports. Einige Kanäle sind für zwei Ports zuständig. Welcher Port gerade über den DMA-Kanal verfügen kann, wird durch ein Software-Flag festgelegt.*

Versuchen mehr als ein DMA-Kanal gleichzeitig einen Zugriff auf den internen Speicher, wird über die Zugriffsprioritäten, die den DMA-Kanälen zugeordnet sind, entschieden, welcher Kanal den Speicherzugriff ausführen darf. Kanal 0 besitzt die höchste Priorität. Die Prioritäten der anderen Kanäle folgen in der Reihenfolge steigender Kanalnummern. Die Kanäle 6 bis 9 haben eine rotierende Zugriffspriorität, so dass sie bezüglich Speicherzugriffen gleichberechtigt sind.

### SHARCs bei HERA-B

Die Leistungsfähigkeit des I/O-Prozessors ist eine der wesentlichen Eigenschaften des SHARCs, die ihn für die Anforderungen im Datennahmesystem von HERA-B auszeichnet. Über die sechs Link-Ports können SHARCs an externe Geräte wie die Detektorausleseelektronik oder die Prozessoren der Trigger-Farm angeschlossen werden. Ebenso können verschiedene SHARCs über Links miteinander kommunizieren. Auf diese Weise lässt sich mit SHARCs ein Netzwerk bilden, wie es für die Verbindung zwischen Second-Level-Buffer und der Trigger-Farm benötigt wird. Der interne SHARC-Speicher kann zur Speicherung von Detektordaten verwendet werden. Dies erlaubt, auch den Second-Level-Buffer mit SHARCs aufzubauen. Aufgrund der Verwendung gleicher Bauelemente für SLB und Netzwerk lässt sich der SLB auf einfache Weise in das Netzwerk einfügen. Um eine schnelle Kommunikation sowohl mit den Trigger-Prozessoren als auch mit den SHARCs des Second-Level-Buffers zu gewährleisten, werden auch für den Event-Controller SHARCs verwendet.

### Software-Entwicklungswerkzeuge für SHARCs

Zur Programmierung der SHARCs stehen ein Assembler [71] und ein C-Compiler [72] entsprechend der ANSI-Normierung[5] zur Verfügung. Eine C-Funktionsbibliothek [73] umfasst viele Funktionen der Standard-C-Bibliothek. Ein Windows-basierter Simulator

[5] **A**merican **N**ational **S**tandards **I**nstitute - 1988 legte dieses Institut eine Definition der Programmiersprache C fest, denen die meisten C-Compiler entsprechen.

[71] erlaubt die Simulation von Assembler und C-Programmen sowohl auf Maschinen-Code- als auch auf C-Quell-Code-Ebene. Über eine JTAG-Schnittstelle[6] des SHARCs ist die schrittweise Ausführung von SHARC-Programmen durch einen Emulator möglich. Die erwähnten Programme sind für Windows und Sun-Solaris erhältlich.

### 4.1.2 Das SHARC-Modul

Für den Einsatz der SHARC-DSPs bei HERA-B wurde von einer externen Firma[7] in Zusammenarbeit mit der HERA-B-DAQ-Gruppe ein VME-Modul entwickelt (siehe Abb. 4.2 und 4.3) [74]. Auf jedem Modul befinden sich sechs SHARCs. Diese stehen über einen gemeinsamen externen SHARC-Bus miteinander in Kontakt. Die Integration von bis zu sechs SHARCs auf einer Platine wird von der Architektur der SHARCs in hohem Maße unterstützt. Der interne Speicher eines jeden der sechs SHARCs ist auf den Adressraum der anderen SHARCs abgebildet (siehe Anhang D). Damit ist es jedem SHARC auf einfache Weise möglich, Speicherzugriffe über den externen Bus auf beliebige Speicherplätze anderer SHARCs durchzuführen. Abgesehen von eventuellen Belegungen des Busses durch andere SHARCs sind solche Speicherzugriffe mit keiner zeitlichen Verzögerung verbunden.

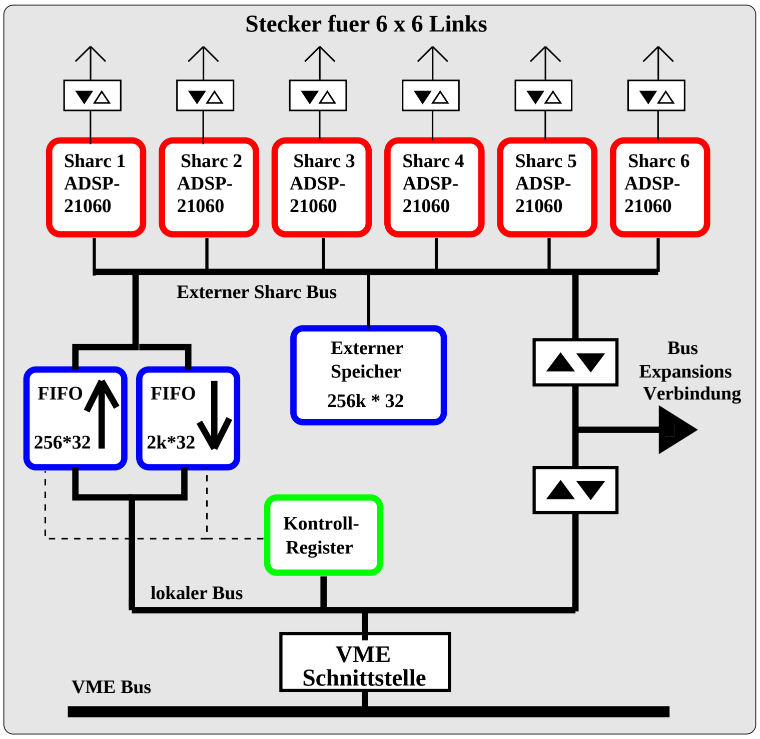



***Abbildung 4.2:*** *Blockschaltbild des SHARC-Moduls. Auf einem VME-Modul befinden sich sechs SHARCs, die über einen externen Bus miteinander verbunden sind. Über eine VME-Schnittstelle kann direkt oder über zwei FIFOs auf den SHARC-Bus zugegriffen werden.*

[6] JTAG/IEEE 1149.1 Standard für Schnittstellen
[7] MSC Stutensee

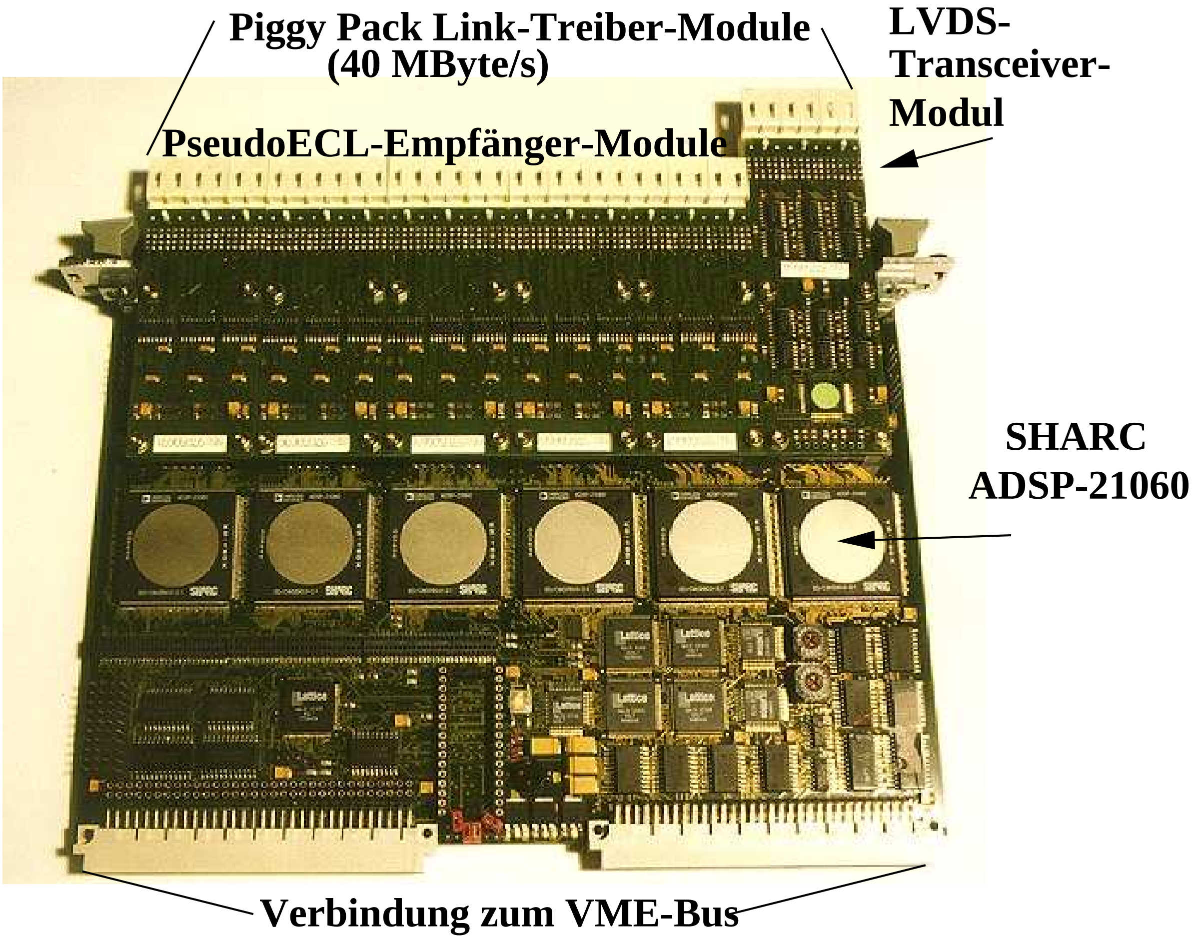



***Abbildung 4.3:*** *Fotografie der Oberseite des SHARC-Moduls.*

Der externe Bus besitzt 48 Datenleitungen, so dass sowohl Datenübertragungen in 48- als auch 32-Bit-Worten möglich ist. Der Bus kann mit der vollen SHARC-Taktfrequenz von 40 MHz genutzt werden, so dass eine Übertragungsbandbreite von 160 MByte/s bei 32-Bit-Nutzung bzw. 240 MByte/s bei 48-Bit-Übertragung zur Verfügung steht. Möchten mehrere SHARCs zur gleichen Zeit den Bus benutzen, so wird ein Buszugriffsprotokoll zur Lösung des Konflikts verwendet. Die Reihenfolge, mit der die SHARCs in diesem Fall den Bus benutzen dürfen, ist durch unterschiedliche Prioritäten der SHARCs festgelegt. Hierbei kann zwischen einem Protokoll mit festen Prioritäten und einem mit wechselnden (rotierenden) Prioritäten der einzelnen SHARCs gewählt werden.

Über eine VME-Schnittstelle kann das SHARC-Modul an einen VME-Bus angeschlossen werden. Die internen Speicher der SHARCs sind auf den VME-Adressbereich abgebildet, so dass ein direkter Zugang zu den Speichern der SHARCs über den VME-Bus möglich ist. Auf diese Weise ist prinzipiell eine Kommunikation zwischen SHARCs und der Außenwelt, z.B. mit einem VME-Crate-Controller, möglich. Um jedoch die schnelle Kommunikation zwischen SHARCs über den externen SHARC-Bus nicht durch die im Vergleich dazu langsamen VME-Zugriffe zu stören, sind SHARC-Bus und lokaler VME-Bus auf dem SHARC-Modul durch zwei FIFOs miteinander verbunden. Ein FIFO kann für den Datenaustausch von SHARCs zum VME-Bus, das zweite für die umgekehrte Richtung verwendet werden. Durch Benutzung der FIFOs wird die Kommunikation auf dem SHARC-Bus von der auf dem VME-Bus entkoppelt. Möchte beispielsweise ein SHARC einen Datensatz über den VME-Bus verschicken, so schreibt er die Daten über den schnellen SHARC-Bus in das entsprechende FIFO. Der VME-Kontroller kann, durch einen Interrupt[8] auf dem VME-Bus informiert, die Daten aus dem FIFO auslesen ohne dadurch den SHARC-Bus belegen zu müssen.

Ein externer Speicher von 1 MByte für 32-Bit-Worte befindet sich ebenfalls auf dem SHARC-Modul und ist für die SHARCs über den externen SHARC-Bus erreichbar. Die Zugriffe auf den externen Speicher können von den SHARCs ohne Verzögerung, d.h. ein Zugriff bei jedem SHARC-Taktzyklus, durchgeführt werden.

Über einen Satz von Kontrollregistern lassen sich zahlreiche Parameter des SHARC-Moduls einstellen und variieren. Eine genaue Beschreibung der Funktionalität dieser Register und der übrigen Komponenten des Moduls findet sich in der Dokumentation des Modul-Entwicklers [74].

### Link-Treiber-Module

Zur Übertragung von Daten über die Link-Ports der SHARCs werden Link-Treiber-Module, die als kleine Tochterplatinen auf das SHARC-Modul aufgesetzt werden, verwendet. Die Link-Ports sind hierfür über Link-Treiber- oder Empfänger-Schaltkreise mit Steckern verbunden. Auf diese Weise lassen sich SHARCs über Kabel untereinander oder mit anderen Geräten verbinden. Ein Link-Treiber-Modul versorgt alle sechs Link-Ports eines einzelnen SHARCs. Jeder der auf dem SHARC-Modul befindlichen SHARCs kann mit einem Treiber-Modul ausgestattet werden.

Generell werden bei HERA-B die SHARC-Links für zwei Arten von Datenübertragungen verwendet. Zum einen müssen die SHARCs des Second-Level-Buffers die Detektordaten empfangen, die ihnen von den Front-End-Treibern zugesendet werden. Die Daten müssen hierfür teilweise über bis zu 55 m lange Kabel übertragen werden. Zum anderen werden zur Kommunikation zwischen Trigger-Farm und Second-Level-Buffer Daten zwischen SHARCs untereinander als auch zwischen SHARCs und Trigger-Prozessoren der Farm ausgetauscht. Diese Verbindungen sind typischerweise nur einige Meter lang.

Aufgrund der zwei verschiedenen Anwendungsarten der Links wurden zwei Sorten von Link-Treiber-Modulen entwickelt. Das Modul, das zur Verbindung zu den FEDs verwendet wird, benutzt differentielle Pseudo-ECL-Signale[9] zum Datentransfer. Der Vorteil dieser Signale ist, dass sie sich gut für die Übertragung über längere Distanzen eignen. Der hohe Signalhub von 4 V und die Tatsache, dass es sich um differentielle Signale handelt, machen das Signal stabil gegenüber Einstreuungen von Rauschen oder Übersprechen von anderen Leitungen. Ein Nachteil ist der hohe Stromverbrauch der ECL-Logik. Da Daten zwischen Detektor und Second-Level-Buffer nur in einer Richtung ausgetauscht werden, genügt es, die Link-Treiber-Module für diesen Gebrauch nur mit Link-Empfängern auszustatten. Durch die Signallaufzeiten zwischen Front-End-Treibern und den SLB-SHARCs war es notwendig, Link-Treiber-Module, die für größe Kabellängen eingesetzt werden, mit einem zusätzlichen FIFO auszurüsten. Nur dadurch kann die Sicherheit des

[8] Ein Interrupt ist eine Unterbrechung des Hauptprogrammflusses eines Prozessors. Stattdessen wird je nach Art des Interrupts eine benutzerdefinierte Funktion ausgeführt. Nach Beendigung dieser Funktion wird das Hauptprogramm an der Stelle fortgesetzt, an der es durch den Interrupt unterbrochen wurde.

[9] ECL: Emitter Coupled Logic

Link-Handshake-Protokolls[10] der SHARCs garantiert werden (vergleiche hierzu [75] und Anhang B). Die Pseudo-ECL-Module ohne zusätzliches FIFO werden für das Kalorimeter verwendet, da sich die Front-End-Treiber des Kalorimeters im Elektronik-Container befinden und daher die Distanz zum SLB deutlich geringer ist.

Für die Verbindungen über kurze Distanzen zwischen SHARCs untereinander sowie zwischen SHARCs und den Prozessoren der Trigger-Farm wurde ein weiterer Typ Link-Treiber-Module entwickelt. Diese verwenden LVDS-Signale[11]. LVDS-Logik besitzt einen sehr geringen Signalhub und verbraucht daher im Vergleich zu ECL-Schaltkreisen weniger Strom. Die im Netzwerk verwendeten SHARCs müssen Daten sowohl empfangen als auch senden können. Um ein größtmögliches Maß an Flexibiliät zu besitzen, sind ein Teil dieser LVDS-Module mit kombinierter Sender-Empfänger-Elektronik ausgerüstet. Ob ein bestimmter Link-Port als Sender oder Empfänger verwendet werden soll, kann über einige der Kontrollregister auf dem SHARC-Modul definiert werden. Aus Kostengründen sind bei einem weiteren Typ von LVDS-Modulen bei fünf der sechs Links die Verwendungsweisen festgelegt. Dabei sind drei Links als Empfänger und zwei als Sender bestückt. Bei einem Link kann die Richtung über die Kontrollregister geändert werden.

Für die Datenübertragung von den Front-End-Treibern des Vertexdetektors und der inneren Spurkammern zum Second-Level-Buffer werden ebenfalls LVDS-Link-Treiber-Module verwendet. Dies ist aufgrund der kurzen Entfernung zwischen den FEDs dieser Subdetektoren und dem Second-Level-Buffer möglich.

| Typ | Verwendung |
|---|---|
| Pseudo-ECL Logik, mit FIFO (nur Empfänger) | SLB für OTR, RICH, MUON, HiPt und TRD |
| Pseudo-ECL Logik, ohne FIFO (nur Empfänger) | SLB für ECAL |
| LVDS Logik, alle Links umschaltbar | SHARC-Switch, SLB für VDS und ITR |
| LVDS Logik, Linkrichtungen fest | SLB-Switch und Switch-PC Verbindungen, SHARC-Switch |

***Tabelle 4.2:*** *Die vier Varianten der Link-Treiber-Module und ihr Verwendungzweck.*

## 4.2 Das Message-System RPS

SHARC-Anwendungen wie der Event-Controller oder Second-Level-Buffer verwenden eine Funktionsbibliothek [76], die Grundfunktionalitäten wie die Behandlung der DMAs oder Link-Ports übernimmt. Diese Bibliothek ist von der DAQ-Gruppe von HERA- B entwickelt worden.

Zentraler Bestandteil dieser Funktionsbibliothek ist das Message-System[12] RPS. Der Datenaustausch zwischen SHARCs untereinander und mit den PCs der Trigger-Farm

[10] Unter einem Handshake versteht man die Kommunikation zwischen Sender und Empfänger, die zur Steuerung des Datenaustauschs benötigt wird.

[11] LVDS: Low Voltage Differential Signal

[12] Message: englisch für Botschaft, Mitteilung

wird vollständig mit Hilfe diese Message-Systems vollzogen. Dies bedeutet, dass Daten in Messages verpackt werden, die anschließend an eine bestimmte Adresse verschickt werden. Das Message-System RPS sorgt dafür, dass die Messages ihren Weg zum gewünschten Empfänger finden. Jeder Prozess besitzt hierfür einen eindeutigen Namen, über den dieser Prozess identifiziert werden kann. Bei Initialisierung eines SHARC-Programms kann sich der Prozess unter diesem Namen mit einer Adresse bei einem speziell für diesen Zweck vorgesehenen Prozess registrieren. Dieser als Name-Server bezeichnete Prozess führt eine Liste aller Prozessnamen und den zugehörigen Adressen. Sollen nun von einem SHARC-Programm aus Daten an einen anderen Prozess übertragen werden, so genügt es, den Namen des Zielprozesses zu kennen. Mit Hilfe des Prozessnamens kann der Sender beim Name-Server die zugehörige Zieladresse erfragen. Während der Initialisierung wird jedem SHARC eine Tabelle zugesendet. Diese Tabelle legt für jede Adresse fest, über welchen Weg, d.h. über welchen Link-Port oder zu welchem SHARC über den externen SHARC-Bus, eine Message mit dieser Adresse zu senden ist, um sie zum Zielprozess zu bringen. Empfängt ein SHARC eine Message, die nicht für ihn selber bestimmt ist, so leitet er die Message gemäß des entsprechenden Tabelleneintrags weiter. Derartige Messages-Transfer-Prozesse laufen vollständig im Hintergrund[13] der eigentlichen SHARC-Anwendung ab. Ist die empfangene Message hingegen an den SHARC selber adressiert, so bleibt sie dort gespeichert. Über RPS-Funktionen kann aus dem Anwendungsprogramm kontrolliert werden, ob neu angekommene Messages gespeichert sind. Auch für die Farm-PCs der zweiten und dritten Trigger-Stufe existiert eine RPS-Bibliothek, so dass sie mit SHARCs über RPS-Messages kommunizieren können.

Auch ein Großteil des Informationsaustauschs zwischen beliebigen Prozessen des HERA-B-Datennahmesystems, unabhängig von der verwendeten Rechner-Plattform, wird über ein in seiner Funktionalität RPS gleichendes Message-System, RPM genannt, vollzogen. Auch RPM benutzende Prozesse sind beim Name-Server mit ihrem Namen und einer zugehörigen Adresse registriert. Ein auf den VME-Controller der SHARC-Crates laufender Prozess, als RRB bezeichnet, dient als Schnittstelle zwischen RPM und RPS. Einlaufende RPM-Messages werden von RRB in RPS-Messages konvertiert und zu den SHARC-Zielprozessen weitergeleitet. Ebenso können von SHARCs stammende RPS-Messages in RPM-Format umgewandelt werden. Hierdurch ist es für beliebige Unix-Prozesse durch die Benutzung von RPM möglich, Daten mit einem SHARC auszutauschen.

## 4.3 Implementation des Second-Level-Buffers

### 4.3.1 SLB-Hardware-Konfiguration

Die Aufgaben des Second-Level-Buffers sind:

- das Zwischenspeichern der Detektordaten für alle Ereignisse, die gerade in der zweiten Trigger-Stufe bearbeitet werden,

- auf Anforderung der zweiten Trigger-Stufe, die zu einer RoI gehörenden Daten über das SHARC-Netzwerk zur zweiten Trigger-Stufe zu senden,

[13] Diese Prozesse werden vollständig von Funktionen ausgeführt, die bei Ablauf einer DMA-Sequenz durch einen Interrupt aufgerufen werden.

| Detektor | Kanäle (Bit pro Kanal) | Byte pro FED | FEDs | SLBs | SLB-Module |
|---|---|---|---|---|---|
| VDS | 176000 (8) | 286 | 616 | 308 | 52 |
| ITR | 135000 (8) | 286 | 473 | 237 | 40 |
| OTR | 120000 (8) | 128 | 938 | 175 | 35 |
| HiPt | 8736 (1) | 128 | 9 | 2 | 1 |
| ECAL | 5800 (16) | 64 | 182 | 31 | 7 |
| RICH | 27520 (1) | 128 | 27 | 5 | 1 |
| TRD | 16000 (2) | 128 | 32 | 6 | 2 |
| MUON | 30814 (1) | 128 | 31 | 6 | 2 |
| FLT | - | 300 | 1 | 1 | 1 |
| gesamt | 519870 | - | 2309 | 771 | 141 |

***Tabelle 4.3:*** *Anzahl an Auslesekanälen pro Subdetektor und die zur Datenspeicherung benötigten SLB-SHARCs bzw. SLB-Module (größtenteils entnommen aus [59]).*

- die gesamten Daten eines Ereignisses zur Trigger-Farm zu senden, damit dort ein komplettes Ereignis zusammengesetzt werden kann, falls dieses von der zweiten Trigger-Stufe akzeptiert wurde.

Die Datenwege zwischen Front-End-Treibern und den SHARCs des Second-Level-Buffers sind fest verkabelt, d.h., ein bestimmter SHARC empfängt bei jedem Ereignis stets Daten von denselben FEDs und damit von denselben Detektorbereichen. Tabelle 4.3 zeigt den Umfang des SLB-Systems, das zur Speicherung aller Kanäle eines jeden Subsystems benötigt wird.

Da einige Detektorkomponenten Pseudo-ECL-Signale zur Datenübertragung und andere Detektorkomponenten LVDS-Signale benutzen, müssen zwei verschiedene Konfigurationen von SHARC-Modulen für den Second-Level-Buffer, im Folgenden auch häufig kurz als SLB-Module bezeichnet, verwendet werden (siehe Abb. 4.4).

Auf SLB-Modulen, die zur Speicherung von Daten der Detektoren benutzt werden, die Pseudo-ECL-Signale zur Übertragung zwischen FEDs und Second-Level-Buffer benutzen, müssen die SHARCs mit Pseudo-ECL-Link-Treiber-Modulen ausgestattet sein. Für die Kommunikation zwischen SHARCs und damit für die Verbindung des SLB-Moduls zum SHARC-Netzwerk werden LVDS-Signale verwendet. Dies erfordert, dass auf OTR-artigen SLB-Modulen stets ein SHARC zur Verbindung zum Netzwerk mit einem LVDS-Link-Treiber-Modul bestückt wird. Dieser SHARC kann damit jedoch nicht an Front-End-Treiber angeschlossen werden und nicht zur Datenspeicherung genutzt werden, so dass hierfür nur jeweils fünf der sechs auf einem Modul befindlichen SHARCs zur Verfügung stehen. SLB-Module dieser Art müssen für alle Subdetektoren außer dem Vertexdetektor und den inneren Spurkammern verwendet werden.

Für den Datentransfer von den Front-End-Treibern des Vertexdetektors und der inneren Spurkammern zum Second-Level-Buffer werden LVDS-Signale benutzt. Alle SHARCs eines SLB-Moduls für diese beiden Subdetektoren können also zum Datenempfang mit LVDS-Link-Treiber-Modulen ausgestattet werden. Die Verbindung zum SHARC-Netzwerk kann in diesem Fall über SHARCs realisiert werden, die gleichzeitig zum Empfang der Ereignisdaten an FEDs angeschlossen sind. Alle sechs SHARCs eines SHARC-Moduls

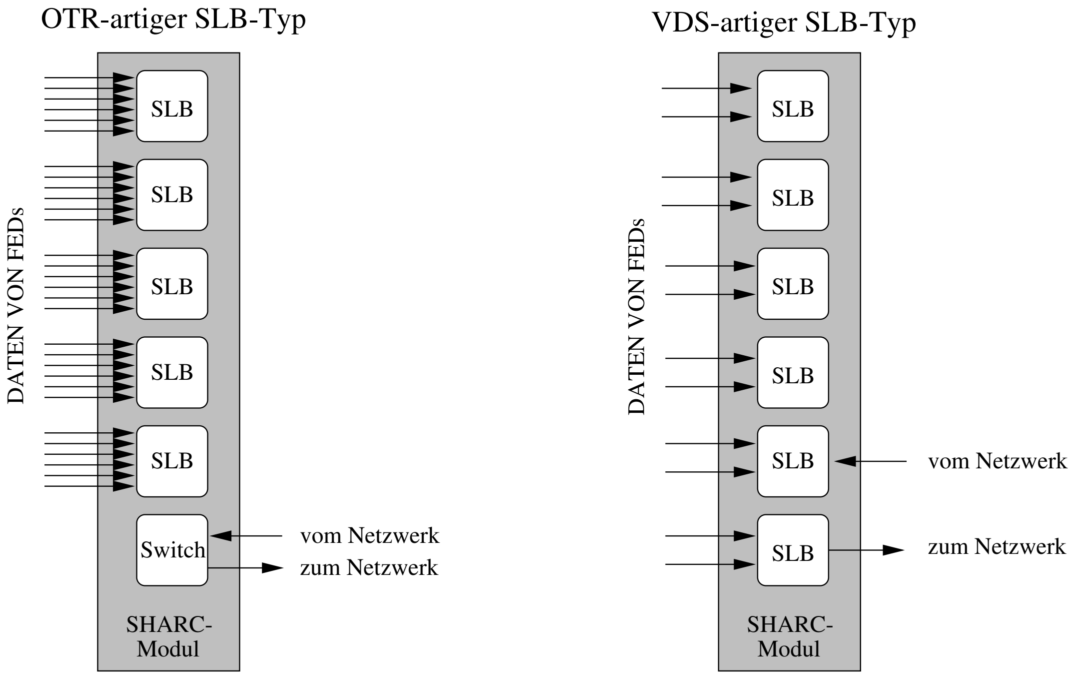



***Abbildung 4.4:*** *Zwei Arten von SLB-Modulen: links wie sie für die meisten Subdetektoren verwendet werden können, rechts die SLB-Version für Vertexdetektor und innere Spurkammern.*

können somit zur Datenspeicherung eingesetzt werden.

### Die Speicherverwaltung des SLBs

Die Anzahl an Ereignissen, die gleichzeitig im SLB zwischengespeichert werden können, hängt von der Datenmenge ab, die pro Ereignis an einen SHARC gesendet wird. Diese wiederum ist durch die Länge eines FED-Datenblocks und der Anzahl der FEDs, die an einen einzelnen SHARC angeschlossen sind, gegeben. Es wurde entschieden, für den Vertexdetektor und die inneren Spurkammern jeweils nur zwei FEDs pro SLB-SHARC zu verwenden. Der Anschluss von mehr FEDs würde die Ereignisgröße in einem SHARC erhöhen und zu einer zu starken Reduzierung der Anzahl an Ereignissen, die im SLB Platz finden, führen[14]. Da ein FED für diese Detektorkomponenten pro Ereignis 300 Byte sendet, beträgt die Größe eines Ereignisses pro SHARC hier 600 Byte. Für die anderen Detektoren werden alle sechs Links eines SHARCs zum Anschluss an FEDs genutzt. Dies führt, abgesehen vom Kalorimeter, zu Ereignisgrößen von $6 \times 144$ Byte = 864 Byte innerhalb eines SLB-SHARCs. Für das Kalorimeter ist die Datenmenge pro Ereignis deutlich kleiner.

Die Datenübertragung über die Link-Ports kann in einem Modus mit einer Wortgröße von 48 Bit oder mit 32 Bit durchgeführt werden. Die Wortgröße bei der Link-Kommunikation gibt an, wie viele Bit übertragen werden, bevor durch ein Handshake-Protokoll geprüft wird, ob der Empfänger bereit ist, mehr Daten in Empfang zu nehmen. Kabelsignallaufzeiten schränken hierbei die Verwendbarkeit des Handshake-Protokolls

[14]Diesen Überlegungen liegt noch eine größere FED-Datenblockgröße für VDS und ITR zu Grunde als die 300 Byte, die inzwischen benutzt werden.


***Abbildung 4.5:*** *Fotografie eines SLB-Crates des äußeren Spurkammersystems. Man erkennt die Kabel, die von der Ausleseelektronik kommen, und diejenigen, die die Daten zum SHARC-Netzwerk weiterleiten.*

in Abhängigkeit von der Sendefrequenz und der Kabellänge ein (siehe Anhang B). Generell können bei der Übertragung im 48-Bit-Modus größere Übertragungsraten bzw. längere Kabel benutzt werden, weil die Dauer für die Übertragung eines 48-Bit-Wortes länger ist als für ein 32-Bit-Wort und somit den Handshake-Signalen mehr Zeit zur Verfügung steht. Aufgrund der bei HERA-B notwendigen Übertragungsbandbreiten und Kabellängen muss der Datentransfer von FEDs zu den SLB-SHARCs im 48-Bit-Modus durchgeführt werden.

Der weitere Transfer der Daten vom SLB zur Trigger-Farm wird mit Hilfe von RPS vollzogen. Um die Programmierung von RPS zu erleichtern und die Kompatibilität zu anderen Plattformen zu gewährleisten, die in der Regel kein 48-Bit-Wortformat unterstützen, benutzt RPS Wortgrößen von 32 Bit und damit auch den 32-Bit-Modus der Link-Ports zum Message-Transfer. Der Speicher eines SLB-SHARCs muss daher in 48-Bit-Speicherbereiche für die Speicherung der Detektordaten und des Programm-Codes und einen 32-Bit-Bereich, der RPS zur Verfügung steht, eingeteilt werden.

Zum Empfang der Detektordaten über die Link-Ports wird von der Möglichkeit, DMA-Sequenzen zu DMA-Ketten aneinanderreihen zu können, Gebrauch gemacht. Die hierfür nötigen DMA-Parameterblöcke (siehe Anhang C) werden ebenfalls in dem Spei-

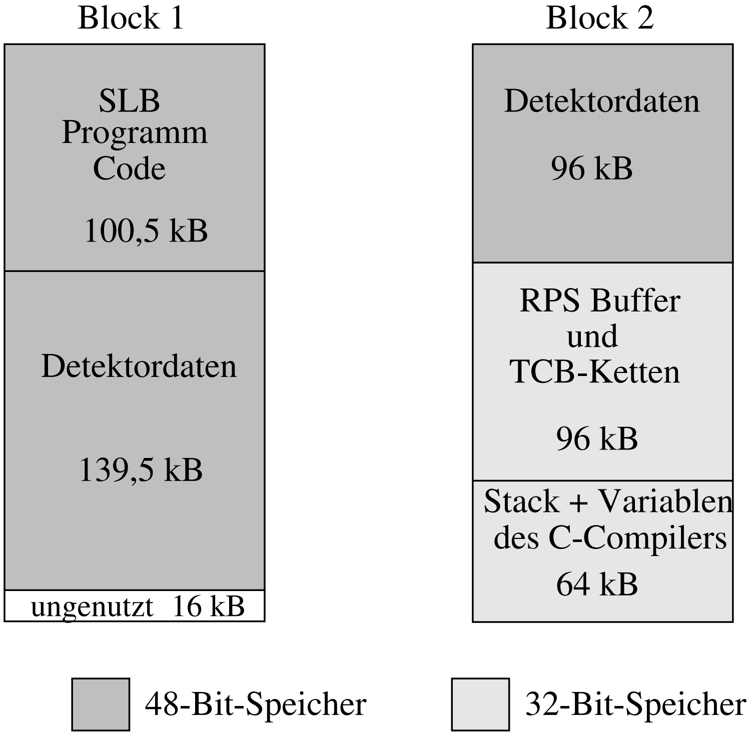



***Abbildung 4.6:*** *Aufteilung der beiden SHARC-Speicherblöcke für die Verwendung im Second-Level-Buffer.*

chersegment gespeichert, das auch für RPS benutzt wird. Dabei werden pro Ereignis und Link 16 Byte benötigt. Bei sechs Links und 280 Ereignis-Speichern bedeutet dies bereits einen Bedarf von über 26 kByte.

Weitere kleinere Speichersegmente werden vom SHARC-C-Compiler genutzt. Abb. 4.6 zeigt die Aufteilung des SHARC-Speichers. Die Granularität der Segmentierung in 48-Bit- und 32-Bit-Speicherbereiche ist durch die interne Architektur der Speicherblöcke limitiert. Für SLB-SHARCs ist Block 1 des Speichers komplett als 48-Bit-Speicher konfiguriert, wobei 16 kByte des Speichers ungenutzt bleiben müssen[15]. Insgesamt stehen 235.5 kByte zur Speicherung von Detektordaten bereit. Wird der SHARC als OTR-artiger SLB verwendet und sind alle sechs Links an FEDs angeschlossen, was den größtmöglichen Speicherbedarf erfordert, so finden 278 Ereignisse[16] gleichzeitig Platz. Dieser Wert liegt wie gewünscht (vgl. Kapitel 3.4.5) oberhalb der Anzahl der in der Trigger-Farm verwendeten PCs der zweiten Trigger-Stufe.

### 4.3.2 SLB-Software

Für die SLB-SHARCs aller Subdetektoren wird weitestgehend derselbe Programm-Code verwendet. Die für einen Subdetektor spezifischen Informationen, wie z.B. die Länge eines Datenblocks pro FED, erfragt der SLB-SHARC beim Start der Datennahme bei

[15]Die Unterteilung des Speichers in 48-Bit- und 32-Bit-Segmente unterliegt einer bestimmtem Granularität. Auf diese Weise kann es vorkommen, dass der Speicherplatz nicht vollständig ausgenutzt werden kann. Eine feinere Untergliederung des Speichers ist nur unter einem erheblichen Programmieraufwand zu erreichen.

[16]Der Platz für ein Ereignis wurde dafür geopfert, dass kein Ereignis auf beide Speicher-Blöcke aufgeteilt wird. Dies hätte zu einem unangemessenen Mehraufwand im SLB-Programm geführt.

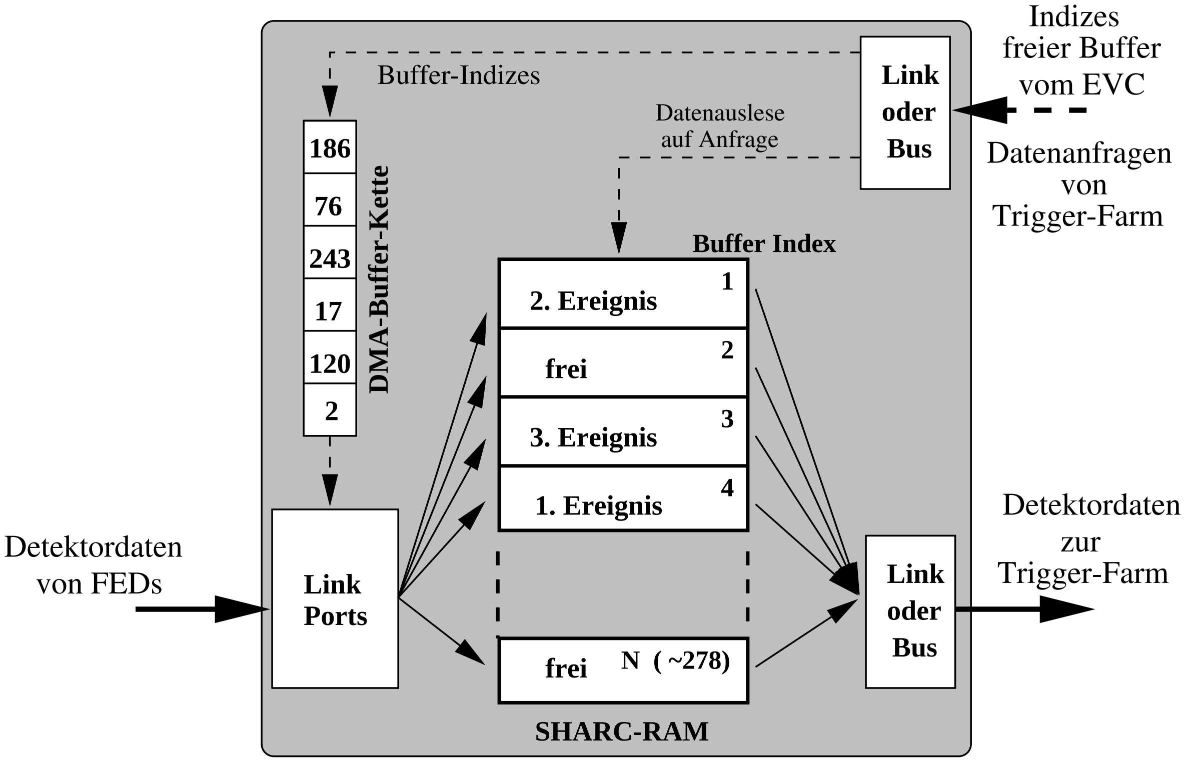



***Abbildung 4.7:*** *Daten- und Informationsfluss im Second-Level-Buffer. Der interne Speicher des SHARCs ist in Ereignis-Buffer eingeteilt, in denen jeweils für die zu einem Ereignis gehörenden Daten der angeschlossenen FEDs gespeichert werden. Die Reihenfolge, in der diese Ereignis-Buffer mit Detektordaten gefüllt werden, wird durch Buffer-Index-Listen festgelegt, die jeder SLB-SHARC vom Event-Controller erhält. Auf Anfrage sendet der SLB Daten an die Trigger-Farm.*

einem als SHARC-Konfigurations-Server bezeichneten Prozess. Dieser Server teilt jedem SHARC mit, über welche Links Detektordaten empfangen werden. Jeder SLB-SHARC kann entsprechend dieser Information nun die Größe der Speichersegmente festlegen, die die Daten eines Ereignisses speichern und für den Empfang der Daten die DMA-Ketten der verwendeten Link-Ports initialisieren.

Abb. 4.7 veranschaulicht den Daten- und Informationsfluss innerhalb der SLB-SHARCs. Der Speicherbereich, der zur Aufnahme der Detektordaten zur Verfügung steht, ist in gleich große Segmente (Ereignis-Buffer) eingeteilt, die jeweils die zu einem Ereignis gehörenden Daten aufnehmen können. Jedem Ereignis-Buffer ist eindeutig ein Buffer-Index zugeordnet. Jedem SLB-SHARC wird vom Event-Controller über eine Liste mit Buffer-Indizes mitgeteilt, in welcher Reihenfolge die Ereignis-Buffer mit den Daten ankommender Ereignisse gefüllt werden sollen. Wie lange ein bestimmtes Ereignis gespeichert werden muss, hängt von der jeweiligen Bearbeitungszeit des Trigger-Prozessors ab und wird für verschiedene Ereignisse stark unterschiedlich sein. Die zeitliche Reihenfolge, in der die Ereignis-Buffer der SLB-SHARCs gefüllt werden, wird sich daher ständig ändern. Sie ist jedoch für alle SHARCs des Second-Level-Buffers identisch. Während der absolute Speicherbedarf eines Ereignisses für verschiedene SHARCs unterschiedlich sein kann, da die Buffer-Größe von dem Detektortyp und der Anzahl der angeschlossenen Links abhängt, ist die Zuweisung von Ereignis zu Buffer-Index für das gesamte

SLB-System die gleiche, d.h., unter einem bestimmten Buffer-Index finden sich in allen SLB-SHARCs Daten, die zum gleichen Ereignis gehören. Die vom EVC erhaltenen Buffer-Listen werden zur Vorbereitung der DMA-Ketten verwendet, womit die Reihenfolge, in der die Speichersegmente mit den über Links empfangenen Daten gefüllt werden, festgelegt ist. Ist diese Reihenfolge einmal definiert, vollzieht der I/O-Prozessor automatisch das Lesen der Daten von den Link-Ports und das Füllen der Ereignis-Buffer. Während der Datennahme versorgt der Event-Controller jeden SLB-SHARC laufend mit Listen freier Buffer-Indizes (*Buffer-Update-Messages*), um zu gewährleisten, dass immer Speicherplatz zur Aufnahme von Daten zur Verfügung steht.

### Das Datentransferprotokoll mit der Trigger-Farm

Da der Empfang der Detektordaten vollständig vom I/O-Prozessor übernommen wird, kann der Hauptprozessor der SHARCs für andere Aufgaben verwendet werden. Der Programmablauf des Hauptprozessors ist vollständig durch den Empfang von RPS-Messages gesteuert, d.h., der Prozessor wartet auf ankommende RPS-Messages und führt bei Erhalt einer neuen Message die entsprechende Handlung aus. Solche Messages können beispielsweise die bereits besprochenen Buffer-Listen vom Event-Controller sein. Es kann sich jedoch auch um Datenanforderungen von einem der Prozessoren der Trigger-Farm handeln. Hierbei gibt es zwei Arten der Datenanforderungen:

1. RoI-Datenanforderung (*Range-Request*): Ein Prozessor der zweiten Trigger-Stufe fragt nach den Daten einiger Detektorkanäle, die in einer Region-of-Interest enthalten sind.

2. Datenanforderung für die Ereignisbildung (*Event-Request*): Das Ereignis ist von der zweiten Trigger-Stufe akzeptiert worden. Alle zu diesem Ereignis gehörenden Daten werden daher von der Trigger-Farm angefordert.

Die Datenmenge, die bei einer RoI-Datenanfrage angefordert wird, hängt von der Größe der RoI ab und kann stark variieren. Sie kann zwischen einigen Byte, falls nur nach Treffern in einigen Detektorkanälen gesucht wird, oder einem kompletten FED-Datensatz liegen. Die erfragten Daten sind durch die Angabe des Buffer-Index, einer FED-Identifikationsnummer, der Position der RoI innerhalb eines FED-Blocks und der Anzahl der Datenworte, die benötigt werden, definiert.

Die FED-Identifikationsnummer wird bei jedem Ereignis von den FEDs dem Detektordatensatz hinzugefügt und ist für jeden FED eines bestimmten Subdetektors eindeutig. Bei der ersten Datenanfrage nach Start der Datennahme schaut der SLB für jeden benutzten Link in den Daten nach der Identifikationsnummer des angeschlossenen FEDs und erstellt so eine Zuordnung von Link zu FED, die im Weiteren verwendet werden kann.

Um den Message-Verkehr über das SHARC-Netzwerk zu reduzieren, können die Datenanfragen für mehrere Detektorbereiche (*Ranges*) in eine RoI-Datenanfrage-Message gepackt werden, falls sich die entsprechenden Daten auf einem SLB-SHARC-Modul befinden. Ein SLB-SHARC, der eine Datenanfrage-Message empfängt, füllt die angeforderten Daten an das Ende der empfangenen Message. Danach kontrolliert er, ob noch unbeantwortete Datenanfragen für andere SHARCs in der Message enthalten sind. Ist dies der Fall, wird die Message an den betreffenden SHARC weitergeleitet. Dieser kopiert nun wiederum die verlangten Daten an das Ende der Message und schaut nach, ob weitere Datenanfragen bestehen. Sind keine weiteren Anfragen mehr in der Datenanfrage-Message enthalten, werden die Daten aller einzelnen *Ranges* in einer RPS-Message an den Prozessor der Trigger-Farm zurückgeschickt, der die Anfrage gestellt hatte.

Bei diesem Protokoll kann zwischen zwei Versionen gewählt[17] werden. Eine RPS-Message kann nur eine begrenzte Menge an Daten fassen. Zur Zeit liegt diese Grenze bei 1200 Byte. Übersteigt die Datenmenge, die in einer RoI-Datenanforderung erfragt wird, diesen Wert, so müssen die Daten auf mehrere Antwort-Messages aufgeteilt werden. Es kann nun gewählt werden, ob der SLB solche RoI-Datenanfragen zulässt. Jeder SHARC muss in diesem Fall kontrollieren, ob die Daten, die er hinzuzufügen hat, noch in die Antwort-Message passen. Falls die Daten nicht mehr angefügt werden können, müssen die bis dahin gesammelten Daten an die Trigger-Farm gesendet werden, so dass Platz für die übrigen *Ranges* entsteht. In der zweiten Range-Request-Version übernehmen die Prozessoren der Trigger-Farm die Aufgabe, nur so viele *Ranges* in eine Anfrage-Message zu füllen, wie in einer einzigen Message beantwortet werden können. Dies hat u.a. den Vorteil, dass die Behandlung einer RoI-Datenanfrage innerhalb des SLB-SHARCs einfacher und schneller wird, da dieser immer davon ausgehen kann, dass alle Daten in einer Message Platz finden. Andererseits wird jedoch die Anzahl der benötigten Anfrage-Messages bei dieser Vorgehensweise erhöht.

Bei Erhalt einer Datenanfrage zur Ereignisbildung sendet der Second-Level-Buffer alle zu einem Ereignis gehörenden Daten an den entsprechenden Prozessor der Trigger-Farm. Das Ereignis ist dabei in der Anfrage-Message durch die Angabe des Buffer-Index definiert. Zusätzlich wird eine Ereignis-Identifikationsnummer angegeben. Diese Nummer ist ebenfalls im FED-Datenblock eines jeden Ereignisses enthalten. Durch einen Vergleich von der in der Anfrage enthaltenen mit der tatsächlich in den Daten gefundenen Ereignisnummer kann bereits eine erste Prüfung über den korrekten Ablauf der Datennahme durchgeführt werden. Eventuell entdeckte Fehler werden in einem speziell dafür vorgesehenen Datenwort, das mit den Detektordaten zur Trigger-Farm zurückgesendet wird, gekennzeichnet. Der Trigger-Prozessor weiß dann, dass die erhaltenen Daten fehlerbehaftet sind und nicht zur Ereignisselektion benutzt werden dürfen.

Eine Datenanforderung zur Ereignisbildung enthält Anfragen für jeweils alle auf demselben SLB-Modul befindlichen SLB-SHARCs. Sie wird vom Trigger-Prozessor an einen SLB-SHARC des Moduls geschickt und wird dann von SHARC zu SHARC weitergeleitet. Die angeforderte Datenmenge ist hierbei so groß, dass die Daten mehrerer SHARCs nicht in einer Antwort-Message zusammengefasst werden können. Jeder SLB-SHARC sendet daher eine eigene Antwort-Message an den Trigger-Prozessor zurück, die die zu diesem Ereignis gehörenden Daten auf diesem SHARC enthält.

Zu Testzwecken ist es möglich, Messages, die Ereignisdaten enthalten, einem SLB-SHARC zuzusenden. Die Ereignisse werden dann wie echte von den FEDs empfangene Daten in den Speicher gefüllt.

Ein Problem des Second-Level-Buffers wie auch des gesamten Datennahmesystems ist die Erkennung und vor allen Dingen die Behandlung von Übertragungsfehlern. Einfache Bitfehler in den von den FEDs gesandten Daten sind dabei unkritisch. Sie beeinflussen nur die Qualität des betreffenden Datensatzes, stören aber den Datenfluss nicht. Überaus problematisch sind jedoch Fehler in der Synchronisation der Datennahme, wie

[17] Diese Wahl geschieht über ein Preprozessor-Flag des C-Compilers. Bei Änderung des Protokolls muss der SLB-Code daher neu kompiliert werden.

sie beispielsweise auftreten, falls ein FED ein Trigger-Signal übersieht oder ein Fehler bei der Datenübertragung zu den SLBs geschieht, der den Verlust eines oder mehrerer Byte zur Folge hat. Die selbstständige Korrektur solcher Fehler ist nicht im SLB vorgesehen. Ein FED, der so die Synchronisation mit dem übrigen Detektor verloren hat, kann diese nicht mehr in der fortlaufenden Datennahme wiedererlangen, so dass die entsprechenden Daten für alle weiteren Ereignisse unbrauchbar sind. Durch die Tests der Identifikationsnummern eines angeforderten Ereignisses kann jedoch das Auftreten eines solchen Fehlers erkannt und markiert werden. Die Datennahme kann in diesem Fall manuell oder durch einen automatischen Kontrollprozess angehalten werden und eine Neuinitialisierung der DMA-Ketten der SLB-SHARCs über die entsprechende RPS-Message vom Event-Controller durchgeführt werden. Die Datennahme kann daraufhin fortgesetzt werden.

Das SLB-Programm muss die Versorgung der Trigger-Farm bei den gewünschten hohen Datenraten gewährleisten. Die Zeiten, die für die Ausführung der einzelnen Operationen des SLBs benötigt werden, sowie die zu transferierenden Datenmengen können zu einer Limitierung der Leistungsfähigkeit des Datennahmesystems führen. In Kapitel 5.4 werden Messungen vorgestellt, die die Grenzen der vom SLB verarbeitbaren Datenraten zeigen.

## 4.4 Implementation des Event-Controllers

Der Event-Controller (EVC) steuert den Datenfluss zwischen Second-Level-Buffer und Trigger-Farm. Zu seinen Aufgaben zählen:

- das Registrieren von Ereignissen, die die erste Trigger-Stufe passieren,
- die Zuordnung zwischen Ereignis und dem Index des Ereignis-Buffers des SLBs, in dem die Daten eines bestimmten Ereignisses gespeichert sind,
- die Buchführung über die zur Verfügung stehenden Prozessoren der Trigger-Farm,
- die Zuweisung der Ereignisse zu freien Trigger-Prozessoren,
- den SLB mit Indizes freigewordener Ereignis-Buffer zu versorgen,
- das Stoppen der ersten Trigger-Stufe, falls der SLB überzulaufen droht,
- die Anbindung des SLBs an die zentrale Datennahmekontrolle.

Die prinzipielle Arbeitsweise des Event-Controllers ist in Abb. 4.8 dargestellt: Jeder Prozessor der Trigger-Farm registriert sich bei Start der Datennahme mit seiner RPS-Adresse beim Event-Controller. Über den vom Fast-Control-System zugesandten Datensatz erkennt der Event-Controller die Annahme eines neuen Ereignisses durch die erste Trigger-Stufe. Nach Empfang dieses Datensatzes sucht sich der Event-Controller einen freien Trigger-Prozessor aus und sendet diesem eine Message zu, die den Trigger-Prozess für dieses Ereignis dort startet. Ist die Zwischenspeicherung der Daten im Second-Level-Buffer nicht mehr notwendig, da das Ereignis entweder verworfen wurde oder bereits alle Daten nach Annahme des Ereignisses durch die zweite Trigger-Stufe aus dem

Second-Level-Buffer angefordert worden sind, meldet der Trigger-Prozessor dem Event-Controller, dass der entsprechende Ereignis-Buffer des SLBs weiterverwendet werden kann. Ebenso teilt der Trigger-Prozessor dem Event-Controller mit, sobald er die Bearbeitung eines Ereignisses abgeschlossen hat, dass er wieder bereit ist, ein neues Ereignis zugewiesen zu bekommen.

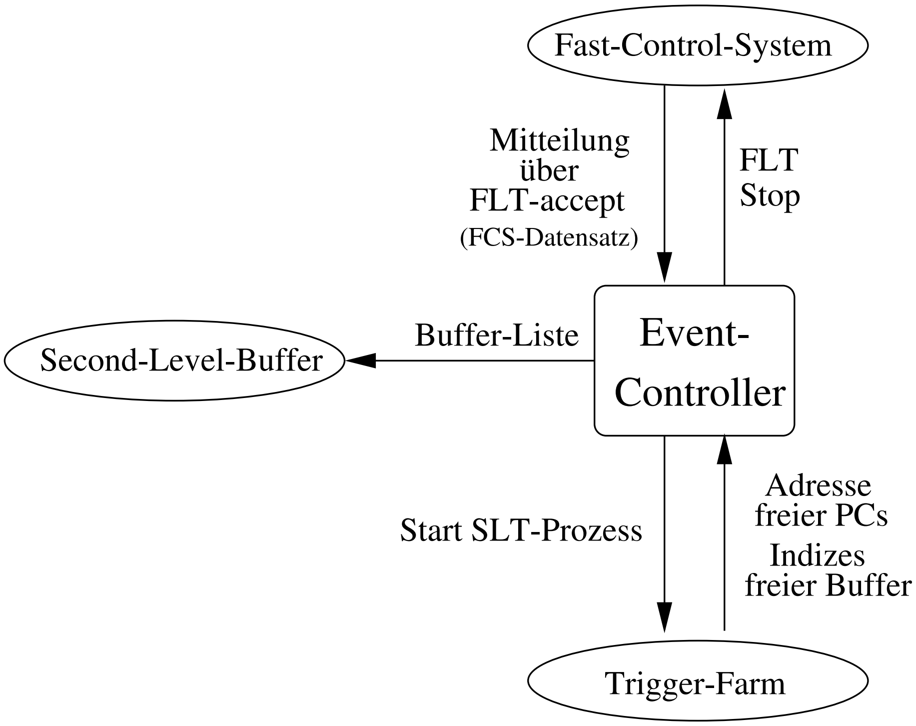



***Abbildung 4.8:*** *Der Event-Controller wird von der FCS-Zentraleinheit von der Annahme eines neuen Ereignisses durch die erste Trigger-Stufe informiert. Das Ereignis wird vom EVC einem freien Trigger-Prozessor zugewiesen. Durch Listen mit Indizes freier Ereignis-Buffer in den SLB-SHARCs bestimmt der EVC, in welche Speichersegmente die nächsten Ereignisse gespeichert werden. Droht ein Überlauf des Speicherplatzes im SLB, so bewirkt der EVC durch ein Signal zur FCS-Zentraleinheit ein Unterdrücken der Annahme weiterer Ereignisse.*

Die Ereignisraten, die der Event-Controller hierbei zu bewältigen hat, sind hoch: Die Message-Rate vom FCS zum EVC, vom EVC zur Trigger-Farm und auch die Rückmeldungen von der Trigger-Farm zum EVC laufen mit der vollen Ausgangsrate der ersten Trigger-Stufe ab. Die Rate, mit der die Buffer-Listen vom EVC zu den SLB-SHARCs gesendet werden, kann reduziert werden, indem zunächst Buffer-Indizes im EVC gesammelt werden und erst, wenn eine bestimmte Anzahl (typischerweise 10 - 20) erreicht ist, zu den SLB-SHARCs geschickt werden. Wenn man eine durchschnittliche Ausgangsrate der ersten Trigger-Stufe von 50 kHz annimmt, so liegt die Summe der Ein- und Ausgangsraten des EVC bei über 150 kHz. Um bei einer so hohen Rate arbeiten zu können, muss der EVC unmittelbar an das SHARC-Netzwerk angeschlossen sein und über SHARC-Links mit den anderen Komponenten kommunizieren. Prinzipiell wäre es denkbar, den EVC auf einem speziell diesem Zweck gewidmeten PC der Trigger-Farm oder einem einzelnen SHARC zu implementieren. Zur Handhabe der hohen Rate ist es jedoch vorteilhaft, den EVC als verteilte Prozesse auf mehreren SHARCs eines SHARC-Moduls zu

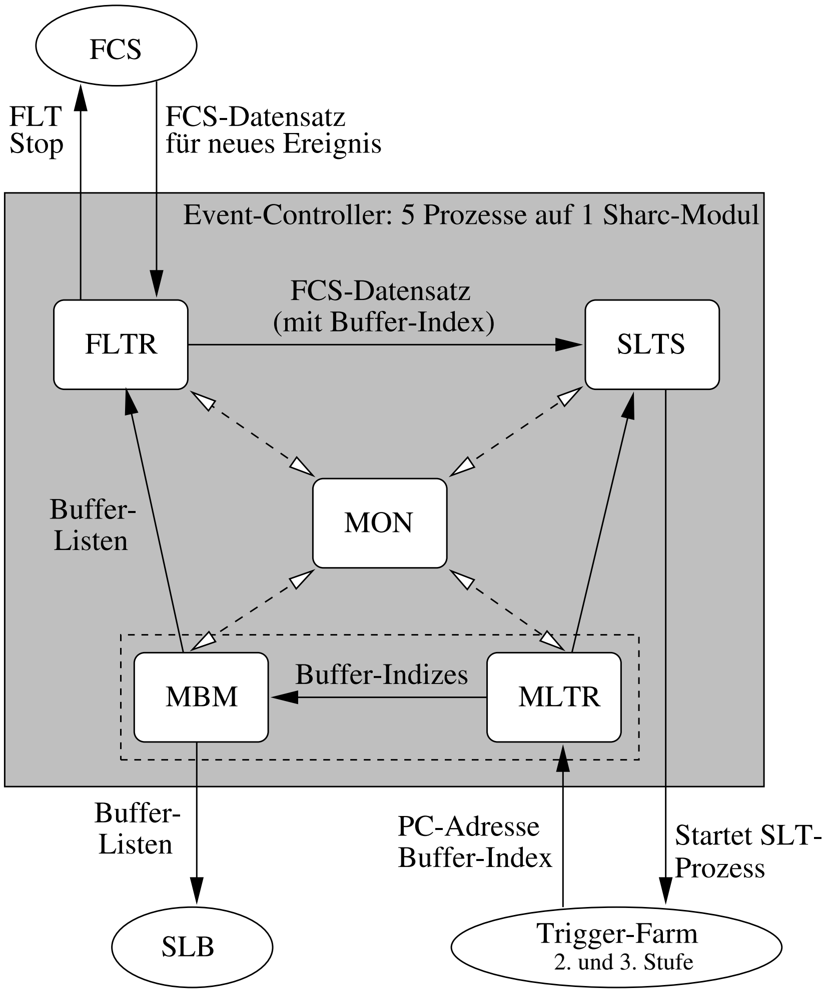



***Abbildung 4.9:*** *Aufbau des EVC: Der Event-Controller setzt sich aus fünf parallelen SHARC-Prozessen zusammen, die alle auf einem SHARC-Modul ausgeführt werden. Über den externen SHARC-Bus können die einzelnen EVC-Prozesse miteinander die notwendigen Daten austauschen. Bei einer neueren Version des Event-Controllers sind MBM und MLTR zu einem Prozess vereinigt worden.*

realisieren. Die verschiedenen Ein- und Ausgangskanäle des EVC können so auf verschiedene SHARCs aufgeteilt werden. Untereinander tauschen die SHARCs des EVCs über den SHARC-Bus die nötigen Informationen aus. Teilt man alle Kommunikationswege des Event-Controllers mit externen Prozessen auf verschiedene EVC-Teilprozesse auf, so benötigt man vier[18] parallel arbeitende Prozesse. Ein fünfter Prozess dient zur Anbindung des Event-Controllers an die Datennahmekontrolle. Die Teilprozesse des EVC im Einzelnen sind:

1. **FLTR - First-Level-Trigger-Receiver:** Der FLTR empfängt über einen SHARC-Link die Daten des FCS bei Annahme eines Ereignisses durch den FLT. Umgekehrt kann der FLTR über ein elektrisches Signal zum FCS die Annahme von Ereignissen stoppen, um ein Überlaufen der SLB-SHARCs zu verhindern.

[18] Die Verbindung zur FCS-Zentraleinheit ist hier nicht gesondert mitgezählt worden, da sie lediglich aus einem einzelnen Hardware-Flag besteht.

2. **SLTS - Second-Level-Trigger-Sender:** Der SLTS dient zur Verbindung zur Trigger-Farm. Er speichert die Ereignisse, die der FLTR empfangen hat, und weist sie zur Verfügung stehenden Trigger-Prozessoren zu. Durch eine RPS-Message zu diesem startet er den Trigger-Prozess.

3. **MBM - Master-Buffer-Manager:** Der Master-Buffer-Manager führt die Kontrolle des Second-Level-Buffers durch. Die Indizes freier Ereignis-Buffer werden hier gesammelt und an die SLB-SHARCs verschickt.

4. **MLTR - Mid-Level-Trigger-Receiver:** Der MLTR empfängt die Rückmeldungs-Messages von der Trigger-Farm. Die Adressen freier Trigger-Prozessoren teilt er dem SLTS mit. Die Indizes freier Ereignis-Buffer werden zum MBM weitergeleitet.

5. **MON - EVC-Monitor:** Dieser Prozess dient zur Verbindung des Event-Controllers an die zentrale Datennahmekontrolle. Er sorgt für die notwendigen Schritte der anderen EVC-Prozesse beim Übergang zwischen verschiedenen Zuständen der Datennahme.

### 4.4.1 FLTR

Der Datensatz, der dem FLTR von der FCS-Zentraleinheit zugesendet wird, umfasst 96 Bit. Darin enthalten sind ein Trigger-Code, der die verschiedenen Trigger-Quellen (siehe Kapitel 3.4.3) identifiziert, eine Ereignis-ID-Nummer, eine BX-Identifikationsnummer, die den Protonenpaketen des HERA-Protonenstrahls zugeordnet ist, und eine Zellennummer, die die Position der Ereignisdaten in den FED-Pipelines angibt. Außerdem wird eine 48 Bit lange Identifikationsnummer für jedes Bunch-Crossing mitgesendet. Diese Nummer gibt den Stand eines Zählers wieder, der bei jedem HERA-Taktsignal inkrementiert wird. 48 Bit identifizieren für einen Zeitraum von über 312 Tagen Dauerbetrieb jedes Bunch-Crossing eindeutig.

Die Datenübertragung vom FCS geschieht wie bei einer FED-SLB-Verbindung ohne RPS. In diesem Sinne stellt der FLTR eine spezialisierte SLB-Variante dar. Im Unterschied zu den SLB-SHARCs ist jedoch die Reihenfolge, in der die Ereignis-Buffer mit den Daten des FCS gefüllt werden, fest. Die Ereignis-Buffer sind ringförmig aneinandergereiht, so dass nach Füllen des letzten Buffers wieder mit dem ersten begonnen wird. Dies ist hier möglich, da die Daten in der Reihenfolge, in der sie empfangen werden, auch ausgelesen und nach der Auslese nicht mehr benötigt werden. Durch die feste Ordnung ist es dem FLTR auf einfache Weise möglich, durch regelmäßigen Vergleich des zuletzt ausgelesenen Buffers mit dem aktuellen Stand der DMA-Register zu erkennen, ob ein zu einem neuen Ereignis gehörender Datensatz der FCS-Zentraleinheit empfangen wurde.

Der FLTR erhält wie die SLB-SHARCs vom Master-Buffer-Manager die Buffer-Listen der freien Ereignis-Buffer zugesandt. Diese werden im FLTR nicht zur Bildung einer DMA-Kette für den Datenempfang verwendet. Sie informieren den FLTR jedoch über die Reihenfolge, mit der die Ereignis-Buffer in den übrigen SLB-SHARCs gefüllt werden. Dies ermöglicht dem FLTR ein neu empfangenes Ereignis mit dem Index des betreffenden Ereignis-Buffers des SLBs zu verknüpfen.

Der Buffer-Index wird gemeinsam mit dem FCS-Datensatz an den SLTS gegeben. Durch die Kenntnisse der Buffer-Ketten der SLB-SHARCs und der Anzahl der empfangenen Ereignisse ist der FLTR auch über die Zahl der noch freien Ereignis-Buffer des

SLBs informiert. Fällt dieser Wert unterhalb einer Schwelle, so stoppt der FLTR die Annahme weiterer Ereignisse durch die erste Trigger-Stufe. Der Schwellenwert kann dem FLTR als Argument beim Starten des Programms mitgeteilt werden. Er sollte nicht zu klein gewählt werden. Im bisherigen Datennahmebetrieb hat sich ein Grenzwert zwischen 30 und 50 Buffern als zuverlässig erwiesen. Der Grund für diesen deutlich über null liegenden Wert ist, dass es durchaus möglich ist, dass der FLTR bereits eine neue Buffer-Liste vom MBM erhalten hat, die SLB-SHARCs oder einige von ihnen jedoch noch nicht. Der Weg und damit auch die Laufzeit einer RPS-Message von MBM zu FLTR ist deutlich kürzer als zu den SLB-SHARCs, für die die Messages über mehrere SHARCs des Netzwerks weitergeleitet werden müssen. Es kann also vorkommen, dass kurzfristig in einigen SLB-SHARCs weniger Buffer als im FLTR frei stehen. Außerdem werden Ereignisse, die sich bereits in den Auslese-FIFOs der FEDs befinden, trotz eines Stoppsignals des FLTRs, zu den SLB-SHARCs geschickt.

Zum Stoppen des FLTs ist ein Ausgangs-Pin des FLTR-SHARCs mit einem Kabel auf die Backplane des VME-Crates geführt. Dort befindet sich eine kleine Treiber-Platine, die den FLTR über ein Lemo-Kabel an die FCS-Zentraleinheit anschließt. Der logische Pegel des betreffenden SHARC-Pins kann über Software definiert werden. Liegt er auf 0, gibt das FCS keine FLT-Trigger mehr weiter zu den FEDs. Der FLTR kann auf diese Weise die Eingangsrate der zweiten Trigger-Stufe regulieren.

### 4.4.2 SLTS

Der SLTS verwaltet die für neue Ereignisse zur Verfügung stehenden Prozessoren der Trigger-Farm. Sobald ein Trigger-PC bereit zum Empfang eines Ereignisses ist, registriert sich dieser mit seiner RPS-Adresse beim SLTS. Dieser fügt die erhaltene Adresse einer Liste hinzu, die die Adressen aller registrierten Trigger-Prozessoren enthält. Sobald der SLTS vom FLTR über den Eingang eines neuen Ereignisses unterrichtet wird, entnimmt dieser der Liste die Adresse eines freien PCs. Dieser wird durch eine RPS-Message, die den FCS-Datensatz und den Buffer-Index umfasst, darüber informiert, dass ein neues Ereignis zu bearbeiten ist. Hierbei wird immer der PC verwendet, der bereits am längsten auf ein neues Ereignis wartet. Ist gerade kein PC frei, so muss der FCS-Datensatz im SLTS gespeichert werden, bis ein Trigger-Prozessor frei wird und diesem der Datensatz zugeschickt werden kann.

Es ist möglich, dass sich ein Trigger-Prozessor für einen speziellen Trigger-Typen registriert. Nur Ereignisse mit dem entsprechenden Trigger-Code werden an diesen Prozessor geleitet. Die Trigger-Farm kann so, was die Funktionalität angeht, dynamisch während der Datennahme durch die Art, wie sich die Trigger-Prozessoren beim Event-Controller registrieren, in getrennte Unterfarmen eingeteilt werden. In erster Linie wird diese Möglichkeit dafür verwendet, spezielle PCs der Farm zur Kontrolle und als Monitor der Datenqualität einiger Subdetektoren zu gebrauchen. Vom Trigger-System nicht beeinflusste Ereignisse (Minimum-Bias-Ereignisse), beispielweise erzeugt durch einen externen Testpuls-Trigger, können zu diesen Monitor-PCs geleitet werden. Dort werden die Daten ausgewertet und die gewünschten Histogramme erstellt. Die Ereignisse werden nicht weiter in den Hauptdatenstrom zurückgeleitet. Dadurch ist es möglich, Ereignisse mit relativ hoher Rate (typischerweise 50 Hz) zu den Monitor-PCs zu senden und so eine ausreichende Statistik zur Verfügung zu haben. An späterer Stelle im Datenstrom, in der L4-Farm oder in den auf Band geschriebenen Daten, ist es nicht mehr möglich, Minimum-Bias-Ereignisse mit vergleichbaren Raten verwenden zu können, ohne gleichzeitig die Bandbreite für die eigentliche Datennahme deutlich einzuschränken. Ereignisse mit einem Trigger-Code, der für solche Monitorzwecke benutzt wird, werden nicht im SLTS gespeichert, falls gerade für den betreffenden Trigger-Typ kein Prozessor der Farm bereitsteht. Stattdessen wird das Ereignis verworfen und der Ereignis-Buffer in den SLB-SHARCs für ein neues Ereignis freigegeben. Hierdurch wird verhindert, dass ein Engpass in einem dieser Monitor-PCs zum Stoppen der ersten Trigger-Stufe und damit der Datennahme führen kann. Nur Ereignisse, die durch die erste Trigger-Stufe oder den internen Minimum-Bias-Trigger des FCSs akzeptiert wurden und damit dem Hauptdatenstrom angehören, werden, falls notwendig, im SLTS und in den SLB-SHARCs gespeichert.

### 4.4.3 MLTR

Der Mid-Level-Trigger-Receiver dient zum Empfang der Rückmeldungen der Trigger-Prozessoren. Die Rückmeldungen teilen dem EVC mit, dass ein bestimmter Prozessor oder ein Ereignis-Buffer im SLB wieder neu verwendet werden darf.

Wurde ein Ereignis von der zweiten Trigger-Stufe verworfen, so enthält die Rückmeldung an den MLTR sowohl die RPS-Adresse des PCs als auch den Buffer-Index des Ereignis-Buffers, in dem das betreffende Ereignis gespeichert wird. Die Adresse des Trigger-Prozessors leitet der MLTR an den SLTS weiter, der Buffer-Index wird an den MBM gegeben.

Wurde ein Ereignis von der zweiten Stufe angenommen und sind bereits alle zugehörigen Daten im Trigger-Prozessor gesammelt worden, so enthält die Rückmeldungs-Message lediglich den Buffer-Index. Die Ereignisdaten müssen nicht mehr im SLB gespeichert werden, der Trigger-Prozessor ist hingegen noch mit der Durchführung der Algorithmen der dritten Stufe beschäftigt.

Ist die Ausführung der Algorithmen der dritten Trigger-Stufe beendet, sei es durch Ablehnung oder durch Übergabe des Ereignisses an die vierte Stufe, so kann sich der Trigger-Prozessor beim MLTR als frei zurückmelden. Das gleiche geschieht zu Beginn der Datennahme, wenn alle PCs der Trigger-Farm, die bei dieser Datennahme verwendet werden, sich beim EVC registrieren.

Der eigentliche Sinn des MLTRs besteht darin, die hohe Eingangsrate der von der Trigger-Farm gesendeten RPS-Messages vom SLTS zu separieren, so dass dort mehr CPU-Rechenleistung für die oben beschriebenen Operationen zur Verfügung steht.

### 4.4.4 MBM

Der Master-Buffer-Manager hat die Aufgabe, die SLB-SHARCs und den FLTR mit Buffer-Indizes zu versorgen und so den Fortgang der Datennahme zu garantieren. Er sendet auch die zum Starten und Stoppen der Datennahme oder zur Neuinitialisierung der Buffer-Ketten nötigen Messages an die SLB-SHARCs.

Das SLB-System umfasst insgesamt ca. 750 SHARCs. Die vom MBM ausgesandten Messages müssen an alle 750 SHARC-Prozesse geleitet werden, was zu einem enormen Message-Verkehr über das SHARC-Netzwerk führt. Um diesen Verkehr deutlich zu reduzieren, werden Buffer-Indizes im MBM gesammelt und erst, wenn genügend von diesen vorhanden sind, gemeinsam an die SLB-SHARCs verteilt.

Die Operationen, die durch den MBM ausgeführt werden, sind relativ einfach und benötigen nicht viel Rechenleistung. Aus diesem Grund ist der MBM in der neuesten Version des Event-Controllers in den MLTR integriert worden. Hierdurch entfällt die ansonsten notwendige Kommunikation zwischen MLTR und MBM.

### 4.4.5 MON

Der EVC-Monitor-Prozess hat zwei Funktionen. Zum einen dient er zur Anbindung des Event-Controllers und des Second-Level-Buffers an die Datennahmekontrolle. Hierzu ist er der einzige SHARC-Prozess, der als Tochterprozess unmittelbar an die zentrale Kontrolle des Datennahmesystems von HERA-B angeschlossen ist. Er steht daher in Kontakt mit dem entsprechenden übergeordneten Kontrollprozess und gibt die von diesem erhaltenen Befehle an die übrigen EVC-Prozesse weiter.

Die zweite Aufgabe besteht darin, die Arbeitweise der EVC-Prozesse zu überwachen - daher auch der Name EVC-Monitor. Er kontrolliert regelmäßig den aktuellen Status der diversen Resourcen wie beispielsweise die Anzahl der registrierten Trigger-Prozessoren im SLTS, die freien Ereignis-Buffer im SLB oder die Häufigkeit, mit der der FLTR die Annahme von Ereignissen durch die erste Trigger-Stufe unterdrückt. Diese Informationen werden gesammelt und auf Anforderung an einen Prozess zur graphischen Darstellung weitergegeben. Auf diese Weise können während der Datennahme die Verfügbarkeit der einzelnen Resourcen überwacht werden. Einige Beispiele solcher Graphiken finden sich in den Abbildungen 5.1 und 5.2.

Der Informationsaustausch zwischen den einzelnen SHARCs fand in einer ersten Version des Event-Controllers mit Hilfe von RPS statt. Die maximale Rate, mit der der Event-Controller Ereignisse verarbeiten kann, stellt gleichzeitig auch eine obere Grenze für die vom Datennahmesystem verarbeitbare Trigger-Rate der ersten Stufe dar. Um die maximale Ereignisrate des EVCs zu erhöhen, wurden in der neuesten EVC-Implementation RPS-Messages durch direkte Schreib- und Lesezugriffe auf die internen Speicher der EVC-SHARCs ersetzt (siehe Kapitel 5.3).

## 4.5 Aufbau und Topologie des SHARC-Netzwerks

Um der zweiten Trigger-Stufe Zugriff auf Daten aller möglichen Detektorkanäle zu ermöglichen, muss jeder einzelne Prozessor der Trigger-Farm mit jedem SHARC des Second-Level-Buffers kommunizieren können. Da der Datentransfer zwischen Second-Level-Buffer und Trigger-Farm über Datenanfragen von Seiten der Prozessoren abgewickelt wird, muss der Datenaustausch sowohl in Richtung von Trigger-Farm zu SLB-SHARCs (Datenanfragen) als auch in umgekehrter Richtung (Daten) möglich sein. Die verlangten Kommunikationsmöglichkeiten werden über ein aus SHARC-Modulen zusammengesetztes Netzwerk realisiert. Die SHARC-Module sind über zahlreiche SHARC-Links untereinander sowie mit den SLB-SHARCs und den Trigger-Prozessoren verbunden. Die Links, die zwei SHARCs miteinander verbinden, können in beide Richtungen betrieben werden, so dass prinzipiell ein dynamisches Umschalten der Link-Richtung während des Datennahmebetriebs möglich wäre. Um jedoch den Mehraufwand der Software, den die Behandlung dieser Richtungswechsel mit sich bringen würde, zu vermeiden, werden alle

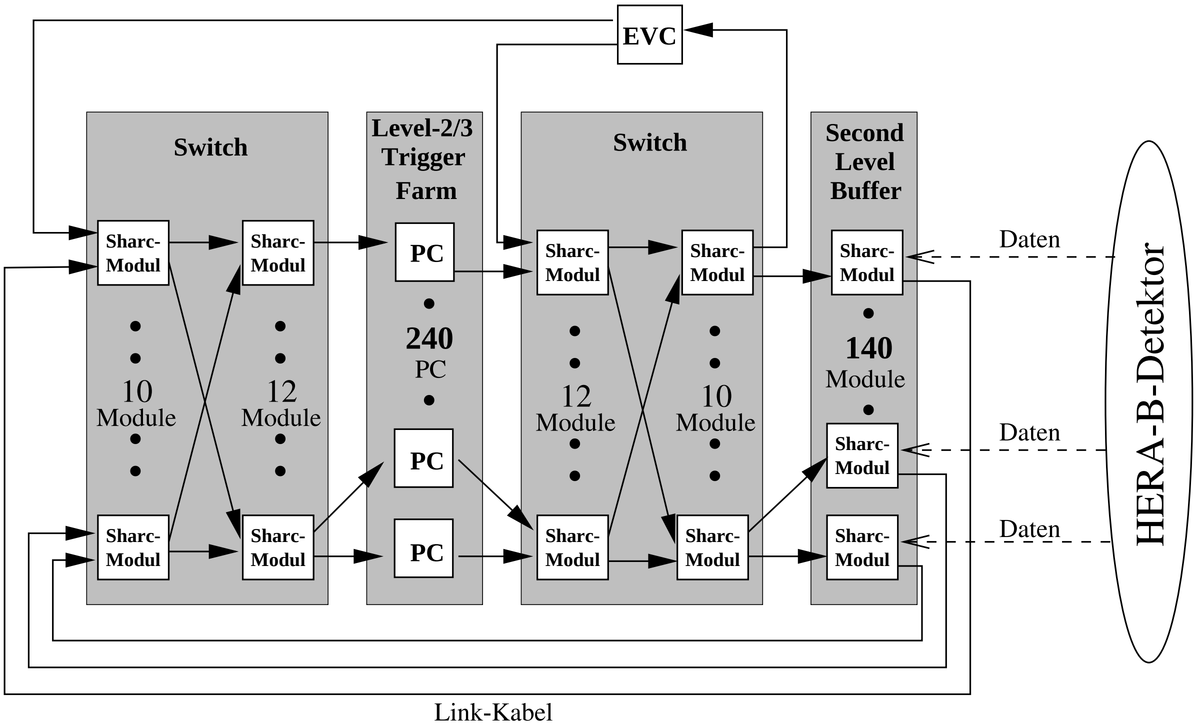



***Abbildung 4.10:*** *Aufbau des SHARC-Netzwerks, das Second-Level-Buffer und die Prozessor-Farm der zweiten und dritten Trigger-Stufe miteinander verbindet.*

Links in einer fest vordefinierten Richtung betrieben. Dies erfordert die Existenz zweier Netzwerkzweige, jeweils einen für den Message-Verkehr in jede Richtung.

Der genaue Aufbau des SHARC-Netzwerks ist in Abb. 4.10 dargestellt. Ein einzelnes SHARC-Modul kann wegen der insgesamt 36 Link-Ports und der Möglichkeit, Daten beliebig zwischen den sechs SHARCs austauschen zu können, als eine Weiche mit zusammen 36 Ein- und Ausgängen angesehen werden. Das Programm, das auf den SHARCs des Netzwerks läuft, besteht im Wesentlichen aus dem RPS-Message-System. Ankommende RPS-Messages werden unmittelbar weitergeleitet. Ein Netzwerk aufzubauen, das die gewünschten Verbindungen liefert, ist nun nur noch eine Frage der geschickten Verkabelung der einzelnen SHARCs untereinander.

Die Art und Weise, wie dies realisiert ist, lässt sich durch den Begriff der *Zwei-Spalten-Topologie* [77] des SHARC-Netzwerks beschreiben. Um jedem SLB-SHARC das Verschicken von Daten zu beliebigen Prozessoren der Trigger-Farm zu ermöglichen, ist jedes SLB-SHARC-Modul mit einem Link-Kabel an ein SHARC-Modul des Netzwerks (Switch-Modul) angeschlossen (1. Spalte). Es sind dabei jeweils ca. 14 SLB-Module mit einem Switch-Modul verbunden, so dass damit zehn Switch-Module für diese Verbindungen benötigt werden, um alle 141 SLB-Module zu versorgen. Zwölf weitere SHARC-Module des Netzwerks (2. Spalte) werden mit den Trigger-Prozessoren verbunden, wobei ein SHARC-Modul jeweils an die Eingänge von 20 PCs angeschlossen ist. Ein universelles Netzwerk, das alle SLB-SHARCs mit allen PCs verbindet, erreicht man nun dadurch, dass jedes der zehn Switch-Module der ersten Spalte über ein Kabel mit allen Switch-Modulen der zweiten Spalte verbunden wird. Jeder SLB-SHARC kann nun RPS-Messages an einen beliebigen Trigger-Prozessor senden, wobei die Messages stets über zwei Switch-Module geleitet werden. Eine identische Topologie wird auch für die Gegen-

Verbindungen zwischen Switch und PCs der Trigger-Farm

SHARC-Kabel zu weiteren Switch-Modulen

**Abbildung 4.11:** *Das obere Foto zeigt die Rückseite einiger PCs der Trigger-Farm. Die SHARC-Kabel, die jeden PC mit dem SHARC-Netzwerk verbinden, sind zu erkennen. Das untere Foto zeigt einige Module des SHARC-Netzwerks. Diese sind über SHARC-Kabel mit weiteren SHARC-Modulen des Netzwerks verbunden, die sich im Elektronik-Container zusammen mit den Modulen des Second-Level-Buffers eine Etage unter der Trigger-Farm befinden.*

richtung von Trigger-Farm zu den SLB-SHARCs verwendet. Jedes SLB-Modul und jeder Trigger-Prozessor ist damit über SHARC-Links mit zwei Switch-Modulen verbunden, jeweils eins zum Empfang und eines zum Aussenden von Messages.

Das SHARC-Modul des Event-Controllers ist, wie in Abb. 4.10 zu erkennen ist, durch drei Link-Kabel in das Netzwerk integriert, so dass dieser schnellstmöglich an alle SLB-SHARCs und alle Trigger-Prozessoren senden sowie von allen Trigger-Prozessoren Messages empfangen kann.

# Kapitel 5

# Bestimmung der Leistungsfähigkeit der SHARC-Komponenten des DAQ-Systems

Ziel dieses Kapitels ist es zu zeigen, inwieweit die SHARC-basierten Komponenten des Datennahmesystems, Event-Controller, Second-Level-Buffer und das SHARC-Netzwerk, die an sie gestellten Anforderungen bei der Datennahme erfüllen. Diese Anforderungen sind in erster Linie:

- die Auslese des Detektors und die Zwischenspeicherung der Daten bei einer durchschnittlichen Ausgangsrate der ersten Trigger-Stufe von 50 kHz,
- das Zuführen der von der zweiten Trigger-Stufe benötigten Detektordaten der RoIs zu der Trigger-Farm bei einer durchschnittlichen Ereignisrate von 50 kHz,
- die Bereitstellung aller Daten eines Ereignisses für die Ereignisbildung bei einer Rate von ca. 500 Hz, nachdem ein Ereignis von der zweiten Trigger-Stufe akzeptiert worden ist,
- Stabilität gegenüber Schwankungen der Trigger-Rate der ersten Stufe. Ein Mangel an Resourcen wie z.B. der Speicherplatz im Second-Level-Buffer muss durch Kontrolle der Eingangsrate in die zweite Trigger-Stufe abgefangen werden.

Besonders die Geschwindigkeit, mit der Daten vom Second-Level-Buffer der Trigger-Farm zugeführt werden können, stellt ein entscheidendes Kriterium für das Leistungsvermögen des Datennahmesystems dar.

Der Zeitaufwand von Operationen der SHARC-Komponenten, die zur Bearbeitung eines Ereignisses durch die zweite und dritte Trigger-Stufe durchgeführt werden müssen, führt zu einer Begrenzung der Ereignisrate, die von der Trigger-Farm verarbeitet werden kann. In diesem Kapitel sollen die Ratenlimitierungen, die durch den Second-Level-Buffer, den Event-Controller und das SHARC-Netzwerk verursacht werden, bestimmt werden. In einem kurzen einleitenden Abschnitt wird das Verhalten des DAQ-Systems während der Datennahme erläutert. Da die Kommunikation zwischen Trigger-Farm und Second-Level-Buffer über das SHARC-Netzwerk mittels des Message-Systems RPS (siehe Kapitel 4.2) durchgeführt wird, beschäftigt sich ein Teil dieses Kapitels mit der Messung der Leistungsfähigkeit von RPS. In den darauf folgenden Abschnitten werden die

Leistungsgrenzen der SHARC-Komponenten und ihre Auswirkungen auf die vom Datennahmesystem verarbeitbaren Trigger-Raten untersucht.

Bei den im Folgenden vorgestellten Analysen tritt die Schwierigkeit auf, dass das Datennahmesystem, wie es in Kapitel 3 beschrieben wurde, zur Zeit noch nicht vollständig aufgebaut worden ist. Dies gilt insbesondere für die Inbetriebnahme der Trigger-Algorithmen, die bisher noch in vereinfachter Form verwendet werden. Seit Sommer 1998 werden jedoch alle grundlegenden Komponenten des Datenpfades wie das SHARC-Netzwerk, Second-Level-Buffer, Event-Controller und die Trigger-Farm der zweiten und dritten Trigger-Stufe für die Datennahme bei HERA-B benutzt. Die Größe des Systems befindet sich während des Verfasssens dieser Arbeit zwar noch im Wachstum und durch die Hinzunahme weiterer Trigger-Algorithmen werden die Anforderungen an das DAQ-System weiter steigen, doch lässt sich schon anhand des zur Zeit existierenden Aufbaus die Arbeitsweise des DAQ-Systems verstehen und seine wichtigsten Eigenschaften bestimmen. Ebenso erlauben Resultate, die durch Messungen mit einem DAQ-Testaufbau gewonnen wurden, die Extrapolation auf die Bedingungen bei Betrieb des kompletten Detektor- und Trigger-Systems.

## 5.1 Verhalten des DAQ-Systems im Betrieb

Sind bei der Datennahme die zweite Trigger-Stufe und die im Datenpfad nachfolgenden Komponenten des DAQ-Systems in der Lage, alle von der ersten Trigger-Stufe akzeptierten Ereignisse zu verarbeiten, so entspricht die Eingangsrate in die zweite Stufe $f^{in}_{SLT}$ der Ausgangsrate[1] $f^{out}_{FLT}$ der ersten. Die Anzahl $N^{busy}_{Farm}$ der Trigger-Prozessoren, die mit der Verarbeitung von Ereignissen beschäftigt sind, nimmt proportional mit der Ausgangsrate der ersten Trigger-Stufe zu. Im Second-Level-Buffer sind nur so viele Ereignisse gespeichert, wie gerade von der zweiten Trigger-Stufe verarbeitet werden. Das Datennahmesystem arbeitet ohne Totzeiten. Der Begriff Totzeit bezieht sich in diesem Kapitel nur auf den Anteil der gesamten Totzeit, der durch das Stoppsignal von Event-Controller zum Fast-Control-System bei drohendem Überlauf des Second-Level-Buffers verursacht wird. Die anderen in Abschnitt 3.4.7 beschriebenen Beiträge zur Totzeit sind nicht von der Leistungsfähigkeit der SHARC-Komponenten abhängig und werden daher in diesem Kapitel nicht diskutiert. Es gelten die Beziehungen:

$$\begin{aligned} f^{in}_{SLT} &= f^{out}_{FLT} \; , \\ N^{busy}_{Farm} &= f^{in}_{SLT} \cdot t_{SLT} + (f^{in}_{TLT} \cdot t_{TLT}) \; , \\ N^{full}_{SLB} &\approx N^{busy}_{SLT} \; . \end{aligned} \tag{5.1}$$

Dabei ist $N^{full}_{SLB}$ die Anzahl der im SLB gespeicherten Ereignisse, $t_{SLT}$ und $t_{TLT}$ die Latenzzeiten der zweiten bzw. dritten Trigger-Stufe und $f^{in}_{TLT}$ bezeichnet die Eingangsrate in die dritte Trigger-Stufe. Bei den weiteren Überlegungen in diesem Kapitel ist die Verwendung von Algorithmen der dritten Stufe auf der Trigger-Farm nicht berücksichtigt worden. Diese spielen bei der Bestimmung der Leistungsfähigkeit der SHARC-Komponenten des Datennahmesystems keine bedeutende Rolle.

[1] In der Ausgangsrate der ersten Stufe soll an dieser Stelle schon eine eventuelle Reduktion der Ereignisrate durch das Fast-Control-System infolge von zu langen Latenzzeiten der ersten Stufe oder einem Überlauf der Auslese-FIFOs der FEDs enthalten sein. Die Leistungsfähigkeit der Komponenten der zweiten und höheren Trigger-Stufen haben keinen Einfluss auf den Ereignisanteil, der auf diese Weise verloren wird.

Übersteigt die Ausgangsrate der ersten Trigger-Stufe die Bandbreite, die von der Trigger-Farm weiterverarbeitet werden kann, so sind alle Trigger-Prozessoren belegt, der Speicherplatz im Second-Level-Buffer wird gefüllt und es tritt eine relative Totzeit $\tau$ durch das Stoppsignal, das von Event-Controller zur FCS-Zentraleinheit gesendet wird, auf. In diesem Fall gilt:

$$\begin{aligned} f_{SLT}^{in} &= (1-\tau) \cdot f_{FLT}^{out} = konstant \\ \Leftrightarrow \tau &= 1 - \frac{f_{SLT}^{in}}{f_{FLT}^{out}} \,. \end{aligned} \tag{5.2}$$

Liegt der Engpass im Datennahmesystem in der Latenzzeit der zweiten Trigger-Stufe, so kann die maximal von der Trigger-Farm verarbeitbare Eingangsrate gesteigert werden, indem die Gesamtrechenleistung der Farm durch Hinzunahme von mehr Trigger-Prozessoren erhöht wird. Die Eingangsrate in die Trigger-Farm steigt linear mit der Anzahl der in der Farm enthaltenen Prozessoren. Wird die Eingangsrate zur Trigger-Farm jedoch durch andere Faktoren hervorgerufen, z.B. durch die Bandbreite des SHARC-Netzwerks, so lässt sich durch die Erhöhung der Prozessoranzahl die Eingangsrate nicht steigern.

Die durch die Gleichungen 5.1 und 5.2 ausgedrückten Zusammenhänge können während der Datennahme mit dem HERA-B-Detektor beobachtet werden. Abb. 5.1 und 5.2 zeigen Momentaufnahmen des Event-Controller-Monitors, der während der Datennahme die zeitliche Entwicklung einiger Parameter, die ihm vom Event-Controller zur Verfügung gestellt werden, wiedergibt. Das linke obere Diagramm in Abb. 5.1 zeigt die mittlere relative Totzeit des Systems an. Ein Wert von eins bedeutet hierbei, dass alle von der ersten Trigger-Stufe akzeptierten Ereignisse wegen Mangels an Speicherplatz im Second-Level-Buffer nicht zur zweiten Trigger-Stufe weitergeleitet werden können. Dementsprechend müssen bei einem Wert von null keine Ereignisse unterdrückt werden. Die darunterliegende Kurve spiegelt die Anzahl der zur Zeit freien Speicherplätze für Ereignisse im Second-Level-Buffer wieder. Rechts daneben ist die Anzahl der freien Prozessoren der Trigger-Farm dargestellt. Das Diagramm rechts oben zeigt eine Abschätzung der Trigger-Rate der ersten Stufe. Diese wird aus der Eingangsrate $f_{EVC}^{in}$ in den Event-Controller, die ja schon durch eine eventuell auftretende Totzeit reduziert ist, durch eine Korrektur gemäß Gleichung 5.3 abgeschätzt.

$$f_{FLT}^{in} \approx \frac{f_{EVC}^{in}}{(1-\tau)} \,. \tag{5.3}$$

Bei der Datennahme, während der die Abbildungen 5.1 und 5.2 aufgenommen wurden, diente anstatt der eigentlichen ersten Trigger-Stufe der Minimum-Bias-Trigger des Fast-Control-Systems als Trigger-Quelle. Die Trigger-Rate konnte so manuell verändert werden. Das rechte obere Diagramm in Abb. 5.1 zeigt, dass die Trigger-Rate stufenweise während fortlaufender Datennahme erhöht wurde. Entsprechend nahm die Zahl der freien Trigger-Prozessoren der Farm ab. Die Trigger-Farm bestand bei dieser Datennahme aus insgesamt 20 Prozessoren. So lange noch freie Trigger-Prozessoren zur Verfügung standen, arbeitete das DAQ-System totzeitfrei. Nachdem die Trigger-Rate so weit erhöht wurde, dass alle Prozessoren der Trigger-Farm mit der Bearbeitung von

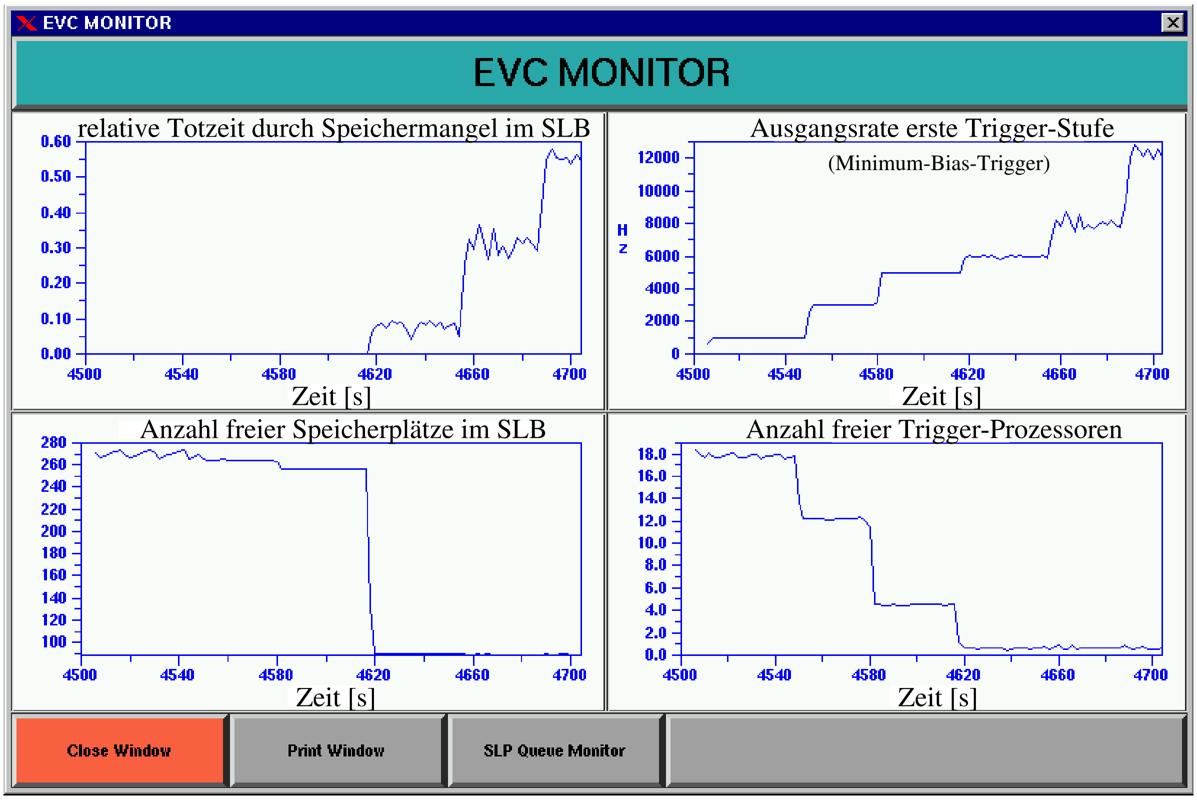



***Abbildung 5.1:*** *Aufnahme des EVC-Monitors während der Datennahme. Zu sehen sind (von links oben nach rechts unten) die aktuelle relative Totzeit infolge des Volllaufens der Speicherplätze im SLB, die Trigger-Rate der ersten Stufe, die Anzahl an freien Ereignis-Buffern im SLB sowie die Anzahl an freien Prozessoren der Trigger-Farm. Es wurden insgesamt 20 Prozessoren in der Trigger-Farm verwendet.*

Ereignissen beschäftigt waren, nahm der freie Speicherplatz schlagartig ab. Der Event-Controller reagierte darauf mit Aussenden des Stoppsignals zur FCS-Zentraleinheit, so dass eine Totzeit auftrat. Bei weiterer Erhöhung der Trigger-Rate stieg die Totzeit an.

Abb. 5.2 zeigt eine ähnliche Situation bei der Datennahme. In diesem Fall wurden jedoch nur zehn Prozessoren in der Trigger-Farm verwendet. Während bei Verwendung von 20 Trigger-Prozessoren die maximale Eingangsrate der Trigger-Farm bei ca. 6 kHz lag, konnte eine aus zehn Trigger-Prozessoren bestehende Farm lediglich eine Ereignisrate von 3 kHz totzeitfrei verarbeiten. Dies zeigt, dass die Rate in beiden Fällen durch die Rechenkapazität der Trigger-Farm begrenzt wurde.

In Abb. 5.3 ist die maximale Eingangsrate[2] in die Trigger-Farm als Funktion der in der Farm verwendeten Prozessoren aufgetragen. Die maximal verarbeitbare Rate stieg zunächst, wie erwartet, linear mit der Anzahl der in der Trigger-Farm verwendeten Prozessoren. Die Rate war hier durch die Latenzzeit der Trigger-Prozessoren beschränkt. Ab einer bestimmten Anzahl von Trigger-Prozessoren trat jedoch eine Sättigung auf. Der limitierende Faktor war in diesem Bereich nicht mehr die Rechenleistung der Trigger-

[2] Im Gegensatz zu den in den Abbildungen 5.1 und 5.2 gezeigten Messungen wurden hier weniger Detektorkanäle ausgelesen und auf der Trigger-Farm ein einfacherer Algorithmus verwendet. Die maximale Eingangsrate der Farm ist daher im Vergleich zu den in Abb. 5.1 und 5.2 dargestellten Messungen höher.

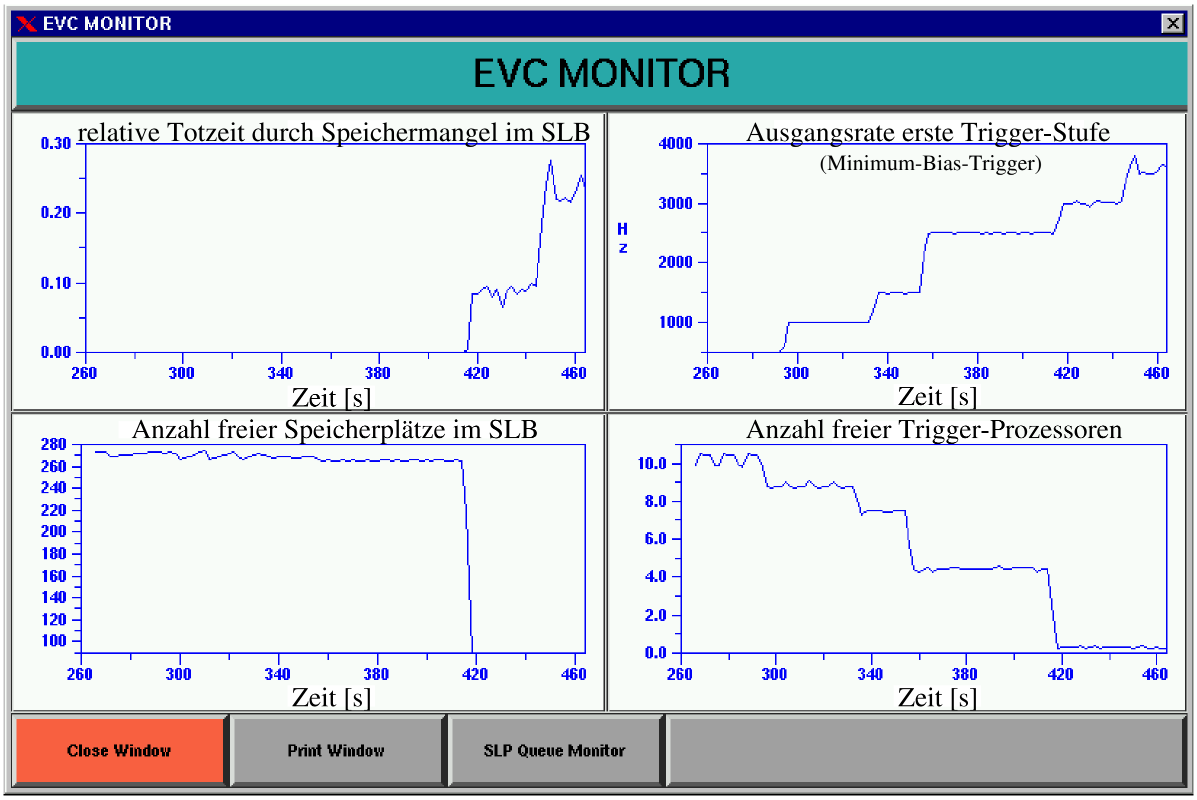



***Abbildung 5.2:*** *Momentaufnahme des Event-Controller-Monitors. Diesmal bestand die Trigger-Farm nur aus zehn Prozessoren.*

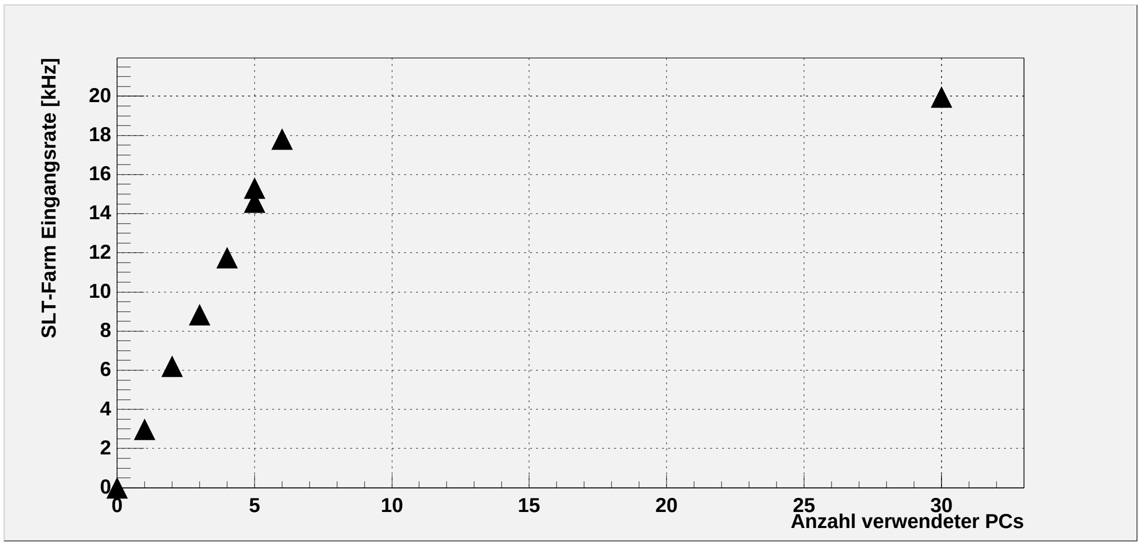



***Abbildung 5.3:*** *Die Eingangsrate in die Trigger-Farm als Funktion der in der Farm enthaltenen Trigger-Prozessoren. Man erkennt einen Bereich linearen Anstiegs und einen Sättigungsbereich, der durch den Event-Controller verursacht wird.*

Farm. Stattdessen ließ bei dieser Datennahme die Bearbeitungszeit für ein Ereignis im Event-Controller keine höheren Raten zu. Diese Version des Event-Controllers ist inzwischen durch eine deutlich schnellere ersetzt worden (vgl. Abschnitt 5.3).

Abb. 5.4 zeigt für ein weiteres Datennahmebeispiel die Abhängigkeit der relativen Totzeit von der Minimum-Bias-Trigger-Rate. Die Anzahl der Ereignisse, die aufgrund des Stoppsignals vom Event-Controller nicht zur Trigger-Farm geschickt wurden, stieg linear mit der Minimum-Bias-Trigger-Rate. Die Abhängigkeit der relativen Totzeit mit der Ausgangsrate der ersten Trigger-Stufe entspricht damit dem durch Gleichung 5.2 beschriebenen Zusammenhang.

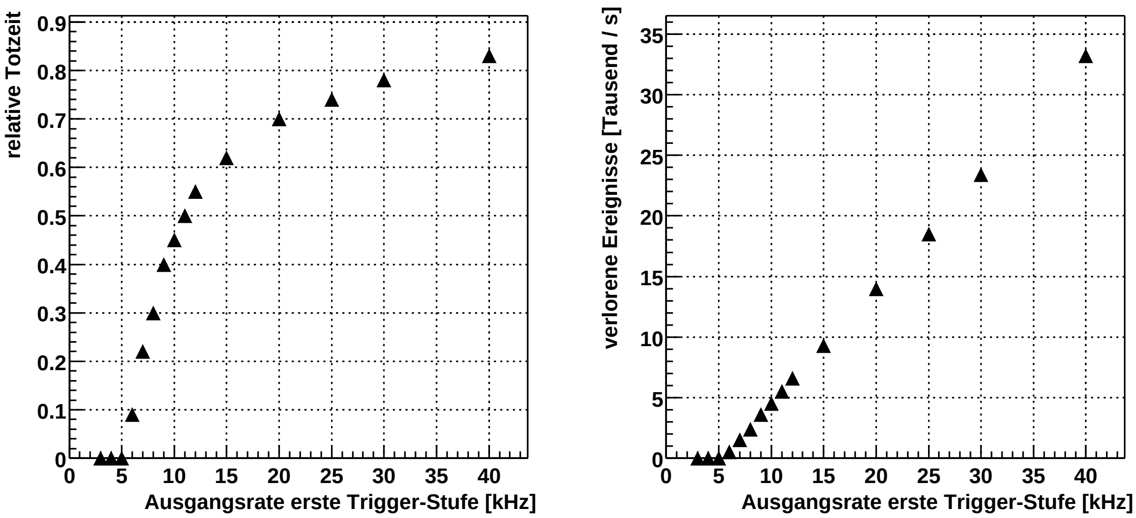



***Abbildung 5.4:*** *Die relative Totzeit (links) und die Anzahl (rechts) der Ereignisse, die infolge von DAQ-Engpässen nicht weiterverarbeitet werden können, als Funktion der Ausgangsrate des Minimum-Bias-Triggers, der hier als erste Trigger-Stufe verwendet wird.*

Das Datennahmesystem von HERA-B soll eine durchschnittliche Eingangsrate von 50 kHz in die zweite Trigger-Stufe totzeitfrei verarbeiten können. Die Leistungsfähigkeit der SHARC-Komponenten des DAQ-Systems kann möglicherweise dazu führen, dass die Zeit für das Anfordern der benötigten Daten in die Trigger-Farm und damit auch die Latenzzeit der zweiten Trigger-Stufe erheblich ansteigt. Eine derartige Limitierung kann nicht durch die Hinzunahme weiterer Trigger-Prozessoren ausgeglichen werden. Das Ziel dieses Kapitels ist es, für die SHARC-Komponenten die jeweiligen Grenzen der Eingangsrate in die zweite Trigger-Stufe zu bestimmen, die noch verarbeitet werden können, ohne ein deutliches Ansteigen der Latenzzeit zu verursachen.

## 5.2 Messung der Bandbreite des Message-Systems RPS

Der Datenaustausch zwischen Second-Level-Buffer, der Trigger-Farm und dem Event-Controller über das SHARC-Netzwerk wird mit Hilfe des Message-Systems RPS durchgeführt. Um die später in diesem Kapitel gemessenen Bandbreiten des Datennahmesystems quantitativ verstehen zu können, werden zunächst die elementaren Parameter von RPS bestimmt, die die Leistungsgrenzen von RPS charakterisieren.

Zu diesen gehören zum einen die Latenzzeiten, die für die Ausführungen bestimmter Aktionen, wie beispielsweise dem Verschicken oder dem Empfang einer RPS-Message, benötigt werden. Zum anderen kennzeichnen die maximalen Raten, mit der solche Aktionen ausgeführt werden können, die Leistungsfähigkeit von RPS. Die Unterscheidung zwischen Latenzzeiten und Ratenobergrenzen ist aus zwei Gründen notwendig. Bei jedem Message-Transfer findet nach Ausführung des eigentlichen Transfers noch eine Nachbehandlung statt, in der die für diese Operation benötigten Resourcen, z.B. Speicherplatz, wieder für neue Messages zur Verfügung gestellt werden[3]. Die dafür benötigte Zeit geht nicht in die Messung der Latenzzeiten ein. Bei der Messung der maximalen Raten macht sie sich hingegen bemerkbar. Der zweite Unterschied zwischen der Raten- und der Latenzzeitmessung ist, dass sich bei letzterer das System in der Regel nicht an seinen Leistungsgrenzen in Bezug auf die verarbeitbare Message-Rate befindet. Bei den Ratenmessungen hingegen ist es gerade das Ziel, diese Grenze zu bestimmen. In diesem Fall sind für den Message-Transfer notwendige Resourcen (z.B. Link-Ports, DMA-Kanäle, Speicherplatz) vollständig belegt. Durch das notwendige Software-Protokoll, welches solche Engpässe abfangen und behandeln muss, entsteht eine zusätzliche Belastung des Systems. Die maximalen Raten ergeben sich daher nicht unmittelbar aus den Latenzzeitmessungen. Beide Größen müssen für die jeweiligen Message-Operationen getrennt gemessen werden.

RPS-Messages können aus dem Anwenderprogramm heraus durch Aufrufe von Funktionen der RPS-Bibliothek mit Daten gefüllt, an den Zielprozess adressiert und verschickt werden. Ebenso erlauben RPS-Funktionen, aus dem Anwenderprogramm heraus zu überprüfen, ob neue Messages empfangen wurden, und gegebenenfalls auf die Daten zuzugreifen. Die Message-Operationen aus einem Anwenderprogramm heraus, im Folgenden auch oft als aktive Message-Operationen bezeichnet, müssen von den (passiven) Message-Transfers, die im Hintergrund zum Anwenderprogramm von RPS durchgeführt werden, unterschieden werden. Empfängt ein SHARC eine Message, die nicht an ihn selbst adressiert ist, so sorgt RPS automatisch für die Weiterleitung dieser Message zum Zielort. Das Anwenderprogramm muss sich nicht mit solchen Vorgängen befassen. Sie werden daher in dieser Arbeit als passive Transfers bezeichnet.

Die Zeiten und Ratengrenzen für Vorgänge aus dem Anwenderprogramm heraus sind für die Leistungsfähigkeiten des Second-Level-Buffers und des Event-Controllers von Bedeutung. Das SHARC-Netzwerk besteht aus SHARC-Prozessen, deren einzige Aufgabe das Weiterleiten einer Message zu dem betreffenden Zielprozess ist. Die passiven Message-Transfers bestimmen daher die Bandbreite und die auftretenden Latenzzeiten des SHARC-Netzwerks.

Die zu messenden Größen des RPS-Message-Systems, die die Leistungsfähigkeit von RPS kennzeichnen, sind:

1. die Latenzzeiten, die zum Senden und zum Empfangen einer Message aus dem Anwenderprogramm heraus benötigt werden (die Latenzzeiten müssen sowohl für Vorgänge über den SHARC-Link als auch über den SHARC-Bus gemessen werden),

[3]Technisch ausgedrückt handelt es sich hierbei um die Ausführung der Interrupt-Funktionen, die nach Vollendung einer DMA-Sequenz aufgerufen werden.

2. die maximalen Raten, mit der diese Operationen durchgeführt werden können,
3. die Latenzzeiten, die zum Weiterleiten einer Message innerhalb eines SHARCs benötigt werden (hierbei muss zwischen dem Weiterleiten von Link zu Link, Link zu Bus und Bus zu Link unterschieden werden),
4. die Ratengrenzen für solche Message-Transfers,
5. die maximale Bandbreite des SHARC-Busses und der SHARC-Links, die bei Benutzung von RPS zur Datenübertragung genutzt werden kann.

Zur Messung dieser Parameter wurde eine Testsoftware entwickelt. Diese besteht aus einem SHARC-Programm und einem Kontrollprozess, der auf einem beliebigen RPM-fähigen Rechner laufen kann. Der Kontrollprozess startet über RPM-Messages eine Testsequenz auf den SHARCs. Diese Message definiert für jeden einzelnen SHARC seine Aufgabe in diesem Test, wie z.B. das Senden bzw. Warten auf RPS-Messages. Die SHARCs messen mit Hilfe ihres *Timers*[4] die Zeitdauern für die betreffende Testsequenz und senden nach Abschluss des Tests diese Information an den Kontrollprozess zurück. Der Kontrollprozess kann das Testprogramm, das ausgeführt werden soll, über ein ASCII-File einlesen. Auf diese Weise lassen sich bequem lange Testprogramme ausführen und Tests für beliebige Vernetzungstopologien zwischen SHARCs durchführen. Die Tests wurden mit einem DAQ-Testsystem, das einige SHARC-Module umfasste (siehe Anhang E), durchgeführt. Die Ergebnisse dieser Tests werden im Folgenden vorgestellt.

### 5.2.1 Bestimmung der Latenzzeiten für RPS-Message-Transfers

#### Aktive Message-Transfers

In den Diagrammen 5.6 ist die Zeitdauer eines Transferzyklus zwischen zwei SHARCs über den globalen Bus dargestellt. Bei diesem Test sendet ein SHARC eine Message über den Bus zu einem zweiten SHARC auf demselben SHARC-Modul (siehe Abb. 5.5). Der Empfänger sendet unmittelbar nach Eingang der Message eine Antwort-Message an den Ausgangs-SHARC zurück. Dieser misst die Zeit, die zwischen Senden der Message und dem Empfang der Antwort-Message vergeht. Anschließend sendet er von neuem eine Message aus, um die Messung zu wiederholen. Das Aussenden und der Empfang der Messages wurde auf beiden SHARCs aus dem Anwenderprogramm heraus aktiv vollzogen.

Die Latenzzeit für einen solchen Transferzyklus setzt sich aus einem Anteil für das Senden $t^{bus}_{send}$, einer Zeitspanne $t^{bus}_{trans}$, die zum Übertragen der Daten benötigt wird, und einer Zeit $t^{bus}_{rec}$ zum Empfangen der Message zusammen. Damit ergibt sich für die Zeit $t_{loop}$ eines kompletten Zyklus:

$$t_{loop} = 2 \times (t^{bus}_{send} + t^{bus}_{trans} + t^{bus}_{rec}) \,. \tag{5.4}$$

Als $t^{bus}_{send}$ und $t^{bus}_{rec}$ werden die Zeitanteile für das Senden bzw. Empfangen einer Message angenommen, die unabhängig von der Message-Länge sind. Sie kommen durch die SHARC-interne Behandlung der Messages und durch das Handshake-Protokoll, das vor

[4]Der SHARC verfügt über einen internen Timer-Register, der bei jedem Taktzyklus um eins erniedrigt wird.

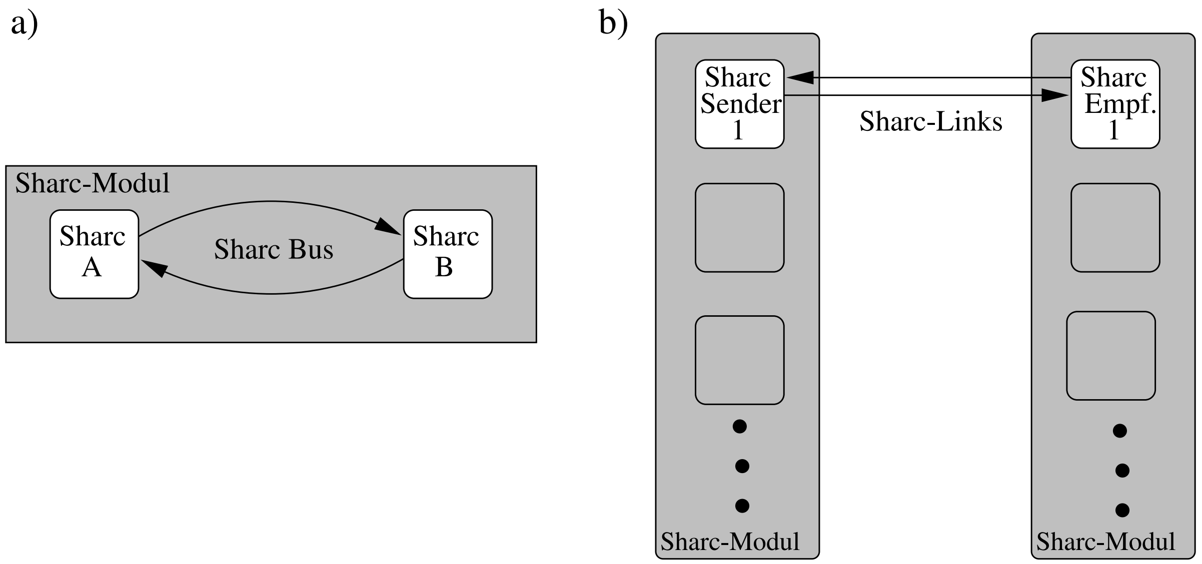



***Abbildung 5.5:*** *Konfiguration zur Bestimmung der Dauer eines kompletten Send-Empfangs-Zyklus über den SHARC-Bus (a) und über die SHARC-Links (b).*

dem Transfer der Message zwischen Sender und Empfänger durchgeführt werden muss, zu Stande. Die Übertragungszeit $t^{bus}_{trans}$ ergibt sich aus der Bandbreite des SHARC-Busses bzw. Links und ist damit proportional zur Message-Länge $L$. Für den SHARC-Bus mit einer Bandbreite von 160 Mbyte/s erhält man so für die Zeitdauer eines Zyklus:

$$t_{loop} = 2 \times \left( \frac{1}{160 \frac{Mbyte}{s}} \times L + t^{bus}_{send} + t^{bus}_{rec} \right) \ . \tag{5.5}$$

Die Zeitdauer eines Zyklus sollte damit linear mit der Message-Länge ansteigen, wobei die Steigung durch die zur Verfügung stehende Übertragungsbandbreite - in diesem Fall die Bandbreite des SHARC-Busses - gegeben ist. In Abb. 5.6 erkennt man, dass dieser lineare Zusammenhang tatsächlich vorliegt. Die der Geradenanpassung entnommene Steigung von 12.5 $\mu$s/kByte stimmt mit der Busbandbreite von 160 MByte/s überein. Aus der Zyklusdauer für Messages der Länge null[5] erhält man die Summe $t^{bus}_{send} + t^{bus}_{rec}$, die zu ca. 10 $\mu$s gemessen wurde. Eine Einzelmessung der Sendezeit $t_{send}$ oder Empfangszeit $t_{rec}$ ist nicht möglich, da keine geeignete Messkonfiguration gefunden werden kann, mit der sich beide Zeiten trennen lassen.

Die zweite Kurve in Abb. 5.6 zeigt die entsprechenden Messergebnisse für einen Sende-Empfangs-Zyklus bei Verwendung von SHARC-Links zum Message-Austausch (siehe Abb. 5.5b). Die Links wurden mit einer Frequenz von 80 MHz getaktet, so dass die Bandbreite der Links 40 MByte/s betrug. Analog zu den vorherigen Überlegungen für den Bus-Transfer, erhält man eine Abschätzung für die Summe der Sende- und Empfangszeit für die Message-Übertragung über einen Link von $t^{link}_{send} + t^{link}_{rec} = 7.8\ \mu$s. Der Geradensteigung entnimmt man eine Übertragungsrate von 37.3 MByte/s. Diese liegt geringfügig unterhalb dem erwarteten Wert von 40 MByte/s.

[5] Eine Message-Länge von null bedeutet, dass keine benutzerdefinierten Daten in dieser Message übertragen werden. Die Message besteht lediglich aus 24 Byte des Message-Headers, die für das RPS-Übertragungsprotokoll benötigt werden.

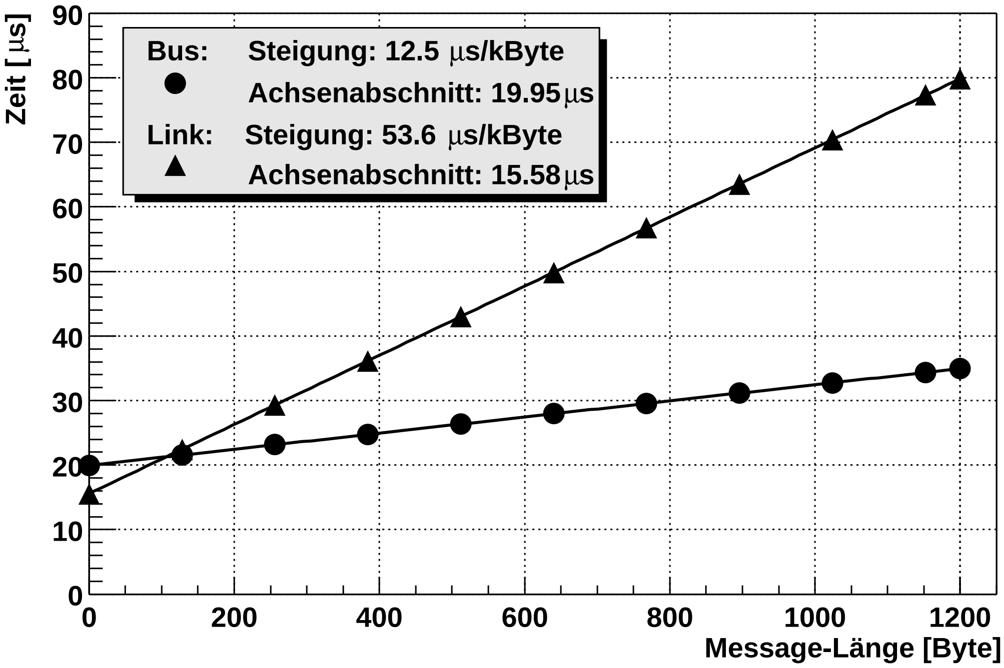



***Abbildung 5.6:*** *Messung der Zeitdauer für einen kompletten Sende-Empfangs-Zyklus in Abhängigkeit der Message-Länge für Übertragung über den Bus (Kreise) bzw. über Link (Dreiecke).*

### Passive Message-Transfers

Die Latenzzeiten für passive Message-Transfers im Hintergrund des Anwenderprogramms können über die in Abb. 5.7 skizzierten Konfigurationen gemessen werden. Wie bei den vorherigen Messungen wird die Zeitdauer für einen vollständigen Sende-Empfangs-Zyklus zwischen zwei SHARCs - in Abb. 5.7 als SHARC-A und SHARC-C bezeichnet - gemessen. Die Messages müssen diesmal jedoch über einen dritten SHARC (SHARC-B) passiv weitergeleitet werden, da Sender- und Empfänger-SHARC nicht direkt miteinander verbunden sind. Es muss dabei unterschieden werden, ob eine Message innerhalb eines SHARCs von einem Link zu einem weiteren Link weitergeleitet wird oder ob ein Transfer zwischen einem Link und dem SHARC-Bus stattfindet.

Die Latenzzeiten für passive Message-Transfers erhält man, indem von den gemessenen Zeiten für Message-Zyklen mit zusätzlichem passiven Transfer die Werte, die man für einen direkten Message-Zyklus gemessen hat, subtrahiert werden. In Abb. 5.8 sind die auf diese Weise bestimmten Werte aufgetragen. Die Zeitdauer zum Weiterleiten einer leeren Message beträgt demnach für Bus-zu-Link-Transfers 5.11 $\mu$s. Für das Link-zu-Link-Weiterleiten erhält man einen Wert von 4.0 $\mu$s.

Bei der Latenzzeitmessung für Transfers zwischen Bus und Link wird die Message einmal von Bus zu einem Link und einmal in umgekehrter Richtung weitergegeben. Die in Abb. 5.8 dargestellten Werte sind daher Mittelwerte dieser beiden Transfervarianten. Eine getrennte Messung der beiden Vorgänge ist nicht möglich.

Die Steigungen der gemessenen Zeitverläufe ergeben sich wiederum aus der Link-Bandbreite bzw. aus dem Mittelwert aus der Übertragungsdauer über Link und Bus.

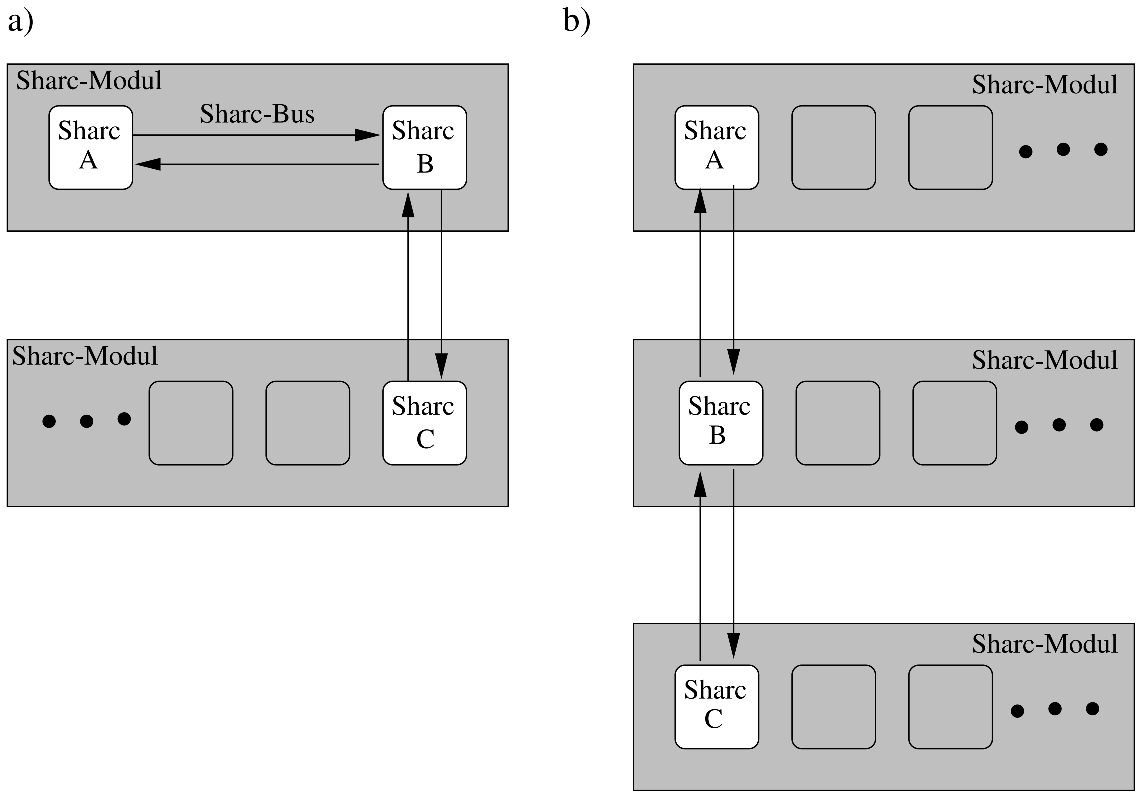



*__Abbildung 5.7:__ Konfiguration zur Bestimmung der Zeit zum passiven Weiterleiten von Messages für a) Bus-zu-Link- und b) Link-zu-Link-Transfers.*

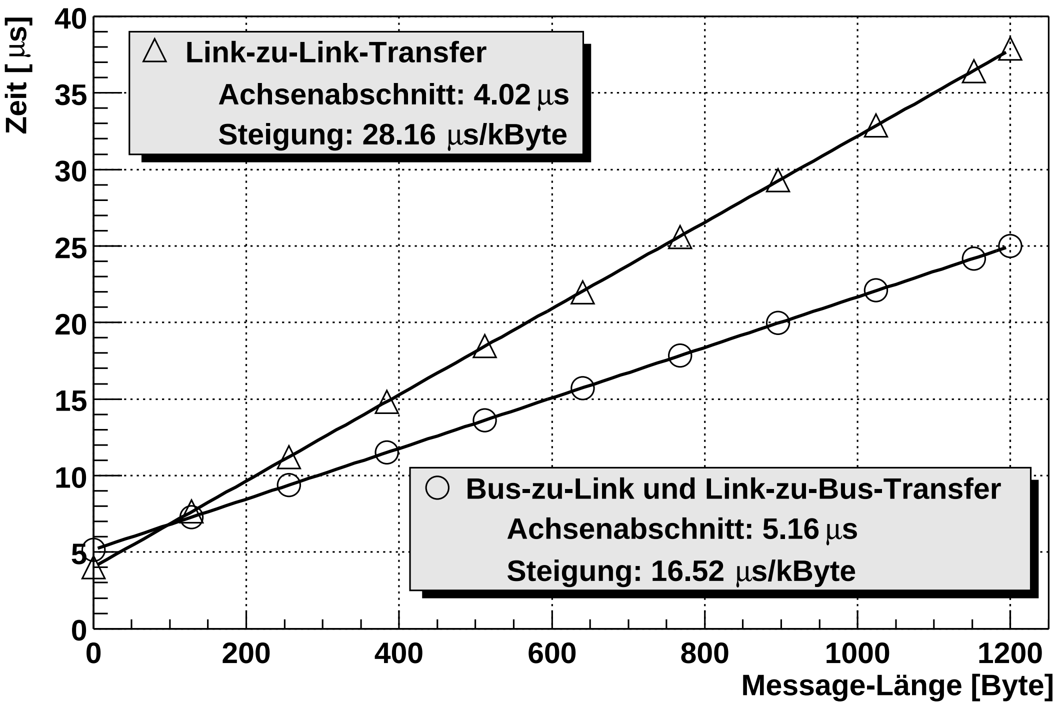



*__Abbildung 5.8:__ Zeitdauer für passives Weiterleiten über einen Bus-zu-Link-Knoten (Kreise) bzw. Link-zu-Link-Knoten (Dreiecke).*

Der Vollständigkeit halber sei hier noch der Wert von 6.37 $\mu$s für einen passiven Bus-zu-Bus-Transfer angegeben. Dieser Vorgang wird zwar im tatsächlichen Datennahmesystem niemals verwendet werden, weil die SHARCs, die über einen Bus verbunden sind, stets direkt miteinander kommunizieren können. Er stellt jedoch eine untere Grenze für die Latenzzeiten von Sende- und Empfangsvorgänge aus dem Anwenderprogramm heraus dar. Die mittlere Zeitdauer für Transfers zwischen Bus und Link entspricht dem Mittelwert der reinen Link- bzw. reinen Bus-Transfers.

### 5.2.2 Bestimmung der Transaktionsratenlimits

Bei allen bisher gezeigten Messungen befand sich stets nur eine Message im Umlauf. Eine weitere Message wurde immer erst dann abgeschickt, wenn die vorherige bereits empfangen worden war. Die Ratengrenzen für Message-Operationen können gemessen werden, indem Messages von einem oder mehreren Sendern mit größtmöglicher Rate verschickt werden. Der Sender wartet nicht auf eine Antwort-Message vom Empfänger, sondern schickt, sobald eine Message ausgesandt worden ist, sofort die nächste ab. Der Empfänger-SHARC beantwortet die eingegangenen Messages nicht. Stattdessen geht er unmittelbar nach Empfang einer Message wieder in Empfangsbereitschaft. Wie bei den Messungen der Latenzzeiten muss man auch hier zwischen aktiven Sende- und Empfangsprozessen aus dem Anwenderprogramm heraus und passiven Massage-Transfers unterscheiden.

#### Aktive Transfers über den SHARC-Bus

Zur Bestimmung der Ratengrenze für aktive Sende- und Empfangsprozesse kann eine Messung entsprechend der in Abb. 5.9a dargestellten Konfiguration durchgeführt werden. Ein als Sender verwendeter SHARC sendet hierbei an einen oder abwechselnd an mehrere Empfänger Messages mit maximaler Frequenz. Die Ergebnisse dieser Messung sind in Abb. 5.10 zu sehen. Die erhaltenen Maximalfrequenzen sind im linken Diagramm in Abhängigkeit der Message-Länge aufgezeichnet. Das rechte Diagramm zeigt die dabei übertragenen Datenmengen. Die Messung wurde für drei verschiedene Konfigurationen durchgeführt, bei denen jeweils ein, zwei bzw. fünf SHARCs als Empfänger benutzt wurden.

Man erkennt, dass bei Verwendung zweier Empfänger die Rate deutlich höher ist als bei der Benutzung eines Empfängers. Dies zeigt, dass die Maximalfrequenz, mit der Messages auf einem SHARC empfangen werden können, kleiner ist als die maximale Sendefrequenz. Bei der Verwendung eines einzelnen Empfängers ist die Message-Frequenz durch den Empfänger-SHARC begrenzt. Dieser kann mit einer maximalen Rate von ca. 122 kHz Messages empfangen. Durch die Hinzunahme eines zweiten Empfängers wird die Empfangsleistung erhöht, so dass die Maximalrate steigt. Eine weitere Erhöhung der Empfängerzahl auf mehr als zwei führt jedoch zu keiner weiteren Verbesserung der Kommunikationsgeschwindigkeit. Dies verdeutlicht, dass bereits bei zwei Empfängern deren gemeinsame Empfangsrate so groß ist, dass hier die Frequenz durch die Sendeleistung des einzelnen Sende-SHARCs begrenzt ist. Für diese wird hier ein Ratenlimit für kurze Messages von ca. 167 kHz gemessen.

Die minimalen Zeiten auf einem SHARC, die zwischen dem Aussenden bzw. Empfangen zweier Messages im Mittel vergehen, ergeben sich damit zu 6 $\mu$s bzw. ca. 8.2 $\mu$s.

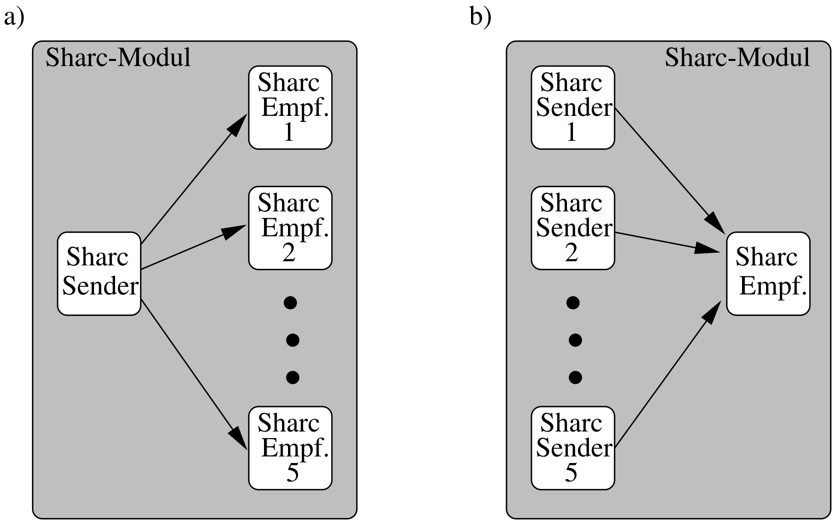



***Abbildung 5.9:*** *Konfigurationen zur Messung der Transaktionsratenlimitierungen für das Senden bzw. Empfangen einer Message aus dem Anwenderprogramm heraus.*

Die Summe dieser beiden Werte ist etwa um 4 $\mu$s höher als die im vorigen Abschnitt gemessenen Werte der Latenzzeiten für das Senden und Empfangen einer Message bei unbelastetem System. Eine solche Erhöhung der Bearbeitungszeiten bei der Ratenmessung gegenüber der Latenzzeitmessung wird aus bereits genannten Gründen (vgl. Seite 96) erwartet.

Die maximale Senderate bleibt auf einem Message-Längenbereich bis zu ca. 800 Byte annähernd konstant, sieht man von leichten Schwankungen zwischen 155 und 165 kHz ab. Die Rate ist hier durch den konstanten Zeitaufwand begrenzt, der zur Vorbereitung einer Message-Operation bzw. zur Ausführung der Interrupt-gesteuerten RPS-Funktionen, die nach Durchführung eines Message-Transfers gerufen werden, benötigt wird. Die leichten Schwankungen in diesem Bereich werden durch das relative Timing zwischen dem Anwenderprogramm und den durch Interrupts aufgerufenen Funktionen verursacht.

Bei großen Message-Längen fällt die Frequenz ab. In diesem Längenbereich bestimmt die Bandbreite des SHARC-Busses die Rate des Message-Verkehrs. Man erkennt dies anhand der Sättigung der übertragenen Datenmenge (rechtes Diagramm Abb. 5.10). In diesem Bereich sind die konstanten Zeitanteile zur Vorbereitung und Nachbehandlung eines Message-Transfers kleiner als die Zeit, die zur Übertragung der Daten über den Bus benötigt wird. Der SHARC ist prinzipiell zur Aussendung oder Empfang einer neuen Message bereit, doch der I/O-Prozessor ist noch mit der Übertragung der vorherigen Message beschäftigt.

Die physikalische Bandbreite des SHARC-Busses beträgt 160 MByte/s. Bei den in Abb. 5.10 gezeigten Messungen lassen sich aber auch bei langen Messages nicht mehr als ca. 140 MByte/s über den Bus übertragen. Ein Grund dafür ist, dass nur ein einzelner Empfänger bei der Messung verwendet wird. Dieser benötigt nach Empfang einer Message eine gewisse Zeit, um wieder erneut in Empfangsbereitschaft zu gehen. Während dieser Zeit werden keine Daten über den Bus übertragen.

Dieses Problem lässt sich umgehen, indem eine Messung mit der in Abb. 5.11 gezeigten Konfiguration durchgeführt wird. Hierbei werden drei SHARCs als Sender ver-

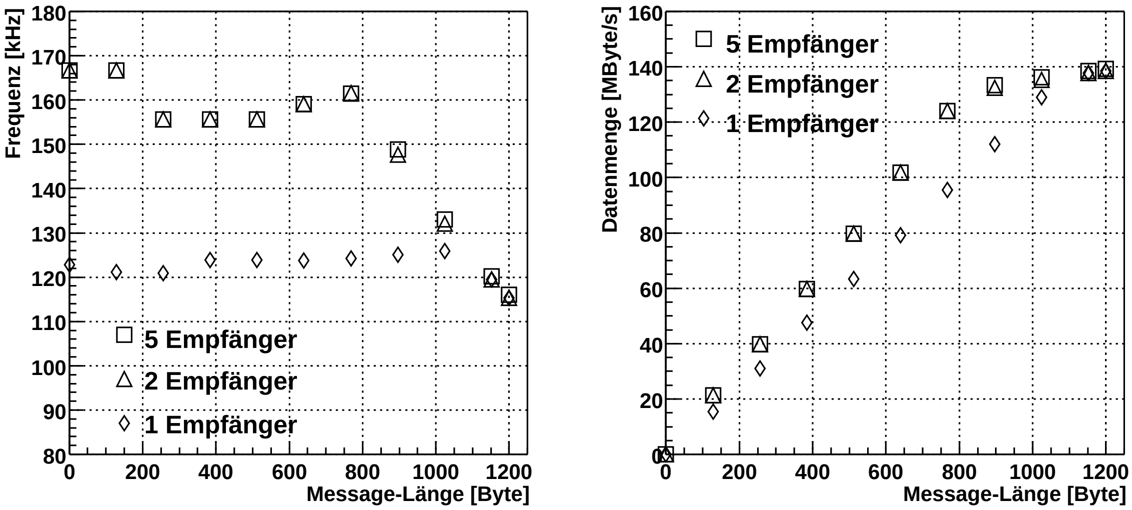



***Abbildung 5.10:*** *Messung des Transaktionsratenlimits für die Aussendung und den Empfang einer Message über den SHARC-Bus - bei der vorliegenden Messung sandte ein SHARC an einen bzw. mehrere Empfänger Messages.*

wendet, die parallel jeweils an einen Empfänger Messages senden. Bei diesem Test sollte bei größeren Message-Längen zu jeder Zeit immer einer der Sender und der zugehörige Empfänger in Sende- bzw. Empfangsbereitschaft sein. Das Ergebnis dieser Messung ist in Abb. 5.12 dargestellt. Für kurze Messages ist die Transferrate durch die Empfangsrate der drei Empfänger-SHARCs limitiert. Ab einer Länge von ca. 400 Byte schränkt die Bandbreite des SHARC-Busses den Datentransfer ein. Die über den Bus transferierte Datenmenge steigt für Message-Längen zwischen 400 und 1200 Byte von ca. 140 MByte/s bis auf 150 MByte/s an. Auch hier kann nicht die komplette Busbandbreite von 160 MByte/s ausgenutzt werden. Die Ursache hierfür ist, dass vor jedem Message-Transfer ein Handshake-Protokoll zwischen Sender und Empfänger stattfindet, welches kurzeitig den SHARC-Bus belegt. Nach Ausführung dieses Handshakes muss der Sender die DMA-Sequenz für die Übertragung der eigentlichen Message vorbereiten, was zu einer weiteren Zeitverzögerung führt, während der der Bus für kurze Zeit nicht benutzt wird. Die mit Hilfe von RPS ausnutzbare Busbandbreite liegt abhängig von der Message-Länge zwischen 140 und 150 MByte/s. Bei Verwendung längerer Messages muss zur Übertragung der gleichen Datenmenge weniger oft das Handshake-Protokoll für den Message-Transfer aufgerufen werden, so dass ein geringerer Anteil der Busbandbreite durch dieses verbraucht wird. Die nutzbare Busbandbreite steigt daher mit der Message-Länge an.

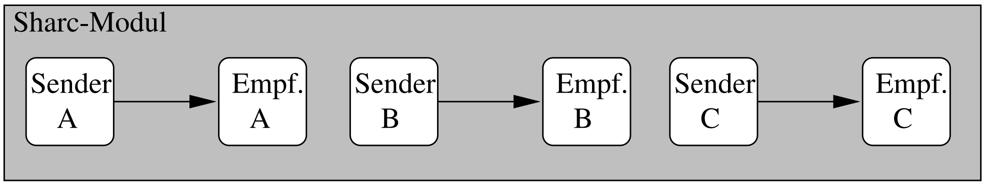
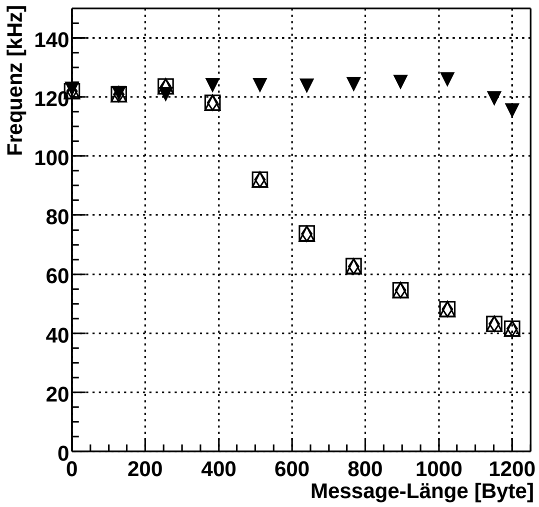



***Abbildung 5.11:*** *Messanordnung zur Bestimmung der maximal über den Bus übertragbaren Datenmenge.*



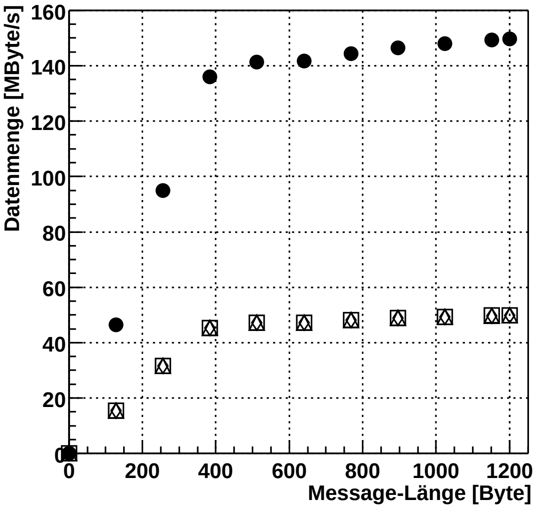




***Abbildung 5.12:*** *Maximale Message-Raten und übertragene Datenmengen bei einer Messung gemäß Abb. 5.11. Die offenen Symbole zeigen die Messwerte für die einzelnen Sende-SHARCs. Im rechten Diagramm ist die übertragene Gesamtdatenmenge aller drei Sender durch die gefüllten Kreise dargestellt. Die Dreiecke im linken Diagramm zeigen die Ratengrenze bei konkurrenzloser Benutzung des SHARC-Busses durch einen einzelnen Sender.*

Das linke Diagramm zeigt die Raten der drei Sende-SHARCs (offene Symbole). Alle drei Sender können mit gleicher Rate Messages verschicken. Dies ist durch die rotierenden Buszugriffsprioritäten der einzelnen SHARCs auf einem SHARC-Modul garantiert. Die Buszugriffsprioritäten legen fest, in welcher Reihenfolge die SHARCs den Bus benutzen dürfen, falls mehrere SHARCs gleichzeitig versuchen einen Buszugriff durchzuführen. Es kann zwischen einem Protokoll, bei dem jeder SHARC auf einem Modul eine feste Priorität besitzt, und einem Protokoll mit rotierenden Prioritäten - ein SHARC der bei einem Zugriff die höchste Priorität hatte, besitzt beim nächsten Zugriff die niedrigste Priorität -, gewählt werden. Zum Vergleich ist in diesem Diagramm ebenfalls die Ratengrenze aufgetragen (gefüllte Dreiecke), die man bei Message-Transfers von einem Sender zu einem Empfänger ohne parallele Benutzung des Busses durch andere SHARCs erhält. Für kurze Messages, bei denen die Bandbreite des Busses zu keiner Limitierung der Rate führt, besteht kein Unterschied, ob gleichzeitig andere SHARCs den Bus benutzen. Dies zeigt, dass durch das Buszugriffsprotokoll die Leistungsfähigkeit nicht vermindert wird. Misst man hingegen die Latenzzeiten für den Transfer einer einzelnen Message bei gleichzeitiger Benutzung des Busses durch andere SHARCs, so beobachtet man eine geringfügige Erhöhung der Latenzzeit (ohne Abbildung). Der Sender muss, ist der Bus gerade belegt, mit dem Aussenden der Message warten, bis er gemäß dem Zugriffsprotokoll an die Reihe kommt. Das Ausmaß dieser Latenzzeitvergrößerung ergibt sich quantitativ unmittelbar aus der Wahrscheinlichkeit, dass der Bus zu einem beliebigen Augenblick durch einen anderen SHARC belegt ist, und der durchschnittlichen Länge der Messages.

Eine weitere Messung wurde entsprechend Konfiguration 5.9b durchgeführt, bei der nun mehrere SHARCs Messages an einen einzelnen Empfänger senden. Bei einer solchen Messung zeigt sich, dass die maximale Message-Rate, wie gemäß vorhergehender Messung

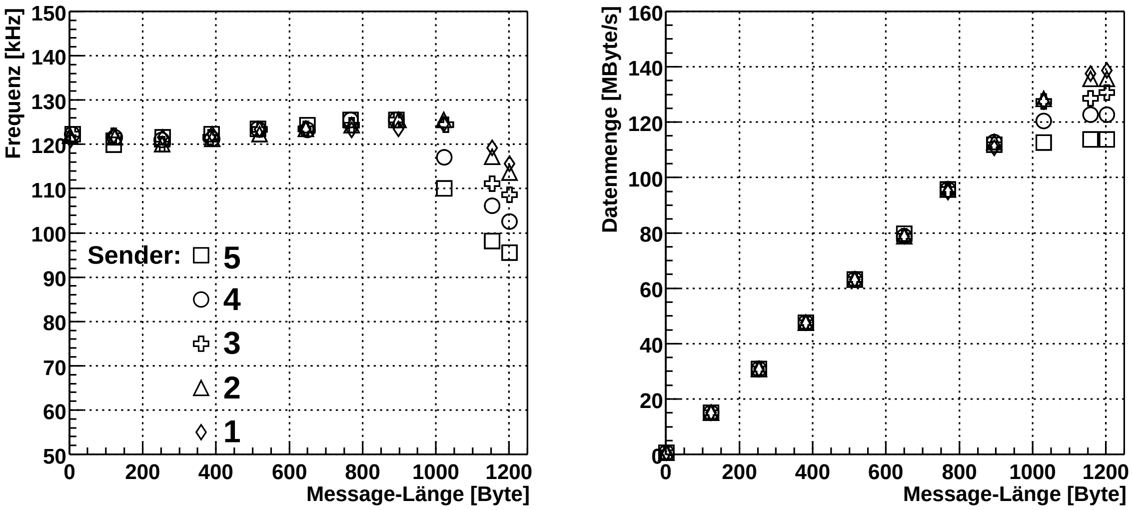



***Abbildung 5.13:*** *Transaktionsratenmessung für das Senden und Empfangen von Messages über den SHARC-Bus. Ein oder mehrere SHARCs sendeten hierbei Messages an einen einzelnen Empfänger.*

zu erwarten war, unabhänig von der Anzahl der verwendeten Sender bei ca. 122 kHz liegt, sieht man von der Ratenreduzierung bei sehr langen Messages ab (siehe Abb. 5.13). Die Message-Rate ist von der Empfangsrate des Empfänger-SHARCs begrenzt. Bei großen Message-Längen wird die Bandbreitenlimitierung des SHARC-Busses spürbar. Es zeigt sich, dass je mehr SHARCs parallel versuchen, Daten an den Empfänger-SHARC zu senden, desto geringer ist die Busbandbreite, die sich mit RPS ausnutzen lässt.

### Aktive und passive Transfers über Link

Zur Messung der Ratengrenzen für Link-Operationen kann ein Testaufbau, wie er in Abb. 5.14 skizziert ist, verwendet werden. In Tabelle 5.1 sind für verschiedene Datenwege die gemessenen Ratengrenzen über diese Wege für leere Messages aufgelistet.

Werden Daten von einem einzelnen Sender zu einem Empfänger geschickt, so beträgt die maximale Rate 165 kHz. Wird die Empfangsleistung dadurch erhöht, dass zwei Empfänger (E2 und E3) parallel zum Empfang bereitstehen, so erhöht sich die Rate auf 189 kHz. Dies zeigt, dass im ersten Fall die Rate durch den Empfang über Link begrenzt ist. Die Grenze von 189 kHz stellt hingegen die maximale Rate für aktives Senden über einen Link dar. Diese Begrenzung auf 189 kHz kann nicht durch die passiven Transfers in den Switch-SHARCs verursacht werden. Senden nämlich zusätzlich auch die beiden weiteren Sender, S2 und S3, Messages zu den Empfängern E4 bzw. E5, so ergibt sich eine Gesamtrate aller drei Sender von ca. 315 kHz. Diese wird vollständig innerhalb eines SHARCs (Switch-B) von einem Empfangs-Link zu einem Sende-Link weitergeleitet.

Die gemessenen Raten und übertragenen Datenmengen sind in den oberen beiden Diagrammen von Abb. 5.15 in Abhängigkeit von der Message-Länge gezeigt. Der Kurvenverlauf der übertragenen Gesamtdatenmenge zeigt bereits für Messages oberhalb 200 Byte Länge einen Übergang von einem zunächst steilen Anstieg in einen Sättigungsbereich. Wie auch bei Übertragungen über den Bus ist die übertragene Datenmenge

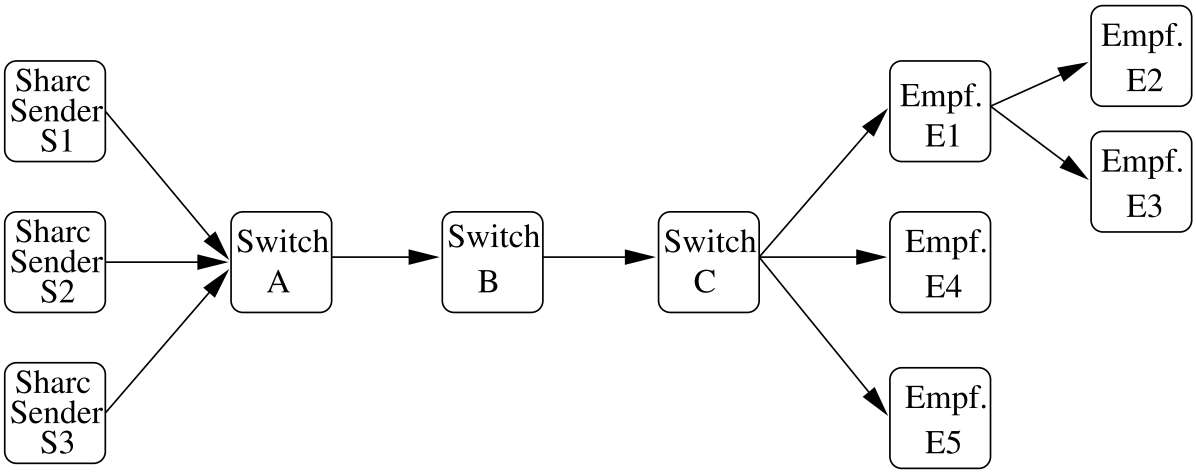



***Abbildung 5.14:*** *Testaufbau zur Bestimmung der Transaktionsratenlimits für Message-Transfers über die SHARC-Links.*

| | Message-Weg | Rate [kHz] |
|---|---|---|
| 1. | Sender 1 → Empfänger 1 | 165 kHz |
| 2. | Sender 2 → Empfänger 4 | 165 kHz |
| 3. | Sender 3 → Empfänger 5 | 165 kHz |
| 4. | Sender 1 → Empfänger 2 und 3 | 189 kHz |
| 5. | Sender 1 → Empfänger 2 und 3 | 189 kHz |
| | Sender 2 → Empfänger 4 | 70 kHz |
| | Sender 3 → Empfänger 5 | 56 kHz |
| | gesamt Rate: | 315 kHz |

***Tabelle 5.1:*** *Maximale Message-Raten für die in Abb. 5.14 gezeigte Testkonfiguration.*

von der zur Verfügung stehende Bandbreite limitiert, die hier durch die beiden Link-Verbindungen zwischen Switch-A und Switch-B und zwischen Switch-B und Switch-C gegeben ist. Die Bandbreite eines Links beträgt theoretisch 40 MByte/s. Wie beim Bus kann wegen des RPS-Übertragungsprotokolls die Bandbreite nicht vollständig von RPS ausgenutzt werden. Die Messungen ergeben, dass ca. 34-35 MByte/s mit Hilfe von RPS über einen SHARC-Link übertragen werden können. Die von RPS ausnutzbare Linkbandbreite steigt wie bei Busbenutzung mit der Message-Länge leicht an, da die gleiche Datenmenge mit weniger Messages übertragen werden kann.

Die beiden mittleren Diagramme in Abb. 5.15 zeigen eine zu den oberen Diagrammen analoge Messung, bei der jedoch die SHARCs Switch-B und Switch-C (siehe Abb. 5.14) weggelassen wurden. Die Empfänger-SHARCs E1, E4 und E5 sind über drei Links direkt an Switch-A angeschlossen, so dass dieser drei Links als Eingänge und drei als Ausgänge benutzt. Man misst bei einer solchen Konfiguration für leere Messages die gleichen Ratengrenzen wie bei der vorangegangenen Messung. Die Grenze von 315 kHz stellt damit die maximale Rate für das Weiterleiten von Messages innerhalb eines SHARC von Link zu Link dar. Dieser Grenzwert gilt unabhängig davon, ob nur ein Eingangs- und ein Ausgangs-Link zur Verfügung stehen oder mehrere Links parallel verwendet werden.

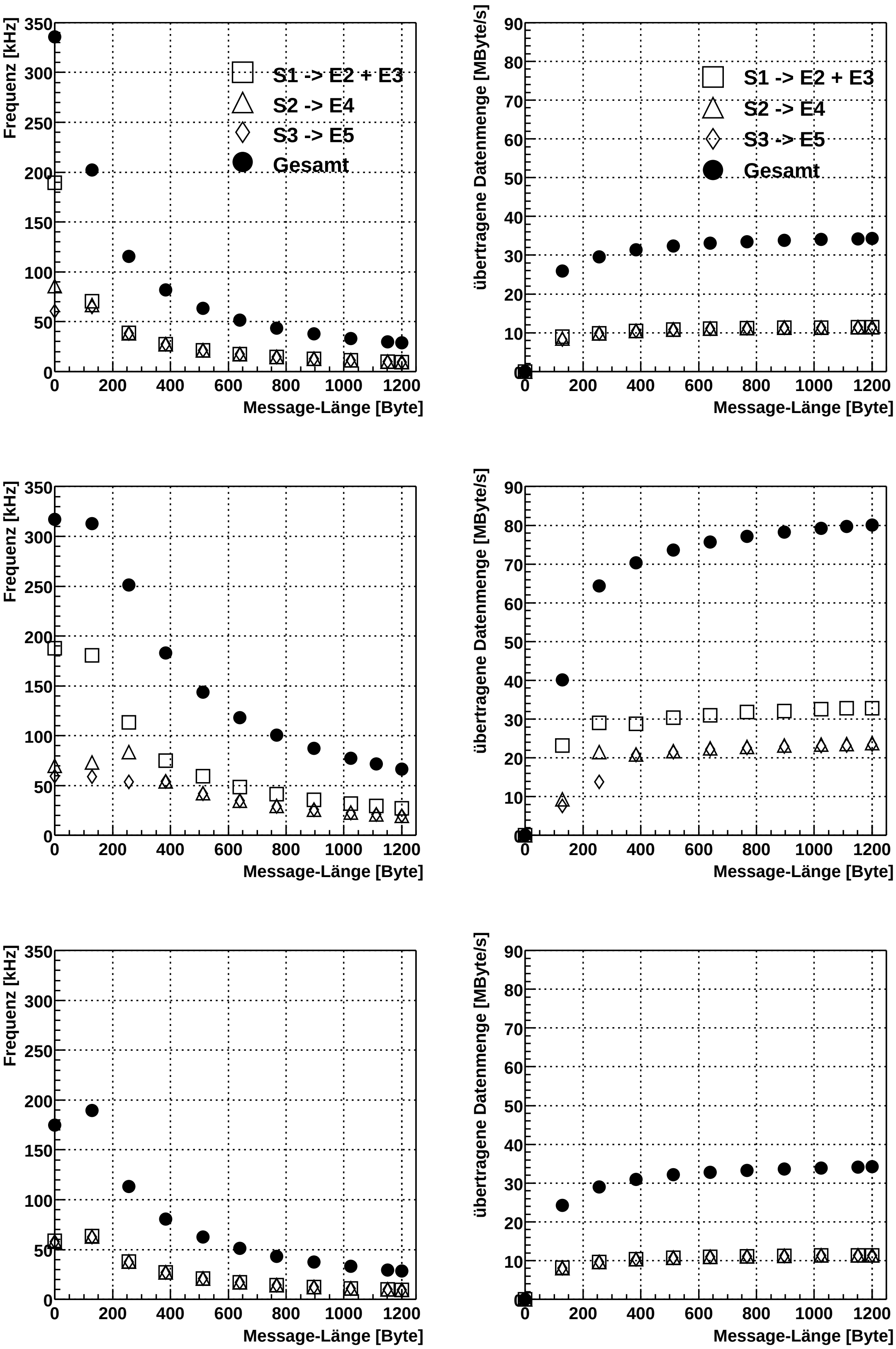



***Abbildung 5.15:*** *Messergebnisse zur Bestimmung der Transaktionsratengrenzen für Message-Verkehr über Links: die linken Diagramme zeigen jeweils die Ratengrenzen für verschiedene Testkonfigurationen, die rechten Diagramme die daraus resultierenden Bandbreiten.*

Bei letzterer Messung fällt die Rate hingegen nicht so stark mit der Message-Länge ab wie bei der Messung, bei der Switch-B nur ein Eingangs- und ein Ausgangs-Link besitzt. Durch die parallele Benutzung mehrerer Links steht eine größere Gesamtbandbreite zur Verfügung. Die Rate wird schwächer durch die limitierte Bandbreite reduziert. Die übertragene Datenmenge konvergiert gegen einen Wert von ca. 80 MByte/s (mittleres rechtes Diagramm von Abb. 5.15). Dieser Grenzwert liegt unterhalb des dreifachen Wertes der ausnutzbaren Bandbreite eines Links, was man zunächst als maximal übertragbare Datenmenge erwarten würde. Die Bandbreiten der drei Links können also nicht gleichzeitig vollständig ausgelastet werden. Der Grund hierfür ist eine Begrenzung der Bandbreite durch den internen SHARC-Bus von Switch-A. Dieser Bus verbindet in einem SHARC I/O-Prozessor mit dem internen Speicher (vgl. Abb. 4.1). Alle in Switch-A einlaufenden Messages werden von den Link-Ports über den internen Bus in den SHARC-Speicher geschrieben und zum Weitersenden wieder über den internen Bus an den Ausgangs-Link gegeben. Der SHARC-interne Bus besitzt eine Bandbreite von 160 MByte/s, falls er wie bei RPS im 32-Bit-Modus verwendet wird. Da jede Message, die weitergeleitet wird, den Bus zweifach belegt, - einmal beim Empfangen, einmal beim Aussenden - begrenzt der interne Bus die Datenmenge, die von einem SHARC mittels RPS weitergeleitet werden kann, auf 80 MByte/s. Die Messung zeigt, dass der interne Bus durch RPS maximal ausgenutzt wird.

### Einfluss unterschiedlicher DMA-Interrupt-Prioritäten

Eine zusätzliche Schwierigkeit bei der Benutzung der SHARC-Links entsteht durch die unterschiedlichen Interrupt-Prioritäten der DMA-Kanäle, die den Link-Ports zugeordnet sind. Der DMA-Kanal für Link-Port 1 hat hierbei die höchste und der für Port 6 die niedrigste Priorität. Die Prioritäten der anderen Links befinden sich entsprechend ihrer Nummerierung zwischen diesen beiden. Die Interrupts treten auf, wenn die Aussendung einer Message vollständig ausgeführt wurde. Durch die Interrupts werden, wie bereits erwähnt wurde, Funktionen aufgerufen, die die für diese Message verwendeten Resourcen wieder für neu ankommende Messages zur Verfügung stellen. Treten mehrere Interrupts gleichzeitig auf, so werden die zugehörigen Funktionen in der Reihenfolge der Interrupt-Prioritäten ausgeführt.

Bei den in Abb. 5.15 gezeigten Messungen besitzen jeweils die für den Datenweg von S1 zu E2 und E3 benutzten Link-Ports die höheren Prioritäten gegenüber den beiden anderen getesteten Message-Wegen. Dies bewirkt, dass bei parallelem Betrieb aller drei Sender S1 mit der ihm maximal möglichen Rate von 189 kHz senden kann. Sender S1 wird nicht vom parallel laufenden Verkehr der beiden weiteren Sender S2 und S3 beeinflusst. Diese können hingegen nicht mit maximaler Rate - diese wäre jeweils 165 kHz - senden, da die Transaktionsrate in den Switch-SHARCs die Gesamtrate auf 315 kHz begrenzt. Der Ratenverlust durch die Switch-SHARCs wird also nicht gleichmäßig auf die drei Sender verteilt. Der Sender, der die höchsten Prioritäten benutzt, kann verlustfrei arbeiten. S2 und S3 müssen sich die restliche Switch-Leistung teilen, wobei S2 die höheren Prioritäten gegenüber S3 zur Verfügung stehen und er daher besser abschneidet. Wiederholt man die Messung, vertauscht aber die Reihenfolge der verwendeten Links für die einzelnen Sendewege, so lässt sich dementsprechend die Aufteilung der Switch-Leistung auf die einzelnen Sender verändern.

Auf eine detaillierte Studie der Einflüsse durch die Interrupt-Prioritäten auf die Leistungsfähigkeit des SHARC-Netzwerks soll hier verzichtet werden. Die in den unteren Diagrammen von Abb. 5.15 dargestellte Messung zeigt aber, dass die Prioritäten jedoch bei der Verkabelung des SHARC-Netzwerks von Bedeutung sind. Die Konfiguration bei dieser Messung entspricht dem in Abb. 5.14 skizzierten Aufbau. Bei der in den oberen Diagrammen von Abb. 5.15 durchgeführten Messungen besitzt der Empfangs-Link-Port in Switch-B eine geringerer Priorität als der Ausgangs-Link. Die in den unteren Diagrammen gezeigten Ergebnisse erhält man, wenn diese Prioritätsreihenfolge vertauscht wird, also der Eingangs-Link im Vergleich zum Ausgang die höhere Interrupt-Priorität hat. Die maximale Transaktionsrate für den passiven Link-zu-Link-Transfer für leere Messages in Switch-B halbiert sich in diesem Fall gegenüber dem vorher erzielten Ergebnis.

Dieser Effekt erscheint sehr groß. Seine Auswirkung auf die Leistungsfähigkeit des DAQ-Systems ist jedoch gering, da nur ein kleiner Anteil des Message-Transfers direkt von Link-zu-Link durchgeführt wird. Wegen der sechs auf einem Modul befindlichen SHARCs, werden im Mittel ca. 5/6 aller Message-Transfers zwischen Bus und Link und nicht von Link zu Link durchgeführt. Außerdem ist die Leistungsfähigkeit nur für sehr kurze Messages eingeschränkt, da bei längeren Messages die Rate durch die Bandbreite der Links begrenzt ist.

### Passive Transfers zwischen Bus und Link

Der Hauptteil der Message-Transfers im SHARC-Netzwerk findet für jeden SHARC des Netzwerks zwischen Link und Bus statt. Die Geschwindigkeit, mit der solche Transfers durchgeführt werden können, bestimmt daher ganz wesentlich die Leistungsfähigkeit des gesamten SHARC-Netzwerks.

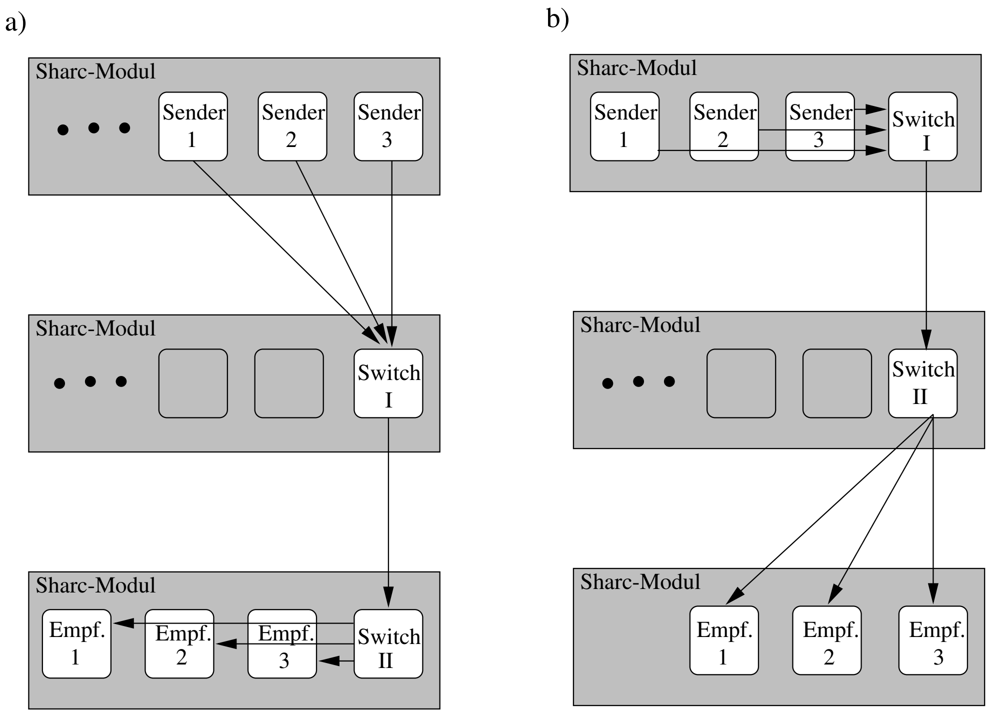



***Abbildung 5.16:*** *Messkonfigurationen zur Bestimmung der Transaktionsratenlimits für passiven Message-Transfer zwischen Bus und Link: a) Link zu Bus, b) Bus zu Link.*

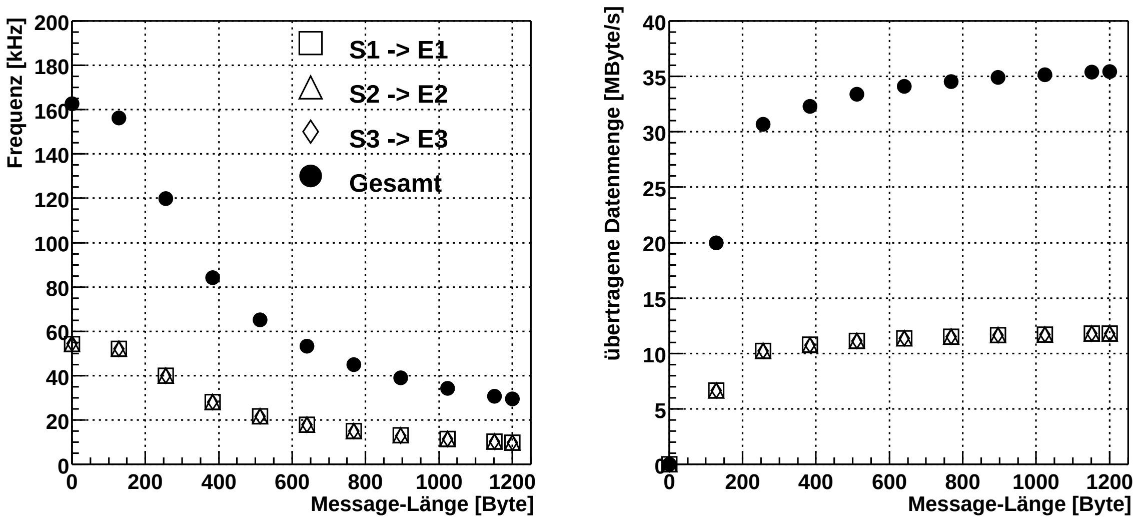



***Abbildung 5.17:*** *Messung gemäß Abb. 5.16a zur Bestimmung der maximalen Rate für Link-zu-Bus-Message-Transfers.*

Um diese Transaktionsratengrenzen zwischen Link und Bus zu bestimmen, wurden Messungen mit den in Abb. 5.16 dargestellten Konfigurationen durchgeführt. Bei dem in 5.16a abgebildeten Messaufbau werden Messages mit maximaler Rate an mehrere SHARCs auf einem weiteren SHARC-Modul verschickt. Um die Empfänger zu erreichen, müssen die Messages in dem in der Skizze als Switch-II bezeichneten SHARC von Link auf den Bus weitergeleitet werden. Die Verwendung von drei parallel arbeitenden Sendern auf einem dritten SHARC-Modul soll in diesem Aufbau gewährleisten, dass die Rate nicht eventuell durch die Sendeleistung eines einzelnen Senders eingeschränkt ist. Die beiden Diagramme 5.17 zeigen das Ergebnis einer solchen Messung. Die Gesamtrate für kurze Messages liegt bei ca. 162 kHz. Aus den vorher durchgeführten Messungen ist jedoch bekannt, dass sowohl die Senderate über Link, die Link-zu-Link-Transferrate als auch die gemeinsame Empfangsrate dreier SHARCs über den Bus größer als 162 kHz sind. Die Limitierung auf 162 kHz muss daher durch die passiven Transferprozesse in Switch-II verursacht werden. Es handelt sich somit um das Transaktionslimit für das passive Weiterleiten von Link zu Bus.

Um die Transaktionsrate für Bus-zu-Link-Transfers zu bestimmen, kann eine Messung in umgekehrter Richtung durchgeführt werden (siehe Abb. 5.16b). Drei SHARCs senden jeweils an einen unterschiedlichen Empfänger-SHARC Messages. Auf dem Weg dorthin werden die Messages in Switch-I vom Bus auf einen Link umgeleitet. Die drei an Switch-II angeschlossenen Empfänger gewährleisten, dass die Rate nicht durch die Empfangskapazitäten der SHARCs reduziert ist. Das Ergebnis dieser Messung ist in Abb. 5.18 zu sehen. Die Transaktionsrate für leere Messages beträgt nur ca. 142 kHz. Diese Limitierung muss durch die Message-Transfers von Bus zu Link in Switch-I verursacht werden. Dieser Wert stellt die niedrigste Ratengrenze unter den verschiedenen Arten von Message-Transfervorgängen dar. Es ist also zu erwarten, dass genau dieser Wert das Transaktionslimit des SHARC-Netzwerks festlegt. Es ist zu beachten, dass im SHARC-Netzwerk jede Message zwischen Trigger-Farm und Second-Level-Buffer und ebenso in umgekehrter Richtung, die in einem SHARC von einem Link auf den Bus transferiert wird, an anderer

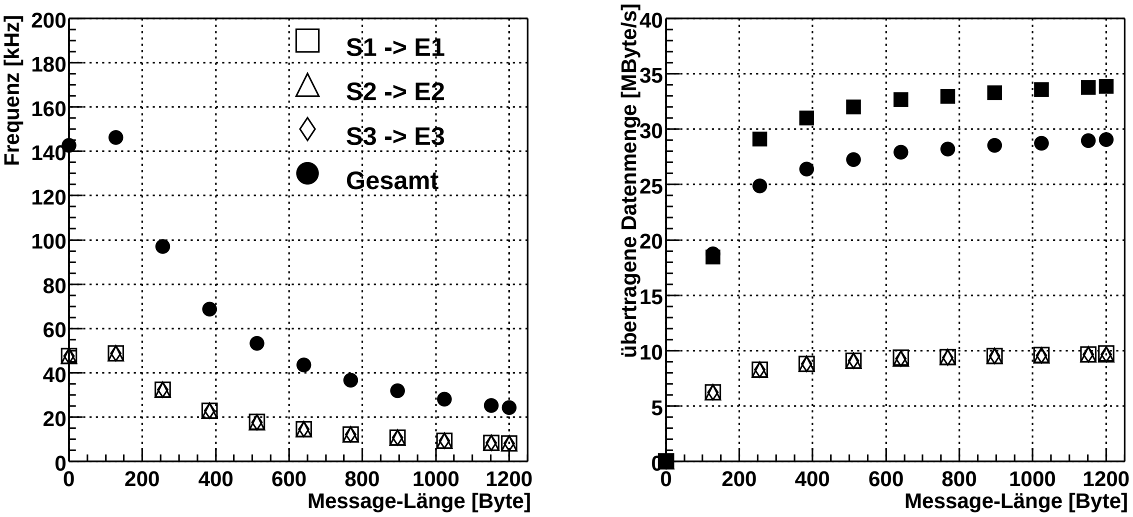



***Abbildung 5.18:*** *Messung zur Bestimmung des Transaktionslimits für Message-Transfers von Bus zu Link. Die unterschiedlichen gefüllten Symbole im rechten Diagramm zeigen die Gesamtbandbreiten bei Benutzung verschiedener Link-Ports und damit unterschiedener Interrupt-Prioritäten.*

Stelle auf demselben SHARC-Modul vom Bus zu einem Link umgeleitet werden muss. Die Chance, dass eine Message nur über Link-zu-Link-Transfers zum Zielort weitergeleitet werden kann, ist sehr gering: ca. 1:36, da jeweils zwei Switch-Module durchlaufen werden müssen. Beinahe jede RPS-Message über das SHARC-Netzwerk führt an einer oder mehreren Stellen zu einem Bus-zu-Link-Transfer. Die Häufigkeiten, mit der solche Message-Transfers während der Datennahme im SHARC-Netzwerk durchgeführt werden müssen, spielen daher bei der Suche nach Limitierungen der Eingangsrate in die zweite Trigger-Stufe durch das SHARC-Netzwerk eine entscheidende Rolle (vgl. Abschnitt 5.5).

Im rechten Diagramm von Abb. 5.18 ist die übertragene Datenmenge gegen die Message-Länge aufgetragen. Zusätzlich - symbolisiert durch gefüllte Vierecke - ist die Gesamtdatenrate gezeigt, die man erhält, wenn für den Ausgangs-Link von Switch-I ein Link-Port mit hoher[6] Interrupt-Priorität benutzt wird. Bei der vorangegangenen Messreihe war ein Link-Port mit niedriger Priorität als Ausgang verwendet worden. Bei Benutzung eines Links mit niedriger Priorität können über den Link zwischen den beiden Switch-SHARCs nur ca. 28 - 29 MByte/s übertragen werden. Die übertragene Datenmenge lässt sich durch Wahl eines Links mit hoher Priorität auf knapp über 34 MByte/s steigern. Diese Beobachtung konnte dazu ausgenutzt werden, die Ausleserate des Second-Level-Buffers für die Ereignisbildung im Datennahmesystem von HERA-B zu erhöhen (siehe Seite 122). Die Ratenlimitierung auf 142 kHz bleibt jedoch auch in diesem Fall bestehen.

Die Messungen zeigen, dass in der Regel die übertragbare Datenmenge größer ist, wenn für Ausgänge Links mit hoher Interrupt-Priorität verwendet werden. Werden die Daten über einen Link empfangen, so sollte der Ausgangs-Link eine höhere Interrupt-Priorität besitzen als der Eingangs-Link.

[6] Hohe Priorität bedeutet hier, dass Link-Port 1 oder 2 als Ausgang verwendet werden.

#### Zusammenfassung der RPS-Parameter

Damit sind nun alle Kenngrößen des Message-Systems RPS bekannt. In Tabelle 5.2 sind die gemessenen Werte zusammengefasst. Die durch die hier beschriebenen Messungen gewonnenen Resultate werden für die Diskussion der Leistungsfähigkeit des Datennahmesystems von HERA-B in den folgenden Abschnitten dieses Kapitels von großer Bedeutung sein. Das Ziel bei der Abschätzung der maximal durch das SHARC-Netzwerk verarbeitbaren Eingangsrate in die zweite Trigger-Stufe wird es sein, zu untersuchen, bei welcher Ausgangsrate der ersten Trigger-Stufe an irgendwelchen Stellen des SHARC-Netzwerks das Transaktionslimit für Bus-zu-Link-Transfers oder die maximale Datenrate, die über Link oder Bus übertragbar ist, erreicht wird. Ein Erreichen dieser Grenze an irgendeiner Stelle des Netzwerks definiert die maximale Rate, die vom Netzwerk bewältigt werden kann.

In den folgenden Abschnitten wird untersucht, inwieweit die SHARC-Komponenten des Datennahmesystems zu einer Einschränkung der von der zweiten Trigger-Stufe verarbeitbaren Eingangsrate führen.

| | |
|---|---|
| Latenzzeit für aktives Senden+Empfangen über Bus | 10.0 $\mu$s |
| Latenzzeit für aktives Senden+Empfangen über Link | 7.8 $\mu$s |
| mittlere Latenzzeit für passives Weiterleiten von Link$\rightarrow$Bus und Bus$\rightarrow$Link | 5.15 $\mu$s |
| Latenzzeit für passives Weiterleiten von Link zu Link | 4.0 $\mu$s |
| max. Transaktionsrate für Senden über Bus | 167 kHz |
| max. Transaktionsrate für Empfangen über Bus | 122 kHz |
| max. Transaktionsrate für Senden über Link | 189 kHz |
| max. Transaktionsrate für Empfangen über Link | 165 kHz |
| max. Transaktionsrate für passiven Bus-zu-Link-Transfer | 143 kHz |
| max. Transaktionsrate für passiven Link-zu-Bus-Transfer | 162 kHz |
| max. Transaktionsrate für passiven Link-zu-Link-Transfer | bis zu 315 kHz |
| effektive Busbandbreite | $\sim$150 MByte/s |
| effektive Linkbandbreite | 28-35 MByte/s |

***Tabelle 5.2:*** *Zusammenfassung der Messresultate für die Leistungsgrenzen von RPS. Die angegebenen Werte für die Transaktionsraten und Latenzzeiten ergeben sich bei Transfers leerer Messages.*

## 5.3 Ratengrenze des Event-Controllers

Bevor ein Ereignis von einem der Prozessoren der Trigger-Farm verarbeitet werden kann, muss zunächst der Event-Controller von der Zentraleinheit des Fast-Control-Systems über die Ankunft eines neuen Ereignisses informiert werden. Der Event-Controller führt daraufhin die zur Weiterverarbeitung des Ereignisses notwendigen Schritte durch (siehe Kapitel 4.4). Der Event-Controller muss also die volle Ausgangsrate der ersten Trigger-Stufe verarbeiten können. Die Ratengrenze des Event-Controllers stellt ein oberes Limit der Eingangsrate in die zweite Trigger-Stufe dar. Diese Limitierung ist bereits in der in Abb. 5.3 gezeigten Messung sichtbar geworden.

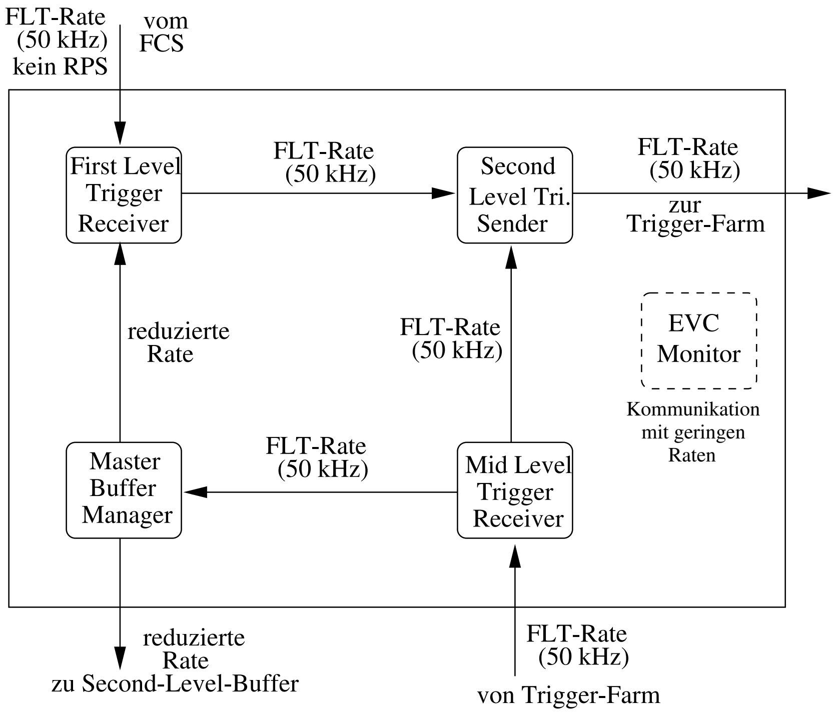



***Abbildung 5.19:*** *Schematische Darstellung der von den Modulen des Event-Controllers benutzten Kommunikationswege.*

Für die Datennahme von HERA-B ist in dem Zeitraum zwischen Sommer 1998 bis Herbst 1999 eine Version des Event-Controllers verwendet worden, deren maximale Ereignisverarbeitungsrate bei etwas über 20 kHz lag. Diese Begrenzung stellte zu dieser Zeit kein Hindernis dar. Da viele Detektor- und Trigger-System-Komponenten noch nicht komplett in Betrieb genommen waren, lag die Ausgangsrate der ersten Trigger-Stufe in der Regel deutlich unterhalb der 20-kHz-Limitierung des Event-Controllers. Bei vollständiger Benutzung aller Detektorkomponenten und vorgesehener Trigger-Algorithmen wird die Eingangsrate in die zweite Trigger-Stufe durchschnittlich etwa 50 kHz betragen. Die Entwicklung einer verbesserten Version des Event-Controllers war daher notwendig.

Abb. 5.19 zeigt die einzelnen Komponenten der ursprünglichen Version des Event-Controllers und die Kommunikationsraten, die zwischen diesen auftreten. Ein Großteil des Informationsaustauschs sowohl zwischen einzelnen Modulen des Event-Controllers als auch zwischen Event-Controller, Trigger-Farm und Fast-Control-System findet mit der vollen Ausgangsrate der ersten Trigger-Stufe statt: Der First-Level-Trigger-Receiver (FLTR) erhält bei jedem Ereignis einen Datensatz von der Zentraleinheit des Fast-Control-Systems. Dieser wird dem FLTR in gleicher Weise wie Detektordaten direkt über einen SHARC-Link ohne Benutzung von RPS zugesandt. Der Empfang der Daten wird vollständig von dem I/O-Prozessor übernommen und führt aus diesem Grund zu keiner großen Belastung des Hauptprozessors des FLTR-SHARCs. Alle weiteren in der Skizze durch Pfeile angedeuteten Kommunikationswege wurden durch RPS realisiert. Hierbei läuft der Informationsaustausch vom FLTR zum Second-Level-Trigger-Sender (SLTS), von diesem zur Trigger-Farm, von der Farm zurück zum Mid-Level-Trigger-Receiver (MLTR) und von diesem sowohl zum SLTS als auch zum Master-Buffer-Manager (MBM) bei voller Ausgangsrate der ersten Trigger-Stufe ab. Im MBM werden stets mehrere Indizes freigewordener Ereignis-Buffer angesammelt, bevor sie an alle SLB-SHARCs und den FLTR gesendet werden. Die Kommunikation von MBM zum FLTR und dem Second-Level-Buffer erfolgt daher bei reduzierter Rate.

Bei einer Ereignisrate von 50 kHz stehen jedem SHARC nur 20 $\mu$s zur Bearbeitung eines Ereignisses zur Verfügung. Die Latenzzeiten zum Senden und Empfangen einer RPS-Message aus einem Anwenderprogramm liegen in einem Bereich von über 5 $\mu$s[7]. Dies bedeutet, dass ein nicht zu vernachlässigender Teil der Rechenzeit der SHARCs bereits für das reine RPS-Message-Protokoll benötigt wird. Besonders kritisch wird dies für SLTS und MLTR, die jeweils über drei Wege RPS-Messages mit der kompletten Ausgangsrate der ersten Trigger-Stufe empfangen bzw. aussenden. Sie müssen eine durchschnittliche Rate von 150 kHz an aktiven RPS-Transfers aus dem Anwenderprogramm heraus bewältigen können. Ein Vergleich mit den gemessenen Ratengrenzen für solche Prozesse (siehe Tabelle 5.2) zeigt, dass dies an der Grenze des durch RPS realisierbaren Bereichs liegt. Zusätzlich wird zur Ausführung der eigentlichen Algorithmen des Event-Controllers CPU-Zeit der SHARCs benötigt. Die Realisierung eines Event-Controllers, der eine Ereignisdurchgangsrate von 50 KHz verarbeiten kann, ist unter Benutzung von RPS nur äußerst schwer zu erreichen. Das Ziel einer Optimierung des Event-Controllers muss es daher also sein, die RPS-Kommunikation im Event-Controller möglichst zu reduzieren.

Dies kann dadurch geschehen, dass die Message-Raten zwischen den einzelnen Event-Controller-Modulen verringert werden, indem Informationen verschiedener Ereignisse in einer Message zusammengefasst werden. Im MLTR können die Adressen von Trigger-Prozessoren, die sich als frei zurückgemeldet haben, und die Indizes freier Ereignis-Buffer gesammelt werden, bevor sie an den SLTS bzw. MBM weitergegeben werden. Auf diese Weise kann die Message-Rate von MLTR zum SLTS als auch vom MLTR zum MBM deutlich verringert werden. Die Hauptaufgabe des MBM besteht darin, Buffer-Indizes zu sammeln und gebündelt an die SLB-SHARCs und den FLTR weiterzuleiten. Wird dies bereits im MLTR durchgeführt, ist es sinnvoll, den MBM vollständig in den MLTR zu integrieren. Hierdurch fällt ein zeitaufwendiger Kommunikationsweg zwischen diesen beiden Event-Controller-Modulen komplett weg.

Eine Ratenreduktion durch Konzentration der Information in weniger Messages ist für die Kommunikation zwischen Event-Controller und der Trigger-Farm nicht so leicht zu realisieren, da für jedes Ereignis ein anderer Trigger-Prozessor verwendet wird. Ein Ansammeln von Informationen mehrerer Ereignisse in einem Sender - im SLTS bzw. in den Trigger-Prozessoren - wird dadurch erschwert. Durch die bisher beschriebenen Maßnahmen ließ sich die Maximalfrequenz des Event-Controllers von ca. 20 kHz auf 37 - 38 kHz steigern.

Um eine weitere Steigerung zu erzielen, kann versucht werden, den Informationsaustausch zwischen den Event-Controller-Modulen ohne RPS durchzuführen. Der Vorteil von RPS ist, dass es dem Benutzer auf sehr einfache Weise ermöglicht, Daten zwischen Prozessen auszutauschen. Er benötigt dabei weder Kenntnisse über die Orte, d.h., auf

---

[7]Zusätzlich zu den in Abschnitt 5.2.1 bestimmten Latenzzeiten muss noch die CPU-Belastung durch die Interrupt-Funktionen nach Beendigung eines Message-Transfers berücksichtigt werden.

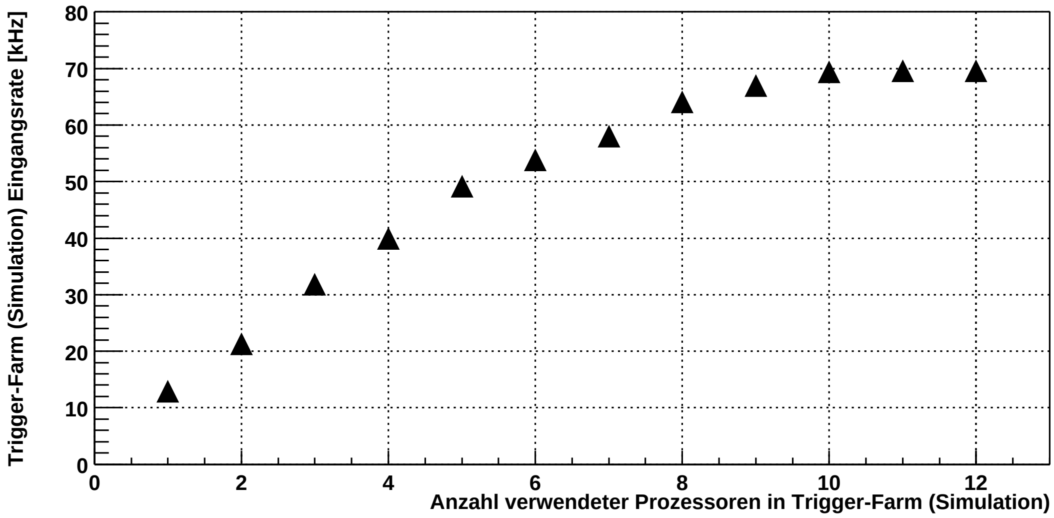



***Abbildung 5.20:*** *Ereignisdurchgangsrate durch den Event-Controller in Abhängigkeit von der Anzahl der verwendeten SHARCs, die zur Simulation von Trigger-Prozessoren der Farm verwendet werden. Die Messung wurde mit Hilfe des DAQ-Testsystems durchgeführt.*

welchen Prozessoren die betreffenden Prozesse ausgeführt werden, noch über die spezielle Hardware-abhängige Implementierung des Datenaustauschs. Dieser durch RPS zur Verfügung gestellte Service ist bei der Kommunikation zwischen den einzelnen Modulen des Event-Controllers nicht unbedingt notwendig. Der Datenaustausch erfolgt hier jeweils zwischen zwei festdefinierten Knoten, die sich beide stets auf dem gleichen SHARC-Modul befinden, so dass hier auf das RPS-Protokoll zum Datentransfer verzichtet werden kann.

Die Kommunikation von FLTR zum SLTS und vom MLTR zum SLTS wird in einer neuen Version des Event-Controllers ohne RPS durchgeführt. Der Datenaustausch auf diesen Wegen findet durch direkte Schreibzugriffe über den SHARC-Bus auf den internen Speicher des Empfänger-SHARCs statt. Für die Kommunikation des Event-Controllers mit der Trigger-Farm und dem Second-Level-Buffer über das SHARC-Netzwerk kann hingegen nicht auf die Leistungsfähigkeit des RPS-Message-Systems verzichtet werden. Auch der Datenaustausch zwischen den einzelnen Event-Controller-Modulen, der zur Überwachung und Anbindung an die zentrale Datennahmekontrolle dient und mit geringer Rate erfolgt, wird weiterhin größtenteils über RPS ausgeführt. Ein auf diese Weise modifizierter Event-Controller kann Ereignisse bei einer Rate von ca. 53 kHz verarbeiten.

Ein letzter Schritt zur Verbesserung der Leistungsfähigkeit des Event-Controllers besteht darin, die Programmstruktur zu modifizieren, indem Unterfunktionen, die bei jedem Ereignis aufgerufen werden müssen, in die Hauptfunktion des jeweiligen Moduls integriert werden. Auf diese Weise lässt sich der zeitliche Aufwand, der beim Aufruf einer Unterfunktion stets auftritt, umgehen.

In einer neuen Version des Event-Controllers sind die beschriebenen Verbesserungen berücksichtigt worden. Diese Version wird seit Herbst 1999 im DAQ-System bei der Datennahme verwendet. Abb. 5.20 zeigt die Ergebnisse einer mit der neuen Event-Controller-Version in dem DAQ-Testsystem (siehe Anhang E) durchgeführten Messung.

Bei dieser Messreihe wurde die maximale Ereignisrate, die mit dem Event-Controller und dem Testsystem verarbeitet werden kann, in Abhängigkeit der SHARCs, die zur Simulation von Prozessoren der Trigger-Farm verwendet wurden, bestimmt. Die SHARCs forderten hierbei keine Daten vom Second-Level-Buffer an, um das Testsystem dadurch nicht zusätzlich zu belasten und die Leistungsgrenze des Event-Controllers zu isolieren. Die Ereignisrate steigt zunächst linear an, bis sie bei etwa 70 kHz in Sättigung geht. Im linear ansteigenden Bereich ist die Ereignisrate durch die Rechenleistung der simulierten Trigger-Farm begrenzt. Im konstanten Bereich bei Verwendung von zehn und mehr simulierten Trigger-Prozessoren ist das System durch die Ratenlimitierung des Event-Controllers gebremst. Diese Grenze liegt genügend über der angestebten Eingangsrate in die zweite Trigger-Stufe von 50 kHz. Der Event-Controller sollte damit nicht als leistungsbegrenzende Komponente im HERA-B Datennahmesystem auftreten.

## 5.4 Der Second-Level-Buffer im Test

Das System des Second-Level-Buffers setzt sich aus insgesamt ca. 750 Prozessen zusammen, die auf ungefähr 140 SHARC-Modulen ausgeführt werden. Die Aufgabe des Second-Level-Buffers besteht darin, die Ereignisdaten während der Rechenzeit der zweiten Trigger-Stufe zwischenzuspeichern und sie bei Bedarf an einen der Prozessoren der Trigger-Farm zu leiten (siehe Kapitel 4.3). Die SHARCs des Second-Level-Buffers werden dabei in erster Linie durch Datenanfragen für Daten innerhalb der Regions-of-Interest, durch die Anforderungen der Daten eines kompletten Ereignisses für die Ereignisbildung und durch die Messages vom Event-Controller (Buffer-Update-Messages), die die Indizes freier Ereignis-Buffer beinhalten, belastet. Die Datenanfragen zur Ereignisbildung erfolgen nur bei Annahme eines Ereignisses durch die zweite Trigger-Stufe. Sie treten daher mit vergleichsweise geringen Raten auf. Auch die Buffer-Update-Messages werden mit reduzierter Rate vom Event-Controller an die SLB-SHARCs geschickt. Die Datenanfragen für die RoI-Bereiche werden hingegen von der zweiten Trigger-Stufe benötigt und erfolgen daher bei hoher Rate, die durch die Eingangsrate in die zweite Trigger-Stufe bestimmt ist. Es erhalten zwar nur jene SLB-SHARCs eine RoI-Anfrage-Message, die zu einer RoI gehörende Daten speichern. Durch die starke Zunahme der Detektorbelegungsdichte in Nähe des Protonenstrahls kann es aber für SLB-SHARCs, die zur Speicherung von strahlnahen Detektorkanälen benutzt werden, zu sehr hohen RoI-Datenanfrageraten kommen. Für diese SLB-SHARCs wird die Behandlung der RoI-Datenanforderungen den größten Teil der Belastung ausmachen. Entscheidend für die Leistungsfähigkeit des Second-Level-Buffers ist daher die Rate, mit der RoI-Datenanforderungen beantwortet werden können. Die Verteilung der von der zweiten Trigger-Stufe benötigten RoI-Datenanfragen auf die einzelnen SHARCs des Second-Level-Buffers ist dabei von großer Bedeutung.

In diesem Abschnitt werden zunächst die Latenzzeiten und die Ratengrenzen, mit denen Datenanforderungen zur Ereignisbildung (Event-Requests) und RoI-Datenanforderungen (Range-Requests) beantwortet werden können, gemessen. Die Latenzzeiten tragen zur Ausführungszeit der Algorithmen der zweiten bzw. dritten Trigger-Stufe bei. Die maximalen Raten, mit der Datenanfragen erfolgen können, limitieren die vom DAQ-System verarbeitbare Eingangsrate in die zweite Trigger-Stufe. Um eine realitätsnahe Aussage über die Ereignisrate zu gewinnen, die vom Second-Level-Buffer verarbeitet werden kann, werden in einem weiteren Abschnitt die Häufigkeitsverteilung der RoI-

Datenanfragen auf die einzelnen SHARCs des Second-Level-Buffers abgeschätzt. Mit dieser Information kann untersucht werden, inwieweit die von der zweiten Trigger-Stufe verarbeitbare Ereignisrate durch den Second-Level-Buffer eingeschränkt wird.

### 5.4.1 Datenanforderungen zur Ereignisbildung

Zur Untersuchung sowohl der Datenanforderungen für die Ereignisbildung als auch der RoI-Datenanfragen wird in dem DAQ-Testsystem ein SHARC-Modul als SLB-Modul verwendet. Bis zu 18 SHARCs auf drei weiteren Modulen können dazu genutzt werden, die Datenanforderungen an die SLB-SHARCs zu stellen. Die Anzahl der Daten anfordernden SHARCs ist dadurch genügend groß, dass alle bei den Messungen auftretenden Ratengrenzen von Seiten des SLB-Moduls verursacht werden und nicht durch eine mangelnde Anfrageleistung der SHARCs, die die Datenanforderungen an das SLB-Modul stellen. Die SLB-SHARCs nehmen bei den vorgestellten Tests keine Detektordaten von den Front-End-Treibern in Empfang, sondern senden lediglich die gerade im Speicher befindlichen Daten eines Ereignis-Buffers an die Daten anfordernden SHARCs zurück. Wenn nicht anders erwähnt, werden ebenfalls keine Buffer-Update-Messages an die SLB-SHARCs gesendet.

#### Latenzzeitmessung

Abbildung 5.21 zeigt die Rechenzeit eines SLB-SHARCs, die für die Behandlung einer Datenanfrage-Message zur Ereignisbildung benötigt wird. Zur Bestimmung dieser Zeiten wurden die SHARC-Taktzyklen zwischen Empfang einer Datenanfrage-Message und Aussendung der Antwort-Message auf dem SLB-SHARC gemessen. Die Messung wurde für 1 - 6 Links, mit denen der SLB-SHARC an FEDs angeschlossen[8] ist und die daher bei einem Ereignis mit ausgelesen werden müssen, durchgeführt. Die Messung wurde sowohl für eine OTR-artige als auch für eine VDS-artige SLB-Konfiguration durchgeführt. Ebenso wurden die beiden Fälle untersucht, ob der SLB-SHARC nur die Antwort-Message zurückschicken muss, oder ob die Datenanfrage-Message noch an einen weiteren SLB-SHARC weiterzuleiten ist.

Wie zu erwarten, steigt die benötigte Zeit des SHARC-Prozessors proportional mit der Anzahl der angeschlossenen FEDs an, da mit der Anzahl an FEDs die Datenmenge eines Ereignisses steigt. Diese Daten müssen zur Beantwortung der Datenanfrage vom ursprünglichen Speicherplatz im SHARC-Speicher in die Antwort-Message kopiert werden[9]. Der Zeitverbrauch dieses Kopiervorgangs steigt linear mit der Anzahl der zu kopierenden Daten. Die zeitliche Differenz zwischen den jeweiligen Werten mit und ohne dem Weiterleiten der Datenanfrage-Message zu einem weiteren SLB-SHARC liegt bei ca. 5 $\mu$s. Dieser Wert passt zu den im vorangegangenen Abschnitt ermittelten Latenzzeiten für das Senden einer Message über den Bus.

Der überwiegende Anteil der OTR-artigen SLB-Module ist im HERA-B Datennahmesystem mit sechs FEDs pro SLB-SHARC konfiguriert. Abb. 5.21 entnimmt man dafür eine Bearbeitungszeit von 66.5 $\mu$s. Bei einer durchschnittlichen Ereignisbildungsrate von

[8] Wie bereits erwähnt, ist der SLB-SHARC nicht wirklich an FEDs angeschlossen. Die Anzahl der angeschlossenen FEDs gibt hier nur an, wie groß die Datenmenge ist, die bei einer Anfrage ausgelesen werden muss.

[9] Dies ist notwendig, da sich die Daten im 48 Bit breiten Speicher des SHARCs befinden, RPS hingegen mit 32-Bit-Speicheradressierung arbeitet. Siehe hierzu Seite 74

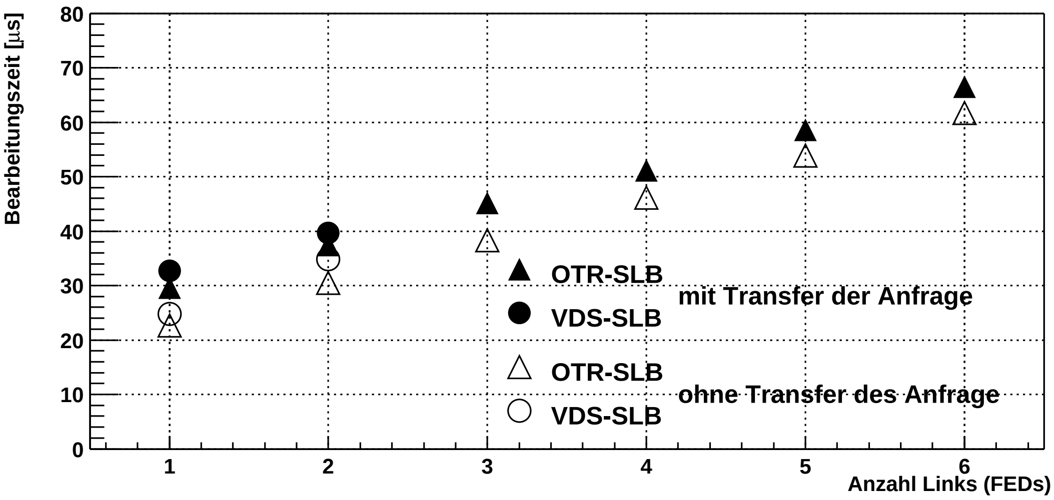



***Abbildung 5.21:*** *Rechenzeit eines SLB-SHARCs zur Behandlung eines Event-Requests in Abhängigkeit der angeschlossenen FEDs. Bei den gefüllten Symbolen musste die Datenanfrage noch an einen weiteren SLB-SHARC gesendet werden, bei den offenen Symbolen war dies nicht notwendig.*

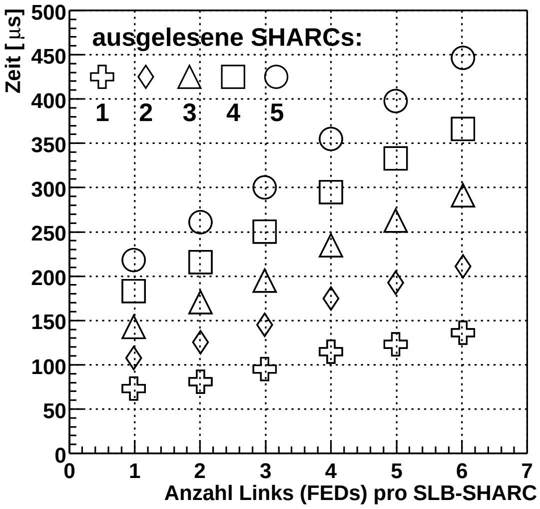
500 Hz führt dies zu einer Belastung des SHARC-Prozessors von nur 3.3%. Die Inanspruchnahme des Prozessors auf einem VDS-artigen SLB-Modul, der in der Regel zwei Links zum Empfang von Detektordaten nutzt, ist noch geringer.

Die gesamte Menge an ausgelesenen Daten zur Beantwortung eines Event-Requests auf einem SLB-Modul des äußeren Spurkammersystems ergibt sich zu:

$$N_{sharc} \times (52\,\mathrm{Byte} + N_{fed} \times 136\,\mathrm{Byte})\ . \tag{5.6}$$

Hierbei ist $N_{sharc}$ die Anzahl der SHARCs, die auf einem SLB-Modul zur Datenspeicherung verwendet werden, und $N_{fed}$ die Anzahl der FEDs, die an einen SLB-SHARC angeschlossen sind. Jeder Antwort-Message werden 52 Byte Kontrolldaten hinzugefügt. Der Datensatz eines FEDs beträgt inklusiv einiger weiterer Kontrolldaten 136 Byte. Man erhält so bei Benutzung von fünf SHARCs und sechs FEDs pro SHARC eine Datenmenge von 4340 Byte. Über den SHARC-Link, der das SLB-Modul mit dem SHARC-Netzwerk verbindet, werden bei einer Ereignisbildungsrate von 500 Hz ca. 2.17 Mbye/s übertragen. Dies entspricht ca. 6 % der nutzbaren Linkbandbreite von 35 Mbyte/s. Die Beantwortung von Datenanfragen zur Ereignisbildung tragen, falls die Ereignisrate durch die zweite Trigger-Stufe wie vorgesehen auf 500 Hz reduziert wird, sowohl im Hinblick auf die SHARC-Prozessorrechenzeit als auch in Bezug auf die Link-Bandbreite nur äußerst geringfügig zur Belastung des Second-Level-Buffers bei.

In Abb. 5.21 fällt auf, dass bei Verwendung weniger FEDs, die Zeitdifferenz zwischen den Messungen mit und ohne Weiterleitung der Datenanfrage-Message zu einem weiteren SLB-SHARC geringfügig (ca. 2 - 3 $\mu$s) größer ist als bei der Benutzung von mehr als drei FEDs. Der Grund hierfür ist, dass die kurzen Antwort-Messages bei wenigen FEDs noch während der Messperiode komplett ausgesendet werden. Die Ausführungszeit der Interrupt-Funktionen, die nach Beendigung eines Message-Transfers auftreten, tragen daher noch zur gemessenen Zeit bei.



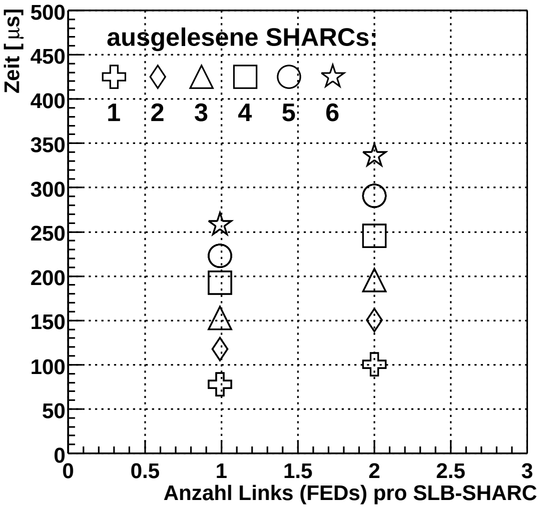




***Abbildung 5.22:*** *Latenzzeitmessung für Datenanforderungen zur Ereignisbildung von einem OTR-artigen SLB-Modul (links) bzw. einem VDS-artigen SLB-Modul (rechts). Die Anzahl der pro SLB-SHARC ausgelesenen FEDs als auch die Zahl der SLB-SHARCs pro SLB-Modul wurde variiert.*

Die Latenzzeit, die für Datenanforderung zur Ereignisbildung benötigt wird, ist in Abb. 5.22 in Abhängigkeit der pro SLB-SHARC ausgelesenen FEDs dargestellt. Die Messung wurde für eine unterschiedliche Anzahl an SHARCs, die auf dem SLB-Modul zur Datenspeicherung verwendet werden, wiederholt. Die Messwerte geben den Zeitraum an, den ein Daten anfordernder SHARC nach dem Aussenden der Datenanfrage auf das Eintreffen der Antwort-Messages aller SLB-SHARCs warten muss.

Die Testkonfiguration (siehe Abb. 5.23) war so gewählt, dass die Messages zwischen Daten anforderndem SHARC und SLB-SHARCs über zwei weitere Switch-SHARCs weitergeleitet werden mussten. Die für diese Transferoperationen benötigten Zeiten sind daher ebenfalls in den dargestellten Messwerten enthalten. Im Datennahmesystem von HERA-B muss eine Message im SHARC-Netzwerk zwischen Trigger-Farm und Second-Level-Buffer typischerweise über vier Switch-SHARCs geleitet werden. Bei Datenanfragen an OTR-artige SLB-Module durchläuft die Message zusätzlich einen fünften Switch-SHARC, der sich auf dem SLB-Modul befindet. Es kommen daher noch ungefähr 20 $\mu$s pro Switch-Knoten (vgl. Abb. 5.8) für die 868 Byte langen Antwort-Messages und 5 $\mu$s für die kurzen Anfrage-Message zu den gemessenen Werten hinzu. Die Zeit, die auf einem Prozessor der Trigger-Farm zwischen Anforderung und Empfang der Daten eines SLB-Moduls vergeht, liegt damit für ein typisches OTR-artiges SLB-Modul - fünf SLB-SHARCs mit jeweils sechs FEDs pro SHARC - bei etwa einer halben Millisekunden.

Zur Bildung des gesamten Ereignisses müssen die Daten aller 140 SLB-Module von einem Trigger-Prozessor ausgelesen werden. Es werden hierzu jedoch zunächst nur von wenigen (ca. 6) SLB-Modulen Daten angefordert. Jeweils bei Erhalt der Daten eines SLB-Moduls wird eine Datenanforderung an ein weiteres SLB-Modul verschickt. Während der Wartezeit auf diese Daten kann der Trigger-Prozessor die bereits erhaltenen Daten verarbeiten. Die Latenzzeit der dritten Trigger-Stufe ist daher durch die Verarbeitungszeit der Daten gegeben. Der Beitrag zur Latenzzeit der dritten Trigger-Stufe, der durch das

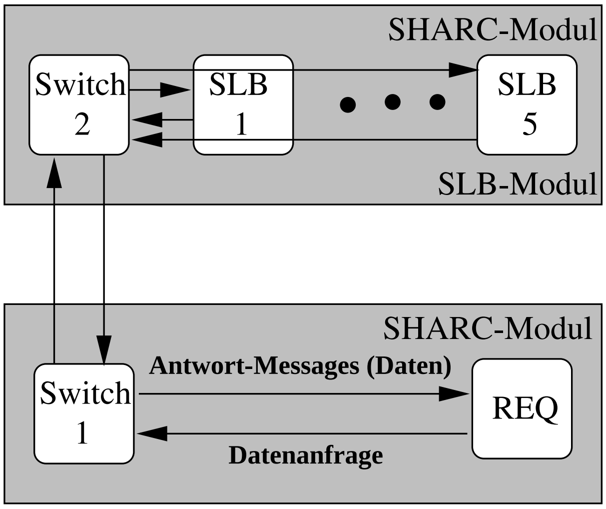



***Abbildung 5.23:*** *Testanordnung zur Bestimmung der Latenzzeiten für Datenanfragen an ein SLB-Modul. Sollen die Ratengrenzen für Datenanfragen bestimmt werden, senden anstatt eines SHARCs (hier mit REQ gekennzeichnet) bis zu 18 SHARCs Event-Requests bzw. Range-Requests an das SLB-Modul.*

Warten auf angeforderte Daten verursacht wird, ist daher gering und entspricht in etwa der Latenzzeit zur Auslese eines einzelnen SLB-Moduls.

Die hier vorgestellten Zeitdauern zur Beantwortung der Datenanfragen wurden bei einem vollkommen unbelastetem System durchgeführt. Die Abhängigkeit der Latenzzeiten für Message-Transfers bei gleichzeitiger Belastung des SHARC-Netzwerks durch weiteren Message-Verkehr, wird in Abschnitt 5.5.1 untersucht.

### Ratenmessung

Zur Bestimmung der maxialen Rate, mit der ein SLB-Modul Datenanforderungen zur Ereignisbildung beantworten kann, wurde eine Messung durchgeführt, bei der bis zu 18 SHARCs Datenanfragen an die SLB-SHARCs sendeten. Jeder Daten anfordernde SHARC schickte, sobald er alle Daten einer Anfrage erhalten hatte, sofort erneut eine Anfrage-Message an das SLB-Modul. In Abb. 5.24 sind die so ermittelten maximalen Raten für OTR-artige sowie VDS-artige SLB-Module dargestellt. Bei den Messungen wurde das SLB-Modul nur durch Ereignisbildungsanfragen und nicht zusätzlich durch RoI-Datenanfragen oder Buffer-Update-Messages belastet. Aufgetragen ist die Rate in Abhängigkeit von der Anzahl der FEDs pro SLB-SHARC. Die unterschiedlichen Kurven zeigen Messungen, bei denen die Anzahl der ausgelesenen SHARCs auf dem SLB-Modul variiert wurde.

Die Datenmenge, die vom SLB-Modul an die Daten anfordernden SHARCs geschickt wird, ist in Abb. 5.25 für beide SLB-Konfigurationen aufgezeichnet. Diese Werte zeigen, dass für einige Messpunkte die übertragene Datenmenge die Bandbreitenlimitierung der Links erreicht. Für diese Messwerte ist die Rate durch die Bandbreite des Links begrenzt, über den die Daten zu den anfordernden SHARCs zurückgeschickt werden. Für die anderen Werte ist die Rate durch die Bearbeitungszeit einer Datenanfrage durch den SHARC-Prozessor bestimmt. Gäbe es die Limitierung durch die Link-Bandbreite nicht, so würden im Ratendiagramm die Kurven für zwei und mehr ausgelesene SHARCs

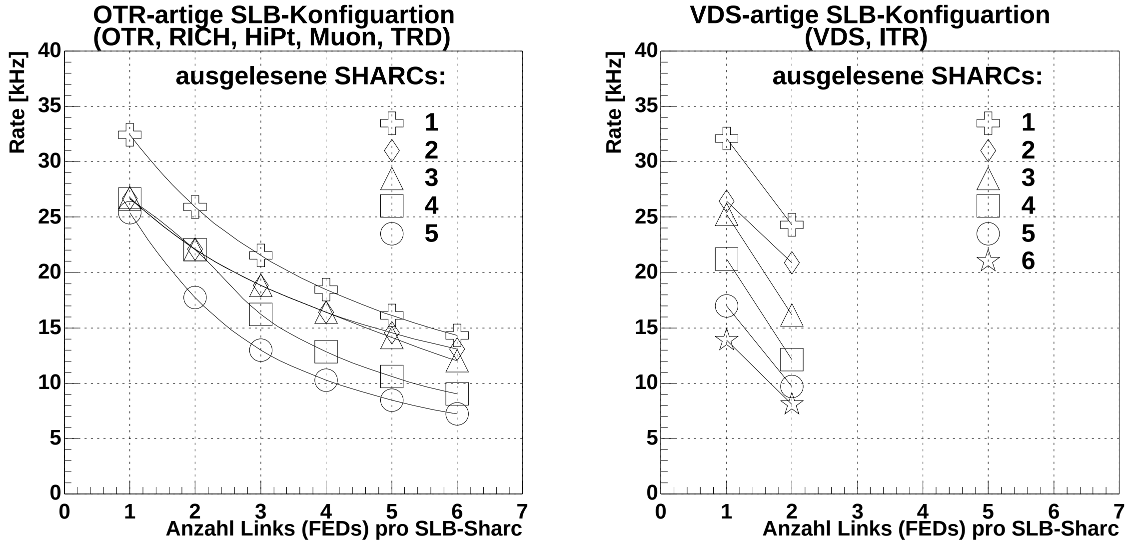



***Abbildung 5.24:*** *Die maximale Rate, mit der ein SLB-Modul auf Datenanforderungen für die Ereignisbildung antworten kann in Abhängigkeit der angeschlossenen FEDs pro SHARC und der Anzahl der auf dem SLB-Modul ausgelesenen SHARCs.*

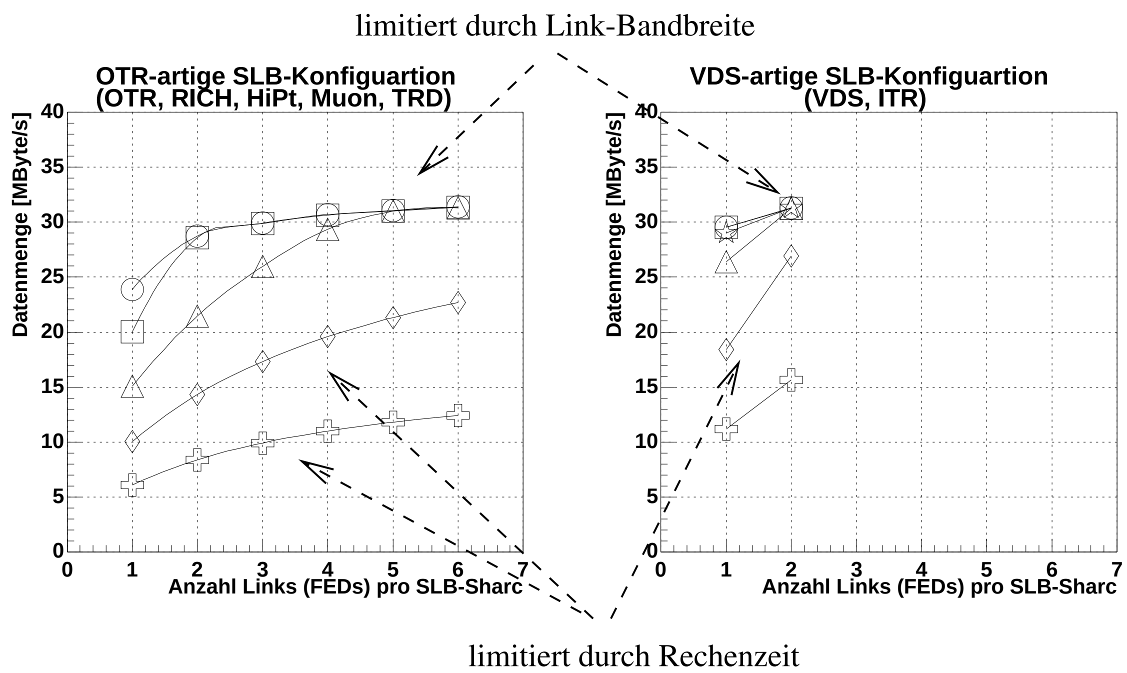



***Abbildung 5.25:*** *Die Datenmengen, die bei Datenanforderungen zur Ereignisbildung aus einem SLB-Modul ausgelesen werden.*

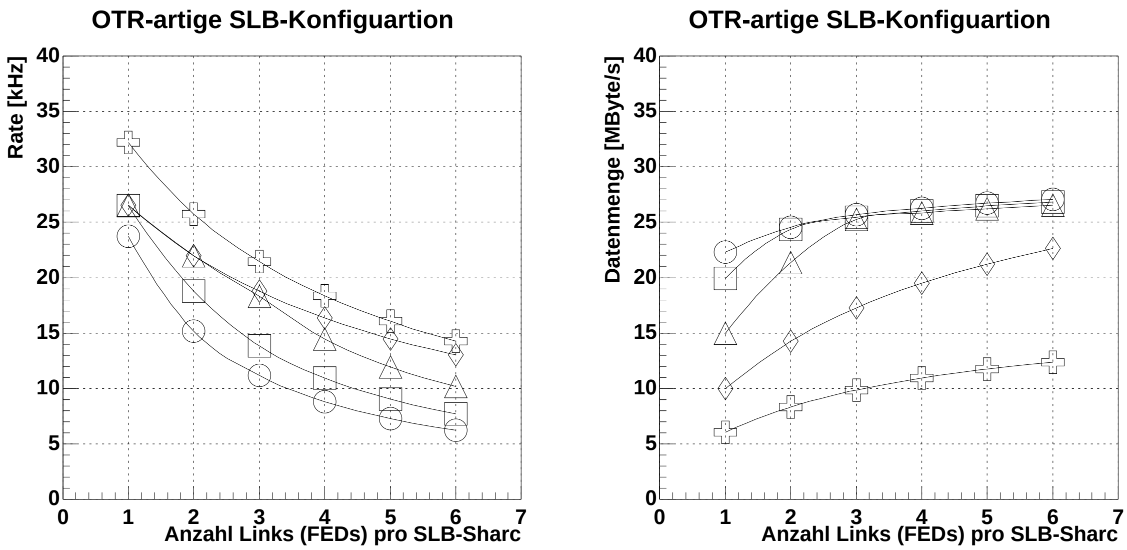



***Abbildung 5.26:*** *Maximale Raten, mit denen ein OTR-artiges SLB-Modul Event-Requests beantworten kann, und die daraus resultierenden übertragenen Datenmengen. Bei den hier gezeigten Messreihen besitzt der Ausgangs-Link vom SLB-Modul zum SHARC-Netzwerk eine geringe Interrupt-Priorität. Die maximale Datenrate ist damit um knapp 15% gegenüber den in Abb. 5.24 gezeigten Messwerten reduziert.*

annähernd übereinander liegen, da die SHARCs parallel aufeinander folgende Datenanfragen beantworten können. In den Abweichungen der Rate von einem gemeinsamen Verlauf macht sich in Abb. 5.24 die Link-Bandbreite bemerkbar. Die Raten bei Auslese eines einzelnen SHARCs sind etwas höher, da dieser SHARC die Request-Message nicht an einen weiteren SLB-SHARC weiterleiten muss.

Die Limitierung durch den Link auf 32 MByte/s liegt etwas unterhalb der in Abschnitt 5.2.2 gemessenen Datenmenge, die über einen Link übertragen werden kann. Im Unterschied zu der dort benutzten Konfiguration muss der auf dem SLB-Modul befindliche Switch-SHARC, der die Link-Verbindung zum SHARC-Netzwerk herstellt, sowohl die Antwort-Messages vom SLB-Modul zum SHARC-Netzwerk als auch die Datenanfragen in umgekehrter Richtung über einen zweiten Link weiterleiten. Die dadurch entstehende zusätzliche Belastung dieses SHARCs verursacht eine leichte Verringerung der nutzbaren Bandbreite über den Link zum SHARC-Netzwerk.

Auch bei der Auslese der SLB-Module kann ein Einfluss der Interrupt-Prioritäten der verwendeten Link-Ports beobachtet werden. Bei den in den Abbildungen 5.24 und 5.25 gezeigten Messungen besitzt der Ausgangs-Link des SLB-Moduls ein hohe Priorität. Wird stattdessen ein Link-Port mit niedriger Priorität verwendet, so reduziert sich die Datenmenge, die über einen Link aus dem SLB-Modul ausgelesen werden kann, um ca. 15% (siehe Abb. 5.26). Dieses Verhalten stimmt mit den bereits in Abildung 5.18 vorgestellten Messungen überein.

### Beeinflussung durch die Aufnahme von Detektordaten

Den gezeigten Messergebnissen liegen zwei Vereinfachungen zu Grunde. Zum einen werden keine Buffer-Update-Messages vom Event-Controller zu den SLB-SHARCs geschickt.

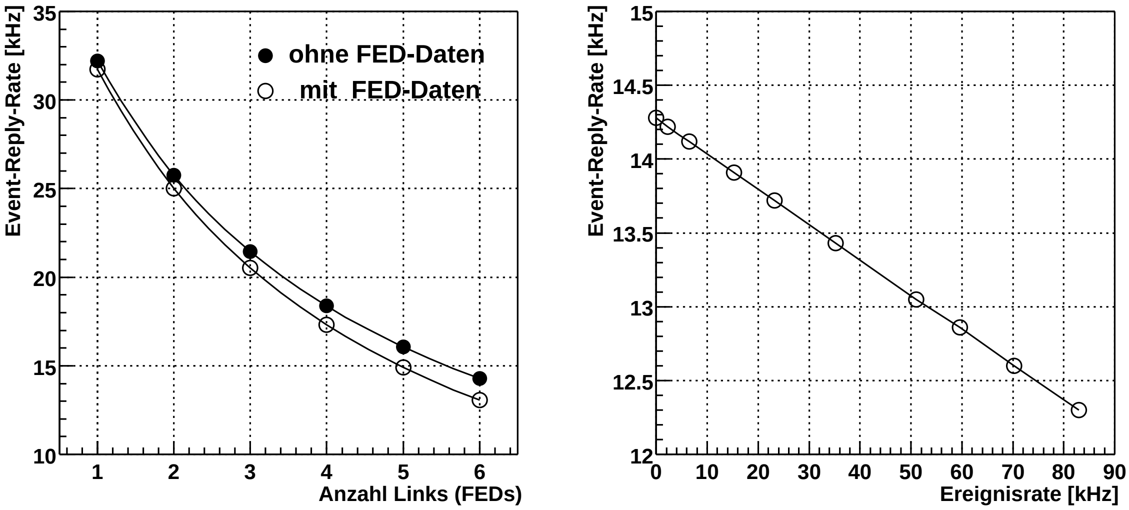



***Abbildung 5.27:*** *Wird bei den Messungen berücksichtigt, dass die SLB-SHARCs Detektordaten von den FEDs empfangen, so erniedrigt sich die Leistungsfähigkeit des SLB-SHARCs. Das linke Diagramm zeigt die Grenzrate zur Auslese eines OTR-artigen SLB-Moduls mit und ohne gleichzeitiger Datennahme. Das rechte Diagramm zeigt die Abhängigkeit der Ausleserate von der Rate, mit der Ereignisse von den FEDs zum SLB gesendet werden. In beiden Messungen wurde jeweils ein SHARC des SLB-Moduls verwendet.*

Die Auswirkungen dieser Messages auf die Leistungsfähigkeit des Second-Level-Buffers wird an späterer Stelle diskutiert. Zum anderen empfangen die SLB-SHARCs während der Messungen keine Detektordaten von Front-End-Treibern. Das Einlesen von Detektordaten wird zwar komplett durch den I/0-Prozessor des SHARCs übernommen und belastet damit nicht den SHARC-Hauptprozessor. Dank des zweifachen Bussystems des SHARCs können auch Haupt- und I/O-Prozessor gleichzeitig auf den internen Speicher zugreifen. Das RPS-Message-System macht aber auch von dem I/O-Prozessor und dem Bussystem, das den I/O-Prozessor mit dem SHARC-Speicher verbindet, Gebrauch. Man erwartet daher durch eine eventuelle Belegung dieses Busses eine etwas verlängerte Bearbeitungszeit einer Datenanfrage, wenn gleichzeitig Daten von FEDs in den SLB-SHARC übertragen werden. Dieser Effekt sollte sich mit der Anzahl der Link-Ports und mit steigender Ereignisrate verstärken.

Um diesen Effekt abschätzen zu können, wurden einem SLB-SHARC Ereignisdaten zugesendet und die Ratenmessung für Datenanforderungen wiederholt. Die Daten stammten dabei nicht von wirklichen FEDs, sondern wurden von anderen SHARCs erzeugt und über Link dem SLB-SHARC zugeführt. Im linken Diagramm von Abb. 5.27 ist die maximale Rate, mit der ein einzelner SLB-SHARC Datenanfragen beantworten kann, in Abhängigkeit von der Zahl der angeschlossenen simulierten FEDs zu sehen. Es sind sowohl die Raten aufgetragen, die man bei paralleler Sendung von FED-Daten zu diesem SLB-SHARC erhält, als auch die Ratengrenzen ohne gleichzeitigen Datenempfang. Die Anzahl der Links, über die FED-Datensätze an den SLB-SHARC gesendet wurden, entsprach der Anzahl der FEDs, die bei Datenanfrage ausgelesen wurden. Die durch SHARCs simulierten FEDs sendeten dabei Daten mit einer Ereignisrate von 51 kHz zum SLB. Es zeigt sich eine leichte Erniedrigung der Rate bei zusätzlichem Empfang von FED-Daten. Der Effekt nimmt mit der Zahl der angeschlossenen FEDs zu.

Im rechten Diagramm ist die Abhängigkeit der Ausleserate eines SLB-SHARCs von der Ereignisrate, mit der die simulierten FEDs Daten sendeten, dargestellt. Es wurden dabei jeweils alle sechs Links des SLB-SHARCs mit Daten versorgt und bei einer Datenanfrage ausgelesen. Wie erwartet, fällt die Antwortrate auf Datenanfragen linear mit der Ereignisrate ab. Bei einer Ereignisrate von 50 kHz ergibt sich ein Leistungsverlust von ca. 9 - 10 % gegenüber Messungen, bei denen die SLB-SHARCs keine Ereignisdaten empfangen.

In den folgenden Messungen ist dieser Effekt, falls nicht anders erwähnt, nicht berücksichtigt worden. Es muss daher beachtet werden, dass die in diesem Kapitel vorgestellten Messergebnisse im Vergleich zur Situation bei der Datennahme von HERA-B um diesen Faktor überhöht sind.

### Der Second-Level-Buffer für die erste Trigger-Stufe

Während die SLB-SHARCs der einzelnen Subdetektoren nur mit der Ausgangsrate der zweiten Trigger-Stufe Datenanfragen für die Ereignisbildung erhalten, werden die Daten des SLB-SHARCs, der den Datensatz der ersten Trigger-Stufe speichert, bei jedem Ereignis benötigt. Sie werden zu Beginn der Bearbeitung eines Ereignisses von der Trigger-Farm durch einen Event-Request angefordert.

Die Länge des Datenblocks der ersten Trigger-Stufe beträgt 300 Byte. Dies entspricht der Länge eines FED-Datenblocks des Vertexdetektors. Die Ratenmessung für VDS-artige SLB-Module (Abb. 5.24) zeigt jedoch, dass in diesem Fall die Ratenobergrenze eines SLB-SHARCs bei ca. 30 kHz liegt und damit deutlich unterhalb der angestrebten Rate von 50 kHz. Die Rate ist in diesem Fall durch die Belastung des SHARC-Prozessors begrenzt. Durch eine effizientere Gestaltung des SLB-Programms kann daher eine Ratenerhöhung erzielt werden.

Aus diesem Grund wird zur Speicherung der Daten der ersten Trigger-Stufe eine spezialisierte SLB-Programmversion verwendet. Durch die Spezialisierung des SLB-Programms auf das Datenformat der ersten Trigger-Stufe kann an dieser Stelle auf die Flexibilität, die andernfalls benötigt wird, um denselben Programm-Code für alle Arten von Subdetektoren einsetzen zu können, verzichtet werden. Hierdurch lässt sich die Rate, mit der Datenanforderungen beantwortet werden können, auf 48.5 kHz erhöhen.

Eine weitere Steigerung der Geschwindigkeit lässt sich erreichen, indem das Datenformat der Antwort-Message geändert wird. Normalerweise wird im Second-Level-Buffer eine Formatumwandlung von dem FED-Datensatz in ein SLB-Format durchgeführt, bei der bereits einige elementare Kontrollen über die Richtigkeit der Daten durchgeführt werden. Unterlässt man diese Formatumwandlung und Datenkontrollen, so kann die Bearbeitungsrate für Event-Requests bis auf 55.4 kHz gesteigert werden.

Im wirklichen DAQ-System ist der SLB-SHARC zusätzlich durch Buffer-Update-Messages belastet. Wiederholt man diese Tests mit einer gleichzeitigen Aussendung von Buffer-Update-Messages an den SLB-SHARC, so reduziert sich die maximal verarbeitbare Ereignisrate auf 43.5 kHz mit Formatumwandlung und auf 49.0 kHz ohne Formatumwandlung, falls nach jeder zehnten Datenanfrage eine Buffer-Update-Message mit jeweils zehn Buffer-Indizes verschickt wird. Werden 20 Buffer-Indizes in einer Message gesammelt, so dass nur noch bei jedem 20. Ereignis eine Update-Message ausgesandt werden muss, so erhält man leicht bessere Ergebnisse von 44.7 kHz bzw. 50.6 kHz.

Werden bei diesen Tests zusätzlich die Datensätze der ersten Trigger-Stufe - durch einen SHARC simuliert - dem SLB-SHARC zugesendet, so verringern sich die gemessenen Raten ein weiteres Mal geringfügig. Die auf diese Weise gemessenen maximalen Ereignisraten, die von dem Second-Level-Buffer bearbeitet werden können, sind in Tabelle 5.3 aufgelistet:

| | 20 Buffer in Update-Message | 10 Buffer in Update-Message |
|---|---|---|
| SLB-Format | 44.1 kHz | 42.9 kHz |
| FED-Rohdaten | 49.9 kHz | 48.4 kHz |

***Tabelle 5.3:*** *Maximale Rate für Datenanforderungen, die der SLB-SHARC, der zur Speicherung des Datensatzes der ersten Trigger-Stufe verwendet wird, verarbeiten kann.*

### 5.4.2 RoI-Datenanforderungen

Die größte Belastung der SHARCs des Second-Level-Buffers wird durch die RoI-Datenanfragen der zweiten Trigger-Stufe verursacht. Während die Belastung durch Event-Requests auf alle SLB-SHARCs gleichmäßig verteilt ist, kann die Verteilung der RoI-Datenanfragen sehr inhomogen sein. SLB-SHARCs, die zur Speicherung von Detektorkanälen mit sehr hoher Detektorbelegungsdichte verwendet werden, werden mit deutlich größerer Häufigkeit RoI-Datenanfragen erhalten als SLB-SHARCs, die Daten von weit vom Strahl entfernten Detektorbereichen speichern. Auch wenn die durch RoI-Anfragen angeforderten Daten nur einen kleinen Teil des Gesamtdatenvolumens eines Ereignisses ausmachen, kann es auf einigen SLB-SHARCs zu hohen Raten der RoI-Anfragen und damit zu einer sehr starken CPU-Belastung kommen. Derjenige SLB-SHARC, der am stärksten durch die RoI-Datenanfragen belastet ist, bestimmt die Ratenobergrenze, mit der die zweite Trigger-Stufe die benötigten Daten vom Second-Level-Buffer erhält. Ein einzelner SHARC kann so unter Umständen zu einer Begrenzung der Leistungsfähigkeit des gesamten DAQ-Systems führen.

#### Latenzzeitmessung

Auf die gleiche Weise wie bei den Datenanfragen zur Ereignisbildung kann auch für die RoI-Anforderungen die Zeitdauer, die zur Beantwortung einer Anfrage benötigt wird, gemessen werden. Auch hier muss wieder berücksichtigt werden, dass bei den gemessenen Zeiten die Verzögerungen durch das Weiterleiten der Anfrage- und Antwort-Messages durch einige Switch-SHARCs mit eingeht. Abb. 5.28 zeigt die Zeitdauer zwischen Aussendung einer RoI-Datenanfrage und dem Erhalt der Antwort-Message. Im linken Diagramm ist diese Zeitdauer gegen die angeforderte Gesamtdatenmenge dargestellt. Die Kurve mit der geringsten Steigung zeigt das Ergebnis einer Messung, bei der jeweils nur ein einzelner Range in der Anfrage-Message enthalten ist. Die einzelnen Messpunkte zeigen die Latenzzeiten bei unterschiedlichen Längen des Ranges. Bei einer weiteren Messung - durch die Vierecke dargestellt - wurde die Anzahl der Ranges innerhalb einer

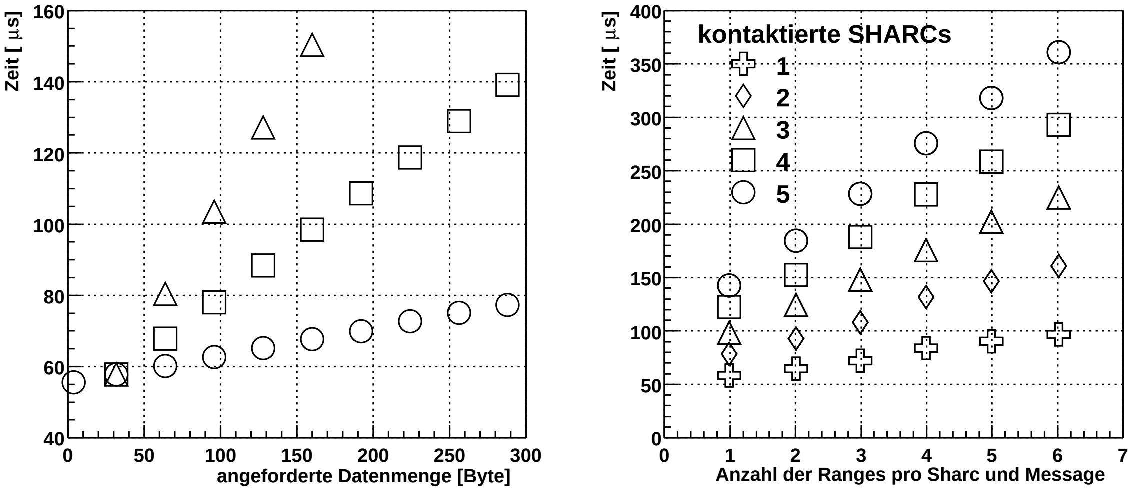



***Abbildung 5.28:*** *Latenzzeitmessung für RoI-Datenanforderungen von einem OTR-artigen SLB-Modul. Links: Die angeforderte Datenmenge ist in einem Range enthalten (Kreise) bzw. auf mehrere 32 Byte lange Ranges (Vierecke) aufgeteilt. Die Ranges befinden sich auf verschiedenen SLB-SHARCs (Dreiecke). Rechts: Latenzzeiten für die Anforderung von 8 Byte langen Ranges in Abhängigkeit der Anzahl an Ranges und SHARCs, von denen Daten angefordert werden.*

Anfrage-Message variiert, wobei jeder Range 32 Byte umfasste. Der im Vergleich zu der vorangegangenen Messung steilere Anstieg mit der nun auf mehrere Ranges verteilten Datenmenge zeigt, dass für die Bearbeitung eines jeden Ranges ein bestimmter konstanter zeitlicher Offset benötigt wird. Dieser wird hier zu ca. 8 $\mu$s gemessen. In einer dritten Messung (Dreiecke) wurde in jedem Range der Anfrage-Message Daten von einem anderen SHARC des SLB-Moduls angefordert. Bei dieser Messreihe macht sich zusätzlich die Zeitdauer bemerkbar, die benötigt wird, um die Anfrage-Message zwischen den einzelnen SLB-SHARCs weiterzuleiten.

Im rechten Diagramm von Abb. 5.28 sind die Latenzzeiten für RoI-Datenanforderungen gegen die Anzahl der in der Message enthaltenen Ranges dargestellt. Jeder Range umfasste hierbei acht Byte. Die Messung wurde für eine verschiedenen Anzahl an SLB-SHARCs, an die die Ranges innerhalb der Message adressiert sind, wiederholt. Sind viele Ranges in einer Message enthalten und sind diese auf mehrere SHARCs verteilt, so kann es zu Zeitverzögerungen von über 300 $\mu$s kommen. Bei der später beschriebenen Bestimmung der erwarteten RoI-Anfrageraten zeigt sich aber, dass im Mittel 2.7 Ranges, die auf durchschnittlich 1.55 SHARCs verteilt sind, in einer RoI-Anfrage-Message enthalten sind (siehe Abb. 5.30). Die Größe der RoIs beträgt für die ersten Teilschritte der zweiten Trigger-Stufe, SLICER bis Y-Refit, in der aktuellen Version dieser Algorithmen nur 10-20 Byte. Addiert man 30 - 40 $\mu$s für das Weiterleiten der Messages über zusätzliche Knoten des SHARC-Netzwerks zu den gemessenen Latenzzeiten, so erhält man eine Latenzzeit für eine typische RoI-Anfrage von 100 - 120 $\mu$s.

Die zweite Trigger-Stufe muss zur Bearbeitung eines von der ersten Trigger-Stufe gefundenen Spurkandidaten zahlreiche RoI-Datenanfrage-Messages aussenden. Die an späterer Stelle in diesem Kapitel vorgestellten Simulationsstudien (siehe Abschnitt 5.4.3) zeigen, dass bereits SLICER ungefähr acht Messages pro Spurkandidaten aussendet.

Nach Empfang der ersten Antwort-Message kann jedoch bereits mit der Verarbeitung der darin enthaltenen Daten begonnen werden. Ähnlich wie bei der Ereignisbildung ist der Beitrag der Datenanforderungen zur Gesamtlatenzzeit der zweiten Trigger-Stufe gegeben durch die Latenzzeit der als erstes gestellten Datenanfrage.

Für die letzten Teilschritte der zweiten Trigger-Stufe, die Daten des Vertexdetektors verwenden, beträgt die Größe eines Ranges immer mindestens 144 Byte[10]. Der Grund hierfür ist, dass immer ein kompletter Auslese-Chip *HELIX* des Vertex-Detektors ausgelesen werden muss, um gemeinsame Schwankungen der Signalpegel der Auslesekanäle eines Chips bei der Interpretation der Daten berücksichtigen zu können. Dies führt zu einer deutlichen Vergrößerung der Datenmenge, die in einer RoI-Anfrage-Message angefordert wird. Da die Ereignisrate jedoch durch die vorangegangenen Teilalgorithmen reduziert worden ist - angestrebt wird eine Reduktion um den Faktor 13 -, sollte sich die etwas längere Zeitspanne, die zur Anforderung der Daten des Vertexdetektors benötigt wird, auf die durchschnittliche Ausführungszeit der zweiten Trigger-Stufe nur geringfügig auswirken.

Auch das innere Spurkammersystem verwendet zur Detektorauslese den HELIX-Chip. Man geht aber davon aus, daß es hier möglich ist, mit weniger Daten bei RoI-Datenanfragen auskommen zu können [78].

### Ratenmessung

Einen großen Einfluss auf die Leistungsfähigkeit des Datennahmesystems haben die maximalen Raten, mit der RoI-Datenanforderungen von den SLB-Modulen beantwortet werden können. Wie bei den Tests der Datenanfragen zur Ereignisbildung wurden auch für die RoI-Datenanfragen mit Hilfe des DAQ-Testsystems Untersuchungen durchgeführt, bei denen zahlreiche SHARCs Datenanfragen an ein als SLB-Modul benutztes SHARC-Modul mit größtmöglicher Rate stellten. Abb. 5.29 zeigt die Ergebnisse dieser Tests.

Im linken Diagramm ist die maximale Frequenz, mit der RoI-Datenanforderungen von einem OTR-artigen SLB-Modul beantwortet werden können, in Abhängigkeit von der Anzahl der Ranges, die in einer Anfrage-Message enthalten sind, dargestellt. Die Ranges umfassen hierbei 8 bzw. 40 Byte. Alle Ranges bezogen sich auf die Daten innerhalb des gleichen SHARCs (gefüllte Symbole). Wie schon aus den vorangegangenen Zeitdauermessungen zu erwarten war, beeinflusst die Größe eines einzelnen Ranges die maximale Rate nicht entscheidend. Dagegen fällt die Rate deutlich mit der Anzahl der Ranges, die in der Anfrage-Message enthalten sind, ab. Jedoch führt eine doppelte Anzahl an Ranges nicht zu einer Halbierung der maximalen Rate. Es lässt sich daher eine höhere Menge von Ranges verarbeiten, wenn mehrere in eine einzelne Anfrage-Message gepackt werden. Auf diese Weise wird ebenfalls die Anzahl der Messages im SHARC-Netzwerk reduziert. Dies gilt auch für den Switch-SHARC auf OTR-artigen SLB-Modulen, der zur Verbindung mit dem SHARC-Netzwerk dient. Sowohl Anfrage- als auch Antwort-Messages müssen über diesen SHARC zwischen SLB-SHARCs und Netzwerk weitergeleitet werden. Bei hohen Raten der RoI-Datenanforderungen kann es durch das Transaktionslimit dieses SHARCs für den Message-Transfer zwischen Link und Bus zu einer Begrenzung der verarbeitbaren RoI-Anfragerate kommen.

[10]Zur Zeit (Winter/Frühjahr 2000) werden pro Range sogar die Daten eines kompletten Front-End-Treibers, d.h. 288 Byte, angefordert.

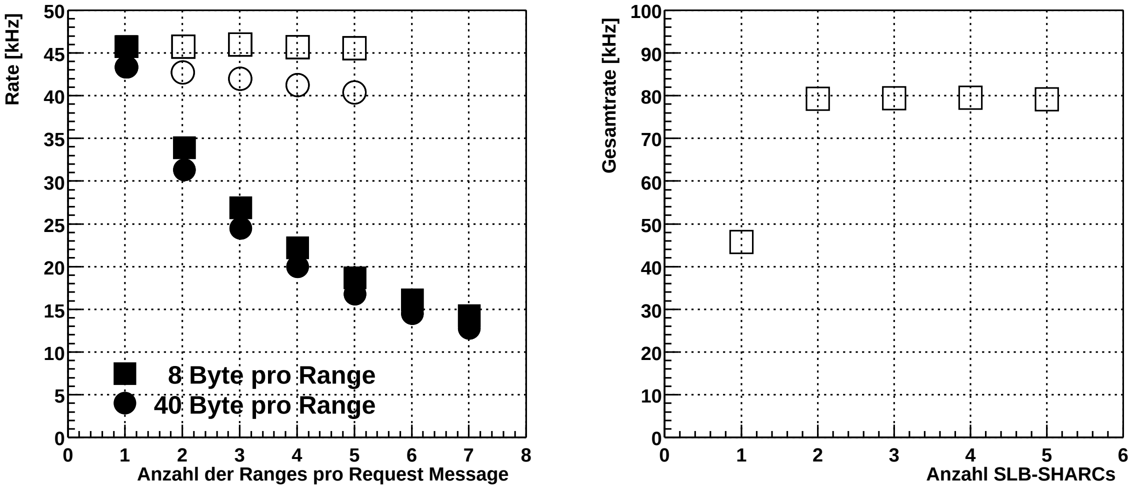



***Abbildung 5.29:*** *Ratenmessung für die Behandlung von RoI-Datenanfragen. Im linken Diagramm sind die einzelnen Ranges an denselben SHARC (gefüllte Symbole) bzw. jeder Range an einen anderen SLB-SHARC (offene Symbole) gerichtet. Das rechte Diagramm zeigt eine Messung, bei der jeder SLB-SHARC parallel RoI-Datenanfragen erhält. Die Rate ist durch den Switch-SHARC auf dem SLB-Modul auf 80 kHz begrenzt.*

Ebenfalls im linken Diagramm von Abb. 5.29 sind die Ergebnisse einer Messung zu sehen (offene Symbole), bei der wiederum die Anzahl der Ranges in einer RoI-Anfrage variiert wurde. Diesmal waren jedoch die einzelnen Ranges jeweils an einen anderen SLB-SHARC gerichtet. Die Rate bleibt dabei weitestgehend unabhängig von der Anzahl der Ranges. Die Anfrage-Messages werden zwischen den SLB-SHARCs weitergeleitet, so dass diese parallel die Antwort-Messages mit den entsprechenden Daten auffüllen können. Der SHARC, der die meisten Ranges zu beantworten hat - in dem gezeigten Beispiel sind es jeweils nur ein Range für jeden der SHARCs - limitiert die maximale Verarbeitungsrate. Der leichte Abfall der Rate bei Verwendung mehrerer SHARCs kommt durch die höhere Belegung des SHARC-Busses aufgrund der steigenden Kommunikation zwischen den SHARCs zu Stande. Die Busbelegung und damit auch der Abfall der Rate steigt mit der Länge der Ranges an.

Das rechte Diagramm von Abb. 5.29 zeigt eine Ratenmessung bei der RoI-Datenanfragen, die jeweils einen einzigen Range umfassen, gleichzeitig an verschiedene SLB-SHARCs auf dem gleichen SLB-Modul gerichtet wurden. Obwohl die SHARCs die Anfragen parallel bearbeiten können, steigt die Gesamtrate nicht über 80 kHz. Die Rate ist hier durch das Transaktionslimit des auf dem SLB-Modul befindlichen Switch-SHARCs begrenzt.

### 5.4.3 Erwartungen für die Belastung des Second-Level-Buffers bei der Datennahme

#### Häufigkeitsverteilung der RoI-Datenanfragen

Um Aussagen darüber zu gewinnen, inwieweit die Belastung des Second-Level-Buffers durch die RoI-Datenforderungen zu einer Limitierung der maximalen Eingangsrate der zweiten Trigger-Stufe führt, ist es notwendig, die durchschnittliche Anzahl von RoI-Datenanfragen und ihre Verteilung auf die verschiedenen SLB-SHARCs zu kennen. Informationen darüber können durch eine Emulation der ersten und zweiten Trigger-Stufe gewonnen werden. Das Zurückgreifen auf eine Emulation ist notwendig, da zur Zeit des Verfassens dieser Arbeit noch nicht die komplette erste Trigger-Stufe für die Datennahme zur Verfügung steht. Die Verteilung der RoIs und damit auch der RoI-Anfragen entsprechen daher noch nicht der Verteilung, die man bei Benutzung der vollen ersten Trigger-Stufe erwartet. Bei der durchgeführten Emulation wird die Verteilung der RoIs der ersten Trigger-Stufe daher simuliert.

Eine RoI der ersten Trigger-Stufe gibt den räumlichen Bereich an, in dem die erste Trigger-Stufe einen Spurkandidaten im Detektor gefunden hat. Um die Verteilung der RoIs zu simulieren, wird davon ausgegangen, dass die erste Trigger-Stufe pro Ereignis zwei Spurkandidaten findet. Die Lage und die Richtung der Spuren werden mit einem Zufallszahlengenerator ausgewählt. Dabei wird angenommen, dass die Spurdichte in der Pseudorapidität[11] und im Azimuthwinkel um die Strahlachse gleich verteilt ist. Für die Transversalkomponente des Teilchenimpulses einer Spur wird eine exponentiell abfallende Verteilung verwendet. Eine Änderung der zum Magnetfeld senkrechten Komponente des Transversalimpulses um 0.75 Gev/c im Magnetfeld wird berücksichtigt, wobei eine unterschiedliche Ladung der beiden Teilchenspuren angenommen wird.

Generell ist es vorgesehen, dass die erste Trigger-Stufe sowohl das innere als auch das äußere Spurkammersystem zur Spurensuche verwendet. Bei der Datennahme im Jahr 2000 können wegen technischer Schwierigkeiten jedoch nur die äußeren Spurkammern für die erste Trigger-Stufe benutzt werden. In der Emulation der ersten und zweiten Trigger-Stufe wird daher verlangt, dass die Spuren in allen vier für die erste Stufe verwendeten Detektorsuperlagen im Bereich des äußeren Spurkammersystems liegen, da nur in diesem Fall die Spuren von der ersten Trigger-Stufe gefunden werden können. Sind zwei Spuren, die diese Bedingung erfüllen, ausgewählt worden, wird die invariante Masse des Spurpaares berechnet und ein Wert oberhalb von 2 GeV/$c^2$ verlangt[12], wie es auch im tatsächlichen Trigger-System für den Kanal $J/\psi \rightarrow e^+e^-$ der Fall ist. Erfüllt das Spurpaar dieses Kriterium, werden die zugehörigen RoIs gebildet und die Algorithmen der zweiten Trigger-Stufe gestartet.

Das bei der Emulation verwendete Programm für die zweite Trigger-Stufe entspricht im Wesentlichen dem Programm, das während der Datennahme auf der Trigger-Farm benutzt wird. Die RoIs führen in der Emulation zu denselben RoI-Datenanfrage-Messages wie bei der Datennahme. Für die Emulation werden hingegen keine wirklichen Ereignisdaten verwendet, die von den Trigger-Algorithmen benutzt werden können. Die Entscheidung nach jedem Trigger-Teilschritt, eine Spur bzw. ein Ereignis abzulehnen oder zu akzeptieren, wird über benutzerdefinierte Reduktionsfaktoren getroffen.

In der zweiten Trigger-Stufe werden die von der ersten Stufe gefundenen und durch die RoIs spezifizierten Spurkandidaten erneut in aufeinander folgenden Teilschritten rekonstruiert (siehe Kapitel 3.3.4). Hierbei wird stets ein Teilalgorithmus für einen Spurkandidaten vollständig ausgeführt, bevor der Algorithmus für die nächste Spur gestartet wird. Bevor ein Teilalgorithmus der zweiten Trigger-Stufe auf einen Spurkandidaten

[11] Die Pseudorapidität $\eta$ ist definiert durch $\eta = -\ln\tan\frac{\theta}{2}$, mit dem Polarwinkel $\theta$ zwischen Teilchenspur und Protonenstrahlrichtung.

[12] Es handelt sich bei dem verwendeten Algorithmus um *FLTE - First Level Trigger Emulation* -, der auch bei der Datennahme vor der Fertigstellung der ersten Trigger-Stufe verwendet wird.

angewendet wird, werden die Detektordaten aus den entsprechenden RoIs über Range-Requests angefordert. Erst wenn alle Spurkandidaten eines Teilalgorithmus abgearbeitet worden sind und das Ereignis von diesem Teilalgorithmus nicht verworfen wurde, werden die Daten für den nächsten Teilschritt der zweiten Trigger-Stufe angefordert. Der erste Teilschritt der zweiten Trigger-Stufe SLICER, der noch die komplette Ausgangsrate der ersten Trigger-Stufe verarbeiten muss, führt daher zur hauptsächlichen Belastung des SHARC-Netzwerks und des Second-Level-Buffers.

SLICER verwendet Daten aus den 0°-Lagen der sechs Spurkammersuperlagen, die sich hinter dem Magnetfeld befinden. Da die erste Trigger-Stufe zur Zeit nur im Bereich des äußeren Spurkammersystems nach Spuren suchen kann, benötigt auch die zweite Trigger-Stufe nur die Daten des äußeren Spurkammersystems und nicht die des inneren. Der zweite Teilschritt X-Refit verwendet dieselben Detektordaten wie SLICER, so dass vor seiner Ausführung keine neuen RoI-Anfragen an die SLB-SHARCs gestellt werden müssen. Die Ereignisrate ist durch diese beiden Teilalgorithmen bereits reduziert, so dass die Datenanforderungen des nächsten Teilschritttes Y-Refit nur noch im geringeren Maße zur Belastung des Second-Level-Buffers führen.

Für Y-Refit werden die Daten der übrigen Stereolagen des Spurkammersystems im Bereich der RoIs vom Second-Level-Buffer angefordert. Diese Daten werden in den gleichen SLB-SHARCs gespeichert, die auch für die 0°-Lagen verwendet werden. Trotz der reduzierten Ausführung von Y-Refit werden daher die hierfür benötigten RoI-Anfragen in die Untersuchungen miteinbezogen, da sie sich zu den Belastungen des Second-Level-Buffers durch SLICER addieren. Y-Refit führt wiederum zu einer Ereignisreduktion.

Die noch folgenden Schritte der zweiten Trigger-Stufe werden daher mit einer schon deutlich geringeren Häufigkeit ausgeführt. Für diese Algorithmen werden überwiegend Daten des Vertexdetektors verwendet, die in anderen SLB-Modulen gespeichert werden als die Daten des äußeren Spurkammersystems. Das hier auftretende Datenaufkommen addiert sich daher nicht zu dem, das von den vorhergehenden Algorithmen verursacht wurde. Es spielt bei der Bestimmung der Ratenlimitierung des Second-Level-Buffers keine große Rolle. Für die Spurverfolgung durch das Magnetfeld werden die Daten der im Magnetfeld installierten Superlage MC1 des äußeren Spurkammersystems benötigt. Die Front-End-Treiber der Spurkammerlagen innerhalb des Magnetfeldes sind größtenteils an andere SLB-Module angeschlossen als die Superlagen, die sich hinter dem Magneten befinden. Die RoI-Datenanforderungen an die Superlage MC1 kann daher bei den hier vorgestellten Betrachtungen vernachlässigt werden.

Die Anzahl der Spurkandidaten, die bei der wirklichen Datennahme von der ersten Trigger-Stufe gefunden werden, hängt stark von den angewendeten Selektionskriterien ab. Um Aussagen zu erhalten, die möglichst unabhängig von der Zahl der gefundenen Spuren pro Ereignis sind, beziehen sich die im Folgenden beschriebenen Untersuchungen stets auf einen Spurkandidaten. Das Datenaufkommen pro Spurkandidat wird abgeschätzt und daraus eine maximal vom DAQ-System verarbeitbare Spurkandidatenrate bestimmt.

Bei der Emulation wird eine Ereignisreduktion durch SLICER und X-Refit zusammen um einen Faktor von fünf angenommen. Monte-Carlo-Studien zeigen, dass ein Faktor zwischen 4 und 7 erwartet werden kann [62], [79]. Die für den Y-Refit-Teil der zweiten Trigger-Stufe benötigten Datenanfragen gehen daher, um diesen Faktor unterdrückt, in die gewonnenen Verteilungen der Datenanfragen ein.

In Abb. 5.30 sind einige mit der Emulation ermittelte Häufigkeitsverteilungen darge-

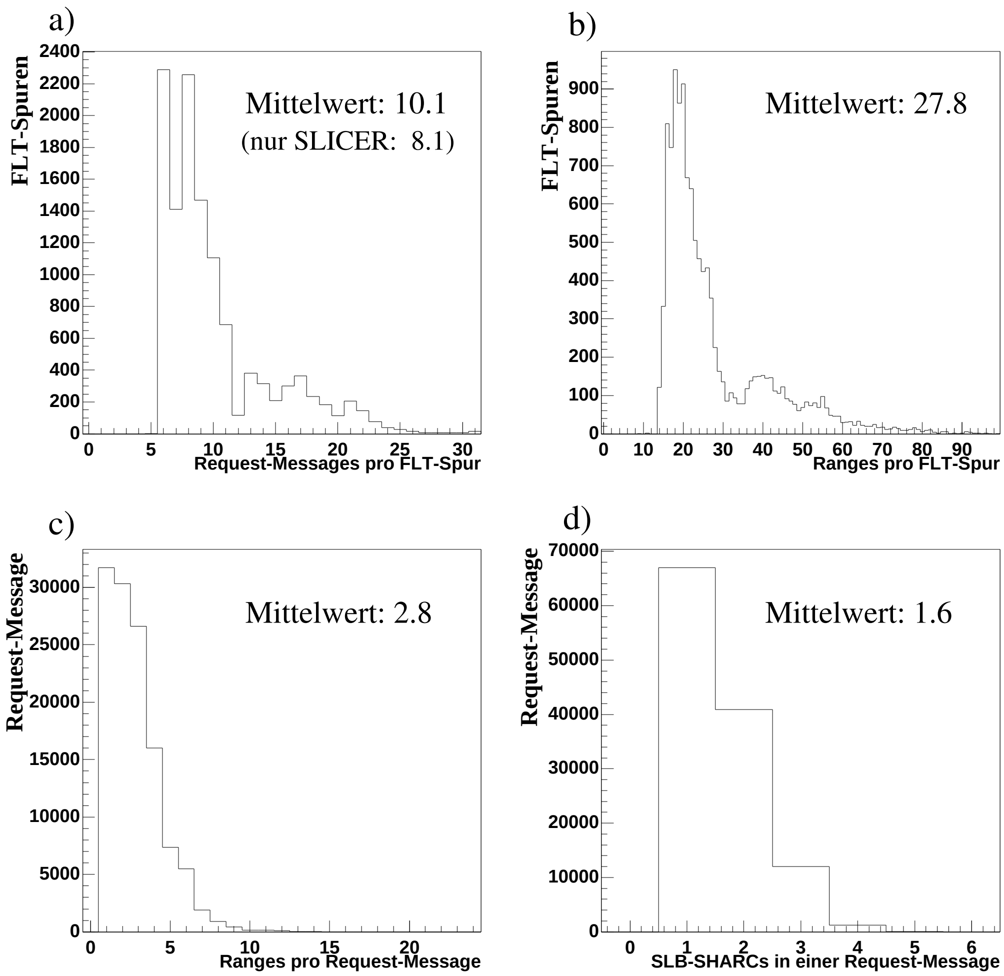



***Abbildung 5.30:*** *Häufigkeitsverteilungen für: a) die Anzahl an benötigten Range-Request-Messages bzw. b) Ranges pro FLT-Spurkandidaten, c) die Anzahl an Ranges, die in eine Anfrage-Message gepackt werden und d) die Anzahl der SLB-SHARCs, an die eine einzelne Message geleitet werden muss. Die Verteilungen berücksichtigen die Datenanforderungen für SLICER und, um einen Faktor fünf reduziert, für Y-Refit.*

stellt: Das linke obere Diagramm zeigt die Anzahl der RoI-Datenanfrage-Messages, die pro Spurkandidat ausgeschickt werden müssen. Es werden für jede Spur wenigstens sechs Messages benötigt. Da Daten aus sechs Superlagen für die Trigger-Algorithmen verwendet werden und die Daten der einzelnen Superlagen weitestgehend auf getrennten SLB-Modulen gespeichert sind, ist für jede Lage eine eigene Anfrage-Message notwendig. Mit abnehmenden Wahrscheinlichkeiten werden mehr als sechs Anfrage-Messages benötigt. Das erneute Ansteigen der Häufigkeiten bei mehr als zwölf Messages kommt durch Ereignisse zu Stande, die von SLICER und X-Refit akzeptiert wurden und daher noch die für Y-Refit benötigten Anfragen zusätzlich ausgesendet werden. Eine ähnliche Verteilung sieht man bei der Anzahl an Ranges, die pro Spurkandidaten angefordert werden. Das untere linke Diagramm zeigt die Anzahl an Ranges, die in eine Datenanfrage-Message gepackt werden können. Im Mittel befinden sich ca. 2.8 Ranges innerhalb einer Anfrage-Message. Die Ranges, die für SLICER und Y-Refit angefordert werden, besitzen in der

Regel nur eine Länge von einigen (10 - 20) Byte. Die Antwort-Messages vom Second-Level-Buffer, die die RoI-Daten enthalten, haben daher typischerweise für SLICER und Y-Refit eine geringe Länge. Welche Größe für die Ranges bei der Datennahme später tatsächlich verwendet wird, ist bisher noch nicht endgültig festgelegt. Die Bestimmungen der Ratengrenzen für RoI-Datenanfragen, die im vorherigen Abschnitt vorgestellt wurden, zeigen jedoch, dass die Größe der Ranges nur einen vergleichsweise kleinen Einfluss auf die Leistungsfähigkeit eines SLB-Moduls hat.

Die aus der Emulation gewonnene Verteilung der RoI-Datenanfragen auf die SHARCs des Second-Level-Buffers ist in Abb. 5.31 dargestellt. Im oberen Histogramm ist die mittlere Anzahl von RoI-Anfrage-Messages, die ein SLB-Modul pro Spurkandidat erhält, für jedes SLB-Modul des äußeren Spurkammer-Systems aufgetragen. Es sind dabei sowohl die alleine durch SLICER verursachten Datenanfragen (hellgraues Histogramm) als auch die unter Hinzunahme von Y-Refit benötigten Datenanfrage-Messages (dunkelgraues Histogramm) eingezeichnet. Auch hier ist ein gemeinsamer Reduktionsfaktor für SLICER und X-Refit von fünf angenommen worden. Es zeigt sich, dass die von Y-Refit benötigten Daten sich ungefähr in gleicher Weise auf die einzelnen SHARCs verteilen wie die für SLICER angeforderten Daten.

Die Lücken in dem Histogramm treten durch SLB-Module auf, die ausschließlich zum Speichern von Daten der im Magnetfeld befindlichen Superlagen verwendet werden, die für die Trigger-Algorithmen nicht benötigt werden. Die SLB-Module, die für die *Minus-Seite* - dies ist die in Protonenstrahlrichtung innerhalb des Protonenringes liegende Seite - des äußeren Spurkammersystems verwendet werden, erhalten mehr Datenanfragen als die gegenüberliegende Seite. Der Grund hierfür ist, dass die Spurkammersuperlagen, die für die Minus-Seite verwendet werden, in die andere Hälfte hineinreichen. Wie aus der geometrischen Verteilung der RoI-Datenanfragen (siehe Abb. 5.32) zu sehen ist, enthält die Minus-Seite einen größeren Anteil strahlnaher Detektorbereiche mit hohen Belegungsdichten. Man erkennt, dass überwiegend eine kleine Zone des Spurkammersystems in Strahlnähe für den Hauptteil der RoI-Datenanfragen benötigt wird.

Die beiden unteren Histogramme in Abb. 5.31 zeigen die Verteilung der RoI-Datenanfragen auf die einzelnen SLB-SHARCs, wobei im mittleren Diagramm die Anzahl an Anfrage-Messages und im unteren Diagramm an Ranges pro SLB-SHARC aufgezeichnet ist. Die Position der Histogrammeinträge der einzelnen SLB-SHARCs auf der $x$-Achse entspricht der Lage der zugehörigen SLB-Module im oberen Diagramm. Jedes Modul des oberen Diagramms ist also in den unteren beiden Histogrammen in jeweils fünf Unterbereiche für die einzelnen auf dem Modul befindlichen SLB-SHARCs aufgespalten. Es ist hierbei zu beachten, dass eine Datenanfrage-Message auf einem SLB-Modul möglicherweise an mehrere SHARCs geleitet wird. Diese Messages gehen in die auf SHARCs bezogenen Verteilungen mehrfach ein. Sowohl die Schwankungen in der auf SLB-Module als auch auf SLB-SHARCs bezogenen Verteilung kann durch die mittleren Abstände vom Protonenstrahl der zugeordneten Detektorbereiche erklärt werden. Die Schwankungen der Häufigkeitsverteilung pro SLB-Modul liegen ungefähr innerhalb eines Faktors zwei zwischen weniger und stärker belasteten Modulen, sieht man von den wenigen Modulen ab, die für Detektorsuperlagen im Magnetfeld benutzt werden. Die Verteilung der Datenanfragen schwankt hingegen deutlich stärker zwischen einzelnen SHARCs. Dies gilt auch für SHARCs, die sich auf demselben SLB-Modul befinden. Oft tragen nur ein oder zwei SLB-SHARCs den Hauptanteil der Belastung eines ganzen SLB-Moduls.

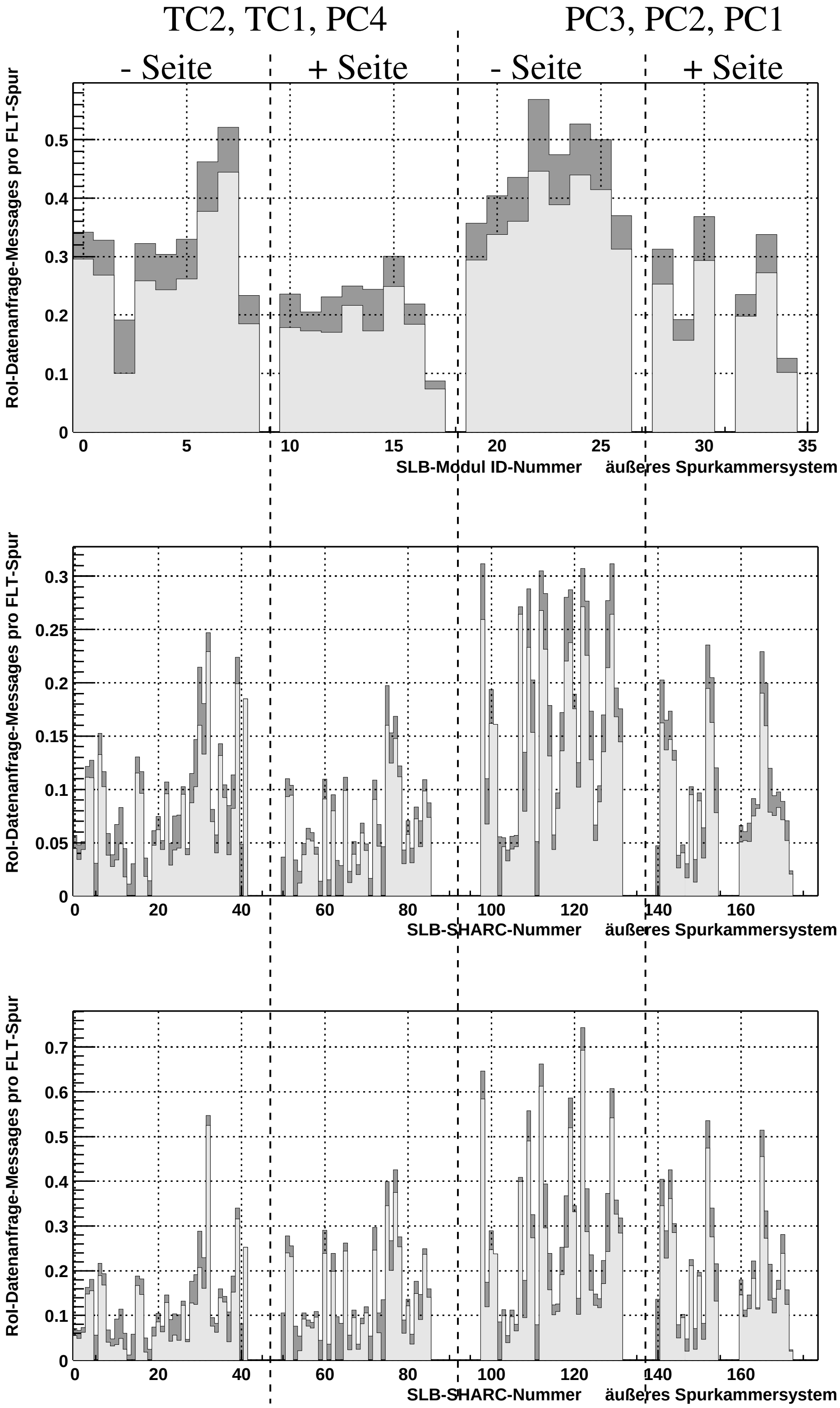



***Abbildung 5.31:*** *Verteilung der RoI-Datenanfragen pro Spurkandidaten auf die SLB-Module (oben) bzw. die SLB-SHARCs (Mitte) des äußeren Spurkammersystems. Das untere Histogramm zeigt die Anzahl der Ranges pro Spurkandidaten für jeden SLB-SHARC. Die Verteilungen berücksichtigen die Datenanfragen für SLICER (helles Hisogramm) und, um einen Faktor fünf unterdrückt, unter Hinzunahme von Y-Refit (dunkles Histogramm).*

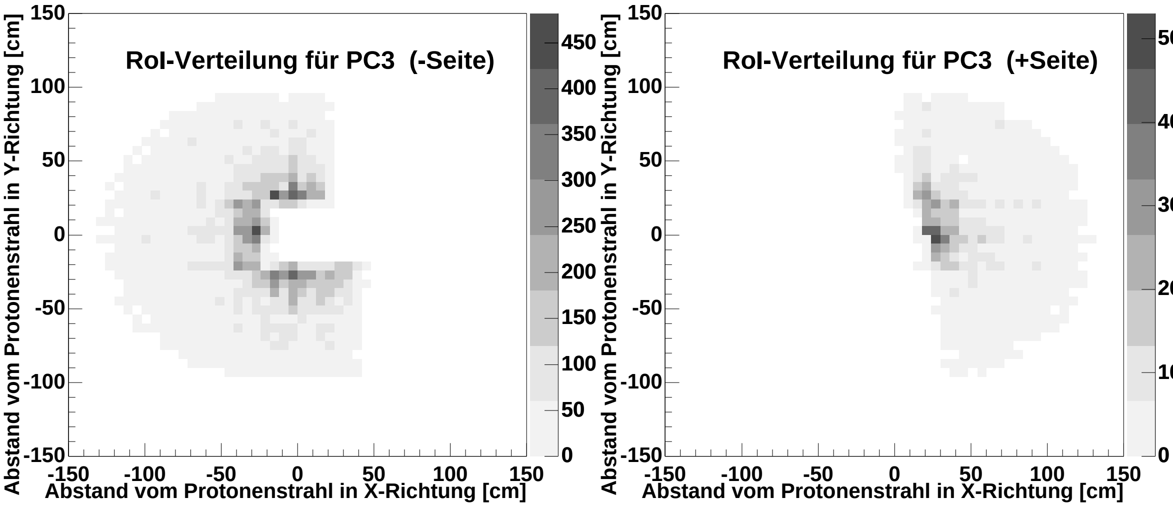



***Abbildung 5.32:*** *Geometrische Verteilungsdichte der RoI-Anfragen der zweiten Trigger-Stufe für die Superlage PC3 des äußeren Spurkammersystems. Die verschiedenen Graustufen geben die Dichte der RoI-Verteilung in willkürlichen Einheiten an.*

### SLB-Ratenmessung unter Berücksichtigung der RoI-Verteilung

Um einen aussagekräftigen Test der SLB-Leistungsfähigkeit zu gewinnen, wurde die im vorigen Abschnitt beschriebene Ratenmessung für RoI-Datenanfragen wiederholt. Jedoch wurde diesmal die aus der Emulation gewonnene Information über die Zusammensetzungen und Häufigkeiten der RoI-Anfragen verwendet. Aus der Emulation wurde für jedes SHARC-Modul des äußeren Spurkammersystems eine Wahrscheinlichkeitsverteilung für alle denkbaren Kombinationen der auf diesem Modul befindlichen SLB-SHARCs, die in einer Anfrage-Message enthalten sein können, gebildet. Ebenso wurde für jeden SLB-SHARC die mittlere Anzahl an Ranges, die im Falle einer Datenanfrage-Message an diesen gerichtet sind, und ebenso die mittlere Länge eines Ranges, berechnet. Die Zusammensetzung der RoI-Datenanfrage-Messages wurde während der Tests mit einem Zufallszahlengenerator ermittelt, wobei die aus der Emulation gewonnenen Verteilungen als Gewichtung eingingen. Auf diese Weise konnte für jedes SHARC-Modul des äußeren Spurkammersystems die maximal verarbeitbare Message-Rate für RoI-Anforderungen gemessen werden. Die aus diesen Tests gewonnenen Ratenlimitierungen für die einzelnen SLB-Module sind im oberen Diagramm von Abb. 5.33 dargestellt. Für eine Reihe von SHARC-Modulen liegt die maximal verarbeitbare Rate bei knapp unterhalb 80 kHz. Es ist daher anzunehmen, dass für diese Module die Rate durch das Transaktionslimit des auf dem SHARC-Modul zur Verbindung zum Netzwerk verwendeten SHARCs begrenzt wird. Für die überwiegende Anzahl an SHARC-Modulen liegt die Ratengrenze jedoch deutlich unterhalb dieses Transaktionslimits. Die Rate ist hier durch die Verarbeitungszeiten für RoI-Datenanfragen der einzelnen SHARCs limitiert.

Im unteren Diagramm von Abb. 5.33 ist für jeden SLB-SHARC des äußeren Spurkammersystems die Wahrscheinlichkeit aufgetragen, dass eine Datenanfrage-Message, die an das betreffende SLB-Modul gerichtet wird, mindestens einen Range für diesen SHARC enthält. Die Skalierung der $x$-Achse dieses Diagramms entspricht wieder derje-

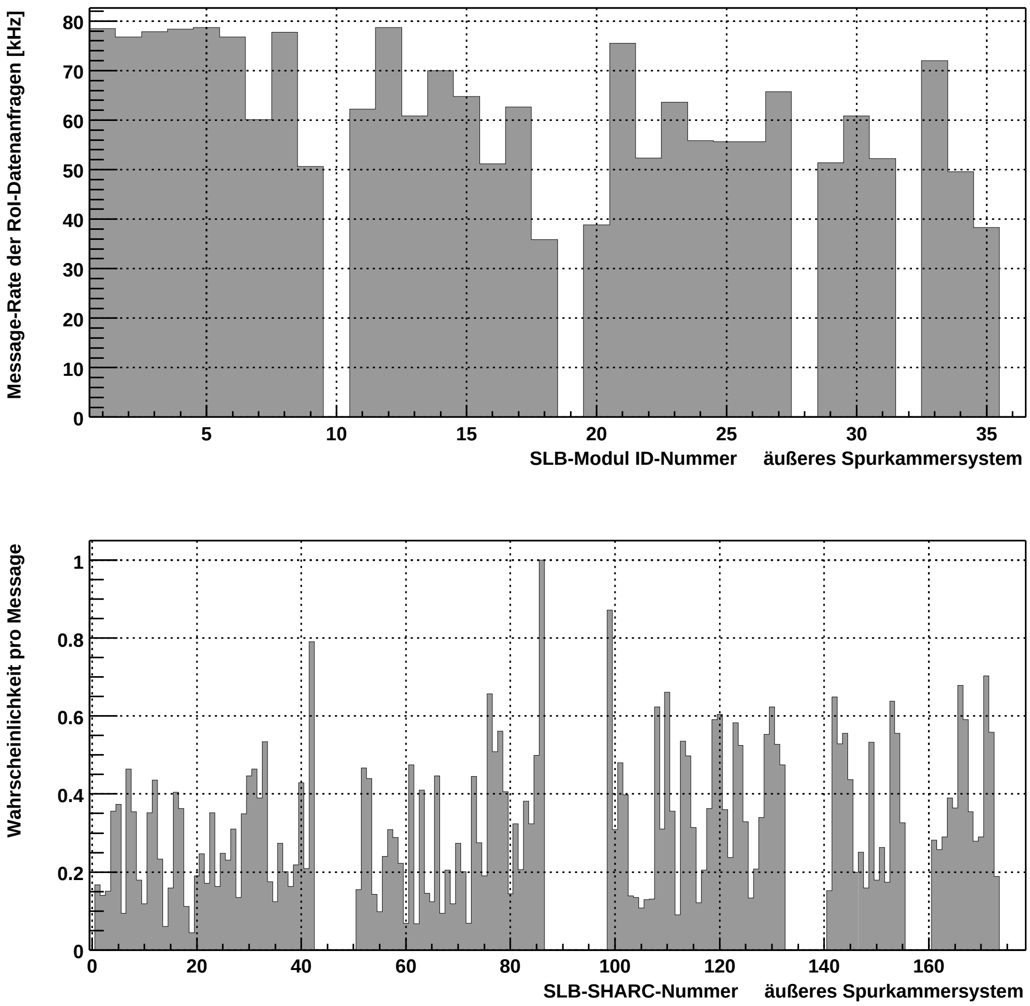



***Abbildung 5.33:*** *Maximale Message-Rate für RoI-Datenanforderungen, die OTR-artige SLB-Module verarbeiten können (oben). Das untere Diagramm zeigt die Wahrscheinlichkeit, dass ein SLB-SHARC in einer RoI-Anfrage-Message für das entsprechende SLB-Modul kontaktiert wird.*

nigen des darüberliegenden Histogramms. Ein Vergleich beider Histogramme zeigt, dass sich geringe Raten für SLB-Module im oberen Histogramm an Positionen befinden, an denen im unteren Histogramm mindestens für einen SHARC ein sehr hoher Wert liegt. Befinden sich auf einem SLB-Modul SHARCs, die mit sehr großer Wahrscheinlichkeit zur Beantwortung einer Datenanfrage an dieses Modul benötigt werden, so limitiert die CPU-Leistung dieser SHARCs die maximale Rate des betreffenden SLB-Moduls.

Durch Division der gemessenen Obergrenzen der Message-Rate durch die mittlere Anzahl von RoI-Datenanfrage-Messages pro SHARC-Modul für einen Spurkandidaten erhält man die maximale Rate an Spurkandidaten, die ein SLB-Modul verarbeiten kann. Die auf diese Weise berechneten Werte sind in Abb. 5.34 dargestellt. Für einige stärker belastete SLB-Module liegt diese Ratengrenze bei etwa 100 - 110 kHz. Diese SLB-Module begrenzen die Spurkandidatenrate des gesamten Second-Level-Buffers.

Bei den bisher beschriebenen Messungen wurden die SHARCs nur durch RoI-Daten-

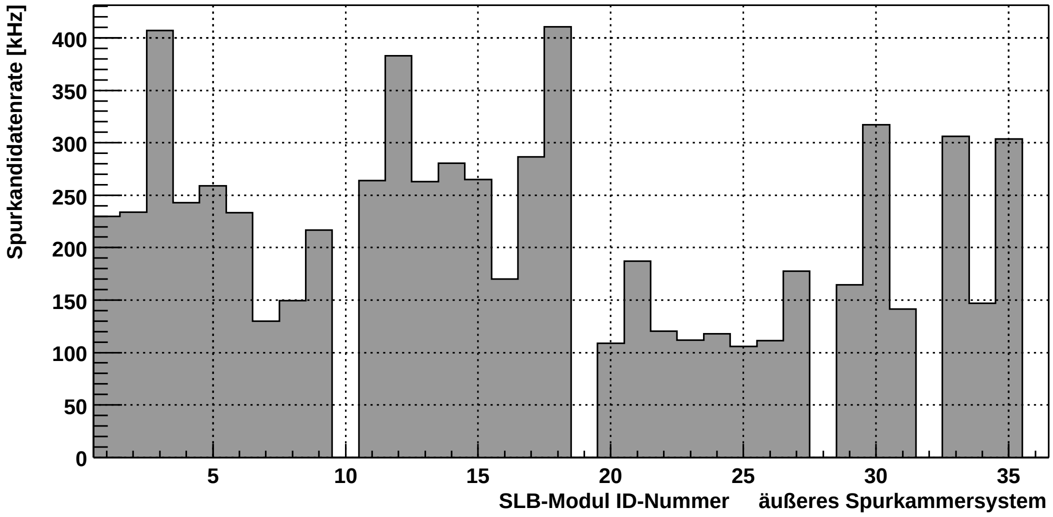



***Abbildung 5.34:*** *Maximal von den SLB-Modulen des äußeren Spurkammersystems verarbeitbare Spurkandidatenrate. Datenanfragen zur Ereignisbildung und Buffer-Update-Messages wurden nicht berücksichtigt.*

anfragen belastet. Während der Datennahme muss jeder SLB-SHARC jedoch zusätzlich Datenanforderungen für die Ereignisbildung bei einer Rate von ca. 500 Hz verarbeiten. Bei einer weiteren Messreihe wurden daher zusätzlich zu den RoI-Datenanfragen parallel Daten zur Ereignisbildung von dem SLB-Modul angefordert. Im linken Diagramm von Abb. 5.35 ist die maximal behandelbare Spurkandidatenrate in Abhängigkeit der Rate der Datenanforderungen zur Ereignisbildung für das am stärksten belastete SLB-Modul (ID-Nummer 25) dargestellt. Die maximal verarbeitbare Spurkandidatenrate nimmt proportional zur Event-Request-Rate ab. Die Ratengrenze für RoI-Datenanfragen liegt für dieses SLB-Modul bei einer parallelen Datenanforderung zur Ereignisbildung von 500 Hz um etwas mehr als 3 kHz unter dem Wert ohne diese zusätzliche Belastung. Dies entspricht einer Leistungsverminderung von 3.9%, was gut mit dem im vorigen Abschnitt (Seite 118) abgeschätzten Wert übereinstimmt. Die Ereignisbildung trägt zu der Begrenzung der Leistungsfähigkeit des Second-Level-Buffers bei einer Rate von 500 Hz wie erwartet nur geringfügig bei.

Eine weitere Belastungsquelle des Second-Level-Buffers während der Datennahme stellen die Buffer-Update-Messages dar, die allen SLB-SHARCs vom Event-Controller zugesendet werden. Bei einer weiteren Messreihe wurde das SLB-Modul auch mit dieser Art von Messages belastet. Das rechte Diagramm von Abb. 5.35 zeigt den Einfluss der Buffer-Update-Messages auf die Leistungsfähigkeit des Second-Level-Buffers. Die Messung wurde für Eingangsraten der zweiten Trigger-Stufe - diese entspricht der Rate, mit der die Buffer-Indizes an den SLB verteilt werden müssen - von 12.5 kHz, 25 kHz und 50 kHz durchgeführt. Es wurden dabei 10, 20 bzw. 30 Buffer-Indizes in einer Update-Message zusammengefasst. Die Verarbeitung der Buffer-Update-Messages führt zu einer deutlichen zusätzlichen Belastung der SLB-SHARCs. Es zeigt sich, dass es keinen großen Einfluss hat, wie viele Buffer-Indizes in einer Message zusammengefasst werden. Der leistungslimitierende Faktor ist also nicht die Rate an Buffer-Update-Messages, die empfangen werden, die ja, falls sich mehr Indizes in einer Message befinden, geringer

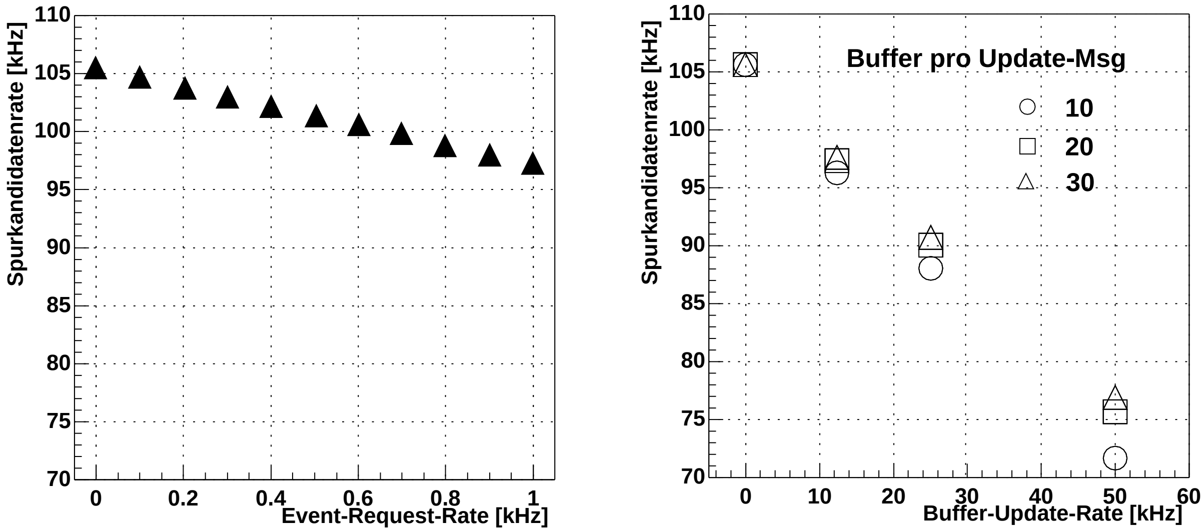



***Abbildung 5.35:*** *Maximale Bearbeitungsrate von RoI-Datenanfragen des am stärksten belasteten SLB-Moduls des äußeren Spurkammersystems: links in Abhängigkeit von der Rate der Datenanforderungen zur Ereignisbildung, rechts als Funktion der Buffer-Update-Rate.*

ist. Stattdessen reduziert die Verarbeitung der einzelnen Buffer-Indizes innerhalb des SLB-Programms die Effizienz des Second-Level-Buffers.

Wiederholt man die Messungen für alle SLB-Module des äußeren Spurkammersystems unter den realistischen Bedingen einer parallelen Ausführung von Datenanfragen für die Ereignisbildung von 500 Hz und Aussendung von Buffer-Update-Messages mit jeweils 20 Indizes bei einer Rate von 1250 Hz bzw. 2500 Hz (d.h. bei einer Ereignisrate von 25 bzw. 50 kHz), so ergeben sich die in Abb. 5.36 dargestellten Resultate. Für die am stärksten belasteten SLB-Module sinkt die Ratengrenze, mit der Spurkandidaten verarbeitet werden könen, auf ca. 80-90 kHz.

Ein Unsicherheitsfaktor bei den vorgestellten Untersuchungen ist der Reduktionsfaktor von SLICER und X-Refit. Die Messungen der SLB-Leistungsfähigkeit sind daher für verschiedene Reduktionsfaktoren wiederholt worden. Abb. 5.37 zeigt die Ratengrenzen in Abhängigkeit des gemeinsamen Reduktionsfaktors von SLICER und X-Refit für die am stärksten belasteten SLB-Module (die Messkurve mit den niedrigsten Raten stammt wiederum von dem SLB-Modul mit ID-Nummer 25). Das linke Diagramm zeigt eine Messung, bei der eine parallele Buffer-Update-Message-Rate von 2500 Hz bei 20 Indizes pro Message ausgeführt wurde. Bei dem rechten Diagramm betrug diese Rate 1250 Hz. Für beide Messreihen wurden Datenanforderungen für die Ereignisbildung mit 500 Hz an die SLB-SHARCs gesendet. Die Messung zeigt, dass ab einem Reduktionsfaktor durch SLICER und X-Refit von ungefähr fünf dieser nur noch einen geringen Einfluss auf die Ratenlimitierung des Second-Level-Buffers hat.

Bei den hier vorgestellten Untersuchungen wurde stets vorausgesetzt, dass nur das äußere Spurkammersystem für die erste Trigger-Stufe verwendet wird. Auf längere Sicht soll auch das innere Spurkammersystem zur Spurensuche in der ersten Trigger-Stufe genutzt werden können. Damit werden ebenfalls von der zweiten Trigger-Stufe Daten der inneren Spurkammern benötigt, so dass auch die SLB-Module des inneren Spurkammersystems mit RoI-Datenanfragen belastet werden. Der Raumwinkelbereich, der durch die

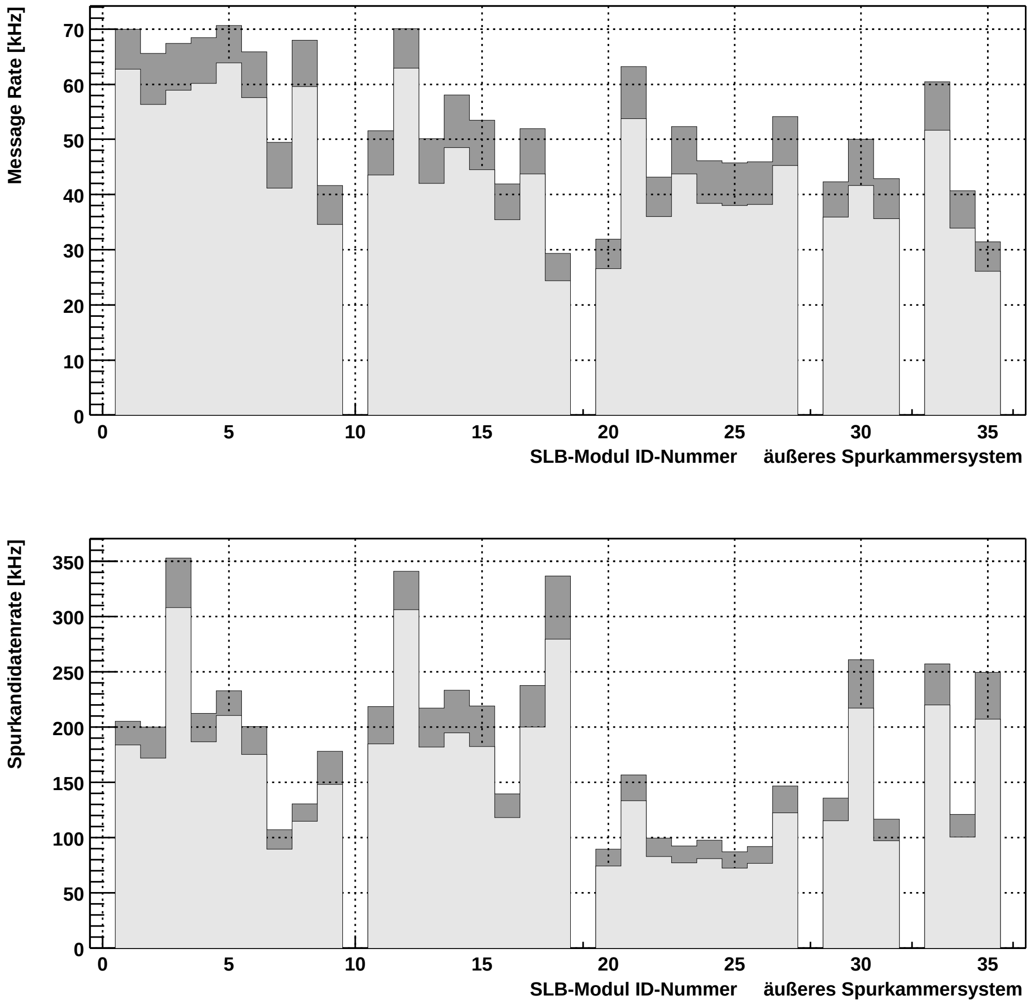



***Abbildung 5.36:*** *Maximale Verarbeitungsrate für RoI-Datenanfragen (oben) und die daraus resultierenden Raten von Spurkandidaten (unten) bei einer gleichzeitigen Belastung von 500 Hz Event-Requests und 1250 Hz (dunkelgrau) bzw. 2500 Hz (hellgrau) Buffer-Update-Messages mit jeweils 20 Buffern.*

Lagen des inneren Spurkammersystems abgedeckt wird, nimmt mit der Entfernung vom Target ab. Ein Teil der Spuren verläuft also in Superlagen, die sich näher zum Magneten befinden, durch die inneren Spurkammern und in weiter vom Magneten entfernten Lagen durch die äußeren Spurkammern. Dies bedeutet, dass durch die Hinzunahme der inneren Spurkammern auch die Rate der RoI-Datenanfragen für die äußeren Spurkammerlagen steigt. Günstigerweise sind hierdurch hauptsächlich die beiden TC-Lagen betroffen. Die durchgeführten Tests zeigen, dass die für diese Lagen verwendeten SLB-Module weniger stark belastet sind als die SLB-Module der PC-Superlagen.

Da der Anteil an Spuren im inneren Spurkammersystem kleiner ist als im äußeren, ist zu erwarten, dass die Belastung der SLB-Module der inneren Spurkammern zu keiner weiteren Ratenlimitierung führt. Um genauere Aussagen hierüber treffen zu können, sollten jedoch die Emulationsstudien und SLB-Tests, die für das äußere Spurkammersystem durchgeführt wurden, auch für die SLB-Module der inneren Spurkammern wiederholt

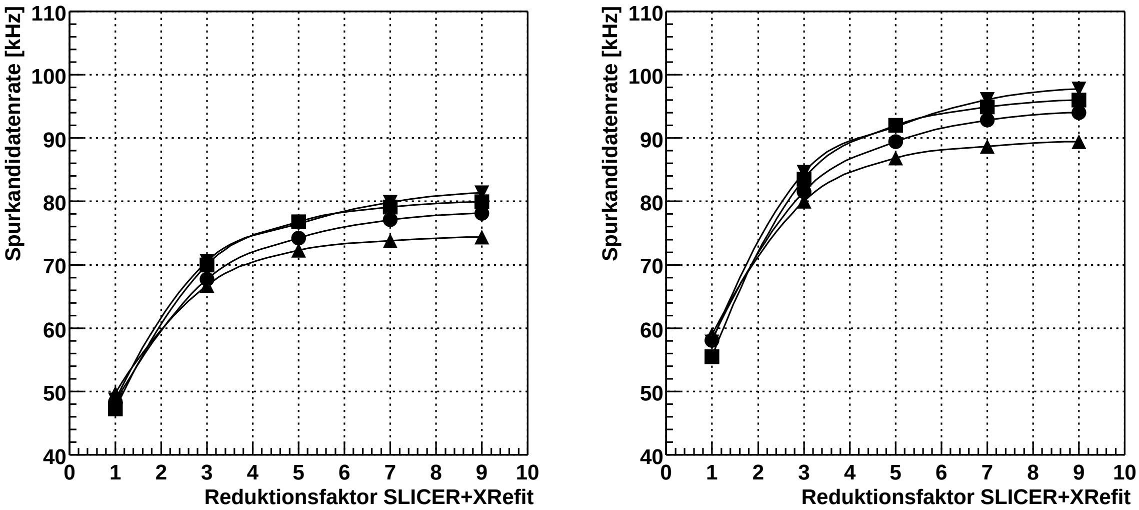


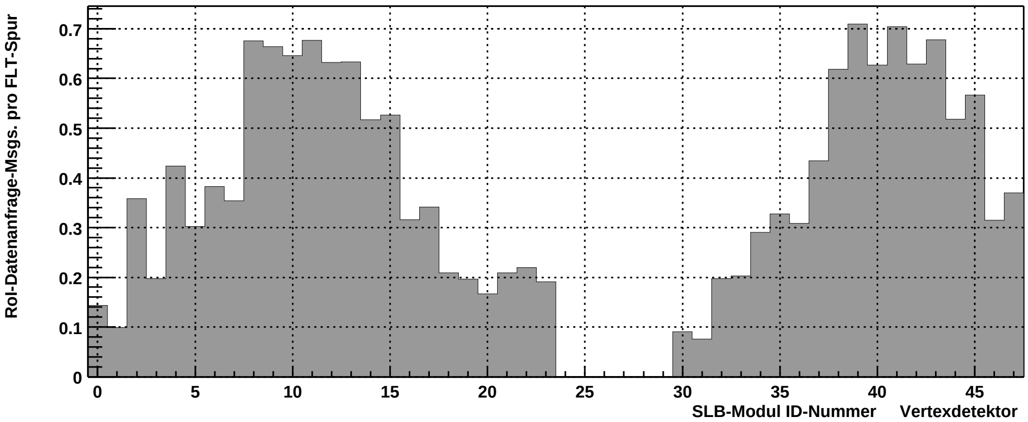

***Abbildung 5.37:*** *Abhängigkeit der maximalen Spurrate von dem integrierten Reduktionsfaktor von SLICER und X-Refit. Gezeigt sind die Raten für die vier SHARC-Module mit der größten Belastung durch RoI-Datenanforderungen. Die Rate der Buffer-Update-Messages betrug 2500 Hz (links) bzw. 1250 Hz (rechts) bei jeweils 20 Buffer pro Message.*

werden.

### RoI-Datenanfragen für den Vertexdetektor

In der gleichen Weise wie die Belastung für die SLB-Module des äußeren Spurkammersystems abgeschätzt wurde, kann auch die Ratenobergrenze der SLB-Module des Vertexdetektors untersucht werden. Auch hier wurden wieder nur solche Spuren berücksichtigt, die zwischen Magneten und Kalorimeter vollständig im Bereich des äußeren Spurkammersystems liegen. Abb. 5.38 zeigt die mittlere Anzahl an RoI-Datenanfrage-Messages pro SLB-Module und pro SLB-SHARC für einen Spurkandidaten. Man erkennt deutliche Schwankungen in der Belastung zwischen einzelnen SLB-Modulen des Vertexdetektors. Die angegebenen Werte in den Histogrammen sind dabei auf die Anzahl Spurkandidaten normiert, für die die Vertexdetektoralgorithmen der zweiten Trigger-Stufe ausgeführt werden. Es ist also keine Reduktion durch vorangegangene Algorithmen berücksichtigt worden. Bei der Datennahme mit dem kompletten Trigger-System ist eine Spurunterdrückung um einen Faktor 10 bis 13 zu erwarten, bevor Vertexdetektordaten angefordert werden [64]. Die Einträge in den Diagrammen von Abb. 5.38 und 5.39 sind daher mit einem solchen Faktor zu multiplizieren, um sie mit der zu erwarteten Spurkandidatenrate der ersten Trigger-Stufe vergleichen zu können.

Wie bei den Datenanfragen für SLICER und die beiden Refit-Algorithmen, wurde auch für die SLB-Module des Vertexdetektors die maximal verarbeitbare Spurkandidatenrate mit dem DAQ-Testsystem experimentell bestimmt, wobei das SLB-Modul entsprechend der VDS-artigen SLB-Module konfiguriert wurde (vgl. Seite 73). Jeder Range umfasste einen kompletten FED (288 Byte) des Vertexdetektors. Abb. 5.39 zeigt die Resultate einer solchen Messung. Parallel zu den RoI-Datenanfragen wurden Event-Requests bei einer Rate von 500 Hz und Buffer-Update-Messages bei einer Rate von



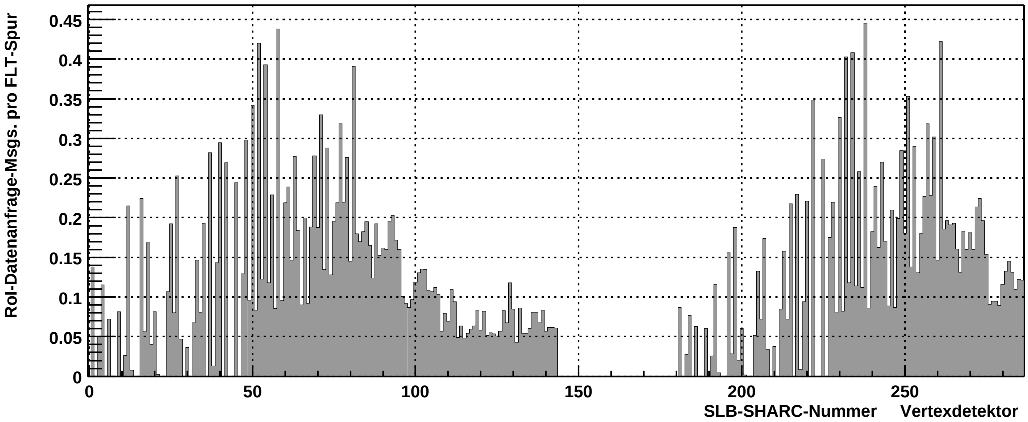




***Abbildung 5.38:*** *Anzahl der RoI-Datenanfrage-Messages für Daten des Vertexdetektors, die ein SLB-Modul (oberes Histogramm) bzw. ein SLB-SHARC pro FLT-Spurkandidaten erhält. Es ist keine Ereignisreduktion durch die vorherigen SLT-Teilschritte berücksichtigt worden.*

2500 Hz mit 20 Buffer pro Message durchgeführt. Auch für die Ratenobergrenzen der verarbeitbaren Spurkandidaten ergeben sich deutliche Unterschiede zwischen den einzelnen SLB-Modulen. Für die am stärksten belasteten SLB-Module des Vertexdetektors liegt die Ratenobergrenze für Spurkandidaten bei ca. 40 kHz. Berücksichtigt man die vor Aufruf der Vertexdetektoralgorithmen bereits in der zweiten Trigger-Stufe durchgeführte Reduktion der Spurrate, so kann der Second-Level-Buffer des Vertexdetektors von der ersten Trigger-Stufe gefundene Spurkandidaten bei einer Rate von über 400 kHz verarbeiten. Wie erwartet, führen die RoI-Datenanforderungen an den Vertexdetektor nicht zu einer Begrenzung der vom Second-Level-Buffer verarbeitbaren Eingangsrate in die zweite Trigger-Stufe.

### Überlegungen zur Genauigkeit der genannten Ratengrenzen

Bei den beschriebenen Messungen wurden einige Vereinfachungen angenommen. In die Abschätzungen des Umfangs der von der zweiten Trigger-Stufe gestellten RoI-Datenanforderungen gingen für jeden Spurkandidaten stets alle RoI-Anfragen in die Berechnun-

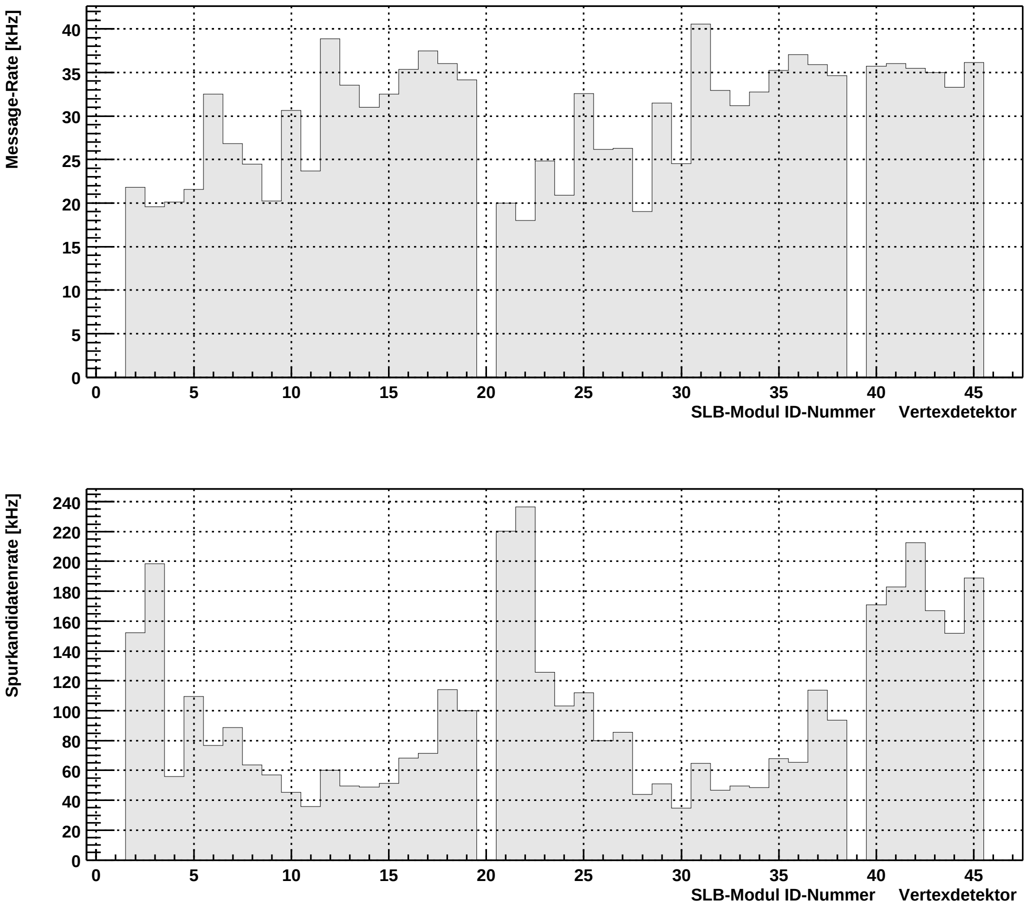



***Abbildung 5.39:*** *Mit dem DAQ-Testsystem gemessene maximale Verarbeitungsraten für RoI-Datenanfragen für jedes SLB-Modul des Vertexdetektors (oben) und die daraus resultierenden Raten der FLT-Spurkandidaten, die von dem entsprechenden Modul verarbeitet werden kann (unten). Auch hier ist keine Reduktion durch SLICER und die Refit-Algorithmen berücksichtigt.*

gen ein, die für einen einzelnen Teilalgorithmus notwendig sind. Eine eventuelle vorzeitige Ablehnung der Spur bereits vor der vollständigen Beendigung eines Teilschrittes wurde nicht berücksichtigt. Auf der zweiten Trigger-Stufe kann dies jedoch getan werden. In diesem Fall ist es für bereits abgelehnte Spuren nicht nötig, die Daten der restlichen Spurkammerlagen anzufordern. Die Anzahl an ausgesandten Messages pro Spurkandidat wird sich also gegenüber den in den vorangegangenen Abschnitten genannten Werten leicht verringern. Monte-Carlo-Studien sagen für SLICER einen Reduktionsfaktor pro Spur[13] von ungefähr zwei voraus [79]. Die Emulation der zweiten Trigger-Stufe zeigt, dass SLICER im Mittel ca. acht Messages pro Spurkandidaten aussendet. Eine naive Überlegung mit der Annahme, dass die Spur mit gleicher Wahrscheinlichkeit nach Analyse der Daten einer jeden Anfrage-Message abgelehnt wird, ergibt, dass sich die Anzahl an benötigten Datenanfrage-Messages auf 6 - 7 verringert, falls eine vorzeitige Ablehnung von Spuren durchgeführt wird. Von dieser Reduktion der Message-Rate werden in erster Linie die

[13]Man beachte, dass sich die in Tabelle 3.2 aufgelisteten Reduktionsfaktoren auf die Ereignisrate beziehen.

SLB-Module der Spurkammerlagen, die sich näher zum Target befinden, entlastet, da die Spurrekonstruktion von der hintersten Superlage ausgeht und in Richtung Target verfolgt wird. Die Ratengrenze für SLB-Module dieser Superlagen kann sich daher um etwa 10 - 20 % gegenüber den in Diagramm 5.36 angegebenen Werten verbessern. Da gerade die SLB-Module der näher am Target befindlichen Superlagen PC1 bis PC3 am stärksten durch die RoI-Datenanfragen belastet sind, wirkt sich dies entlastend auf die durch den Second-Level-Buffer verursachte Limitierung der Eingangsrate in die zweite Trigger-Stufe aus.

Eine weitere Vereinfachung besteht darin, dass bei den Messungen keine Detektordaten von den SLB-SHARCs über die Links empfangen wurden. Die in Abschnitt 5.4.1 vorgestellten Messungen lassen eine Reduktion der gemessenen Ratenobergrenzen von bis zu zehn Prozent abhängig von der Eingangsrate in die zweite Trigger-Stufe erwarten.

#### Auswirkungen auf die Ereignisrate

Das Trigger- und Datennahmesystem ist entwickelt worden, um eine durchschnittliche Ausgangsrate der ersten Trigger-Stufe von 50 kHz verarbeiten zu können. Monte-Carlo-Studien, die auch das innere Spurkammersystem verwenden, sagen eine Anzahl von fünf von der ersten Trigger-Stufe gefundenen Spurkandidaten pro Ereignis voraus [79], falls das Ereignis von der ersten Trigger-Stufe akzeptiert wird. Dieser Wert hängt jedoch wie auch die Trigger-Rate von den konkreten Trigger-Kriterien ab, die an die Ereignisse in der ersten Trigger-Stufe gestellt werden. Von den gefundenen Spuren liegen 60 - 70 % [80] vollständig im Bereich der äußeren Spurkammern. Dies bedeutet, dass die zweite Trigger-Stufe Spurkandidaten im Bereich des äußeren Spurkammersystems mit einer Rate von ungefähr 150 - 175 kHz von der ersten Stufe erhält, falls für diese nur die äußeren Spurkammern verwendet werden.

Es müssen jedoch nicht alle Spuren von SLICER behandelt werden. Viele Trigger-Arten, wie beispielsweise die für den Goldenen Kanal verwendeten Trigger-Bedingungen, verlangen Spurpaare. Ist bereits ein Spurkandidat für einen solchen Trigger abgelehnt worden, muss der verbliebene zweite Spurkandidat nicht mehr von der zweiten Trigger-Stufe untersucht werden. Aus einer Monte-Carlo-Studie erhält man, dass ca. 20 % der von der ersten Trigger-Stufe gefundenen Spurkandidaten wegen einer bereits erfolgten Ablehnung des Ereignisses nicht mehr von SLICER bearbeitet werden müssen [79]. Damit benötigt die zweite Trigger-Stufe die Daten aus den RoI-Detektorbereichen des äußeren Spurkammersystems für eine Spurkandidatenrate von ca. 120 - 140 kHz. Die Ratengrenzen des Second-Level-Buffers bezogen auf Spurkandidaten liegen, wie die beschriebenen Tests zeigen, für die am stärksten belasteten SLB-Module um 45 bis 65 kHz unterhalb diesen erwarteten Anforderungen. Die maximale Eingangsrate in die zweite Trigger-Stufe wird daher durch den Second-Level-Buffer auf ca. 25 - 35 kHz beschränkt. Eine Verbesserung der Leistungsfähigkeit des Second-Level-Buffers sollte daher für die zukünftige Datennahme angestrebt werden.

### 5.4.4 Verbesserungsvorschläge und erwartete Resultate

Eine Verbesserung der Ratenlimitierungen des Second-Level-Buffers kann in erster Linie durch vier unterschiedliche Ansätze erreicht werden:

1. durch eine effizientere Gestaltung des Programm-Codes des Second-Level-Buffers,

2. durch eine Änderung der Verkabelung zwischen Front-End-Elektronik und Second-Level-Buffer, so dass der RoI-Datenverkehr gleichmäßiger auf die SHARCs verteilt wird,

3. durch eine Reduktion der Message-Rate für RoI-Datenanforderungen, indem mehr RoI-Anfragen in einer Message zusammengefügt werden,

4. durch Benutzung von mehr SHARC-Modulen für den Second-Level-Buffer.

### Optimierung des Second-Level-Buffers

Neben eventuell möglichen Verbesserungen des SLB-Programms durch weitere Optimierungen des bestehenden Algorithmus, wie sie sich durch direkte Programmierung in Maschinensprache erreichen lassen, kann auch eine Änderung der Arbeitsweise des SLBs vorgenommen werden. Die durchgeführten Messungen zeigen, dass ein großer Teil der Bearbeitungszeit für RoI-Datenanfragen durch die Behandlung von RPS-Messages verursacht wird. Ähnlich wie bei der Optimierung des Event-Controllers kann auch hier versucht werden, die Kommunikation zwischen Prozessen auf demselben SHARC-Modul ohne die Verwendung von RPS durchzuführen. Eine Möglichkeit hierfür besteht darin, die Datenanfrage-Messages nicht mehr von SLB-SHARC zu SLB-SHARC weiterzuleiten, falls sich Ranges für mehrere SHARCs in einer Anfrage-Message befinden. Stattdessen kopiert der SLB-SHARC, der als erstes die Anfrage erhält, alle angeforderten Daten, die sich in den anderen SHARCs des SLB-Moduls befinden, über direkte Speicherzugriffe aus den internen Speichern der SHARCs. Er kann auf diese Weise alle Datenanfragen beantworten ohne die Message an einen weiteren SLB-SHARC senden zu müssen. Die für die RPS-Message-Behandlung benötigten Rechenzeiten fallen in diesem Fall weg. Eine solche Vorgehensweise erfordert, dass jeder SLB-SHARC über eine Liste verfügt, welche FEDs an die anderen auf dem Modul befindlichen SHARCs angeschlossen sind. Die Komplexität der Behandlung von RoI-Datenanforderungen kann dadurch leicht erhöht werden.

Ein Problem dieser SLB-Modifikation ist, dass es neben der Entlastung einiger SLB-SHARCs möglicherweise zu einer Erhöhung der Belastung anderer SHARCs kommt. Dies tritt dann auf, wenn einer der am stärksten kontaktierten SHARCs auf einem Modul ein SHARC ist, an den jeweils als erstes eine RoI-Anfrage-Message gesendet wird. Da dieser SHARC darüberhinaus höchstwahrscheinlich die Leistungsfähigkeit des gesamten Moduls begrenzt, kann die erwähnte Modifikation der SLB-Arbeitsweise negative Folgen haben, da dieser SHARC nun auch noch zusätzlich die Daten aus den anderen SHARCs in die Antwort-Message kopieren muss. Diese Problematik kommt dadurch zu Stande, dass zur Zeit beim Zusammenfügen der RoI-Anfragen in der zweiten Trigger-Stufe eine festdefinierte Reihenfolge der SHARCs eingehalten wird, befinden sich Ranges für mehrere SHARCs in einer Anfrage-Message. Mit der beschriebenen Modifikation spielt es hingegen keine Rolle mehr, welcher SHARC auf dem betreffendem SLB-Modul die Datenanfrage als erstes empfängt - auch ein SHARC, der gar keine Datenanfragen in dieser Message zu beantworten hat, kann eine Message zugesandt bekommen. Die zweite Trigger-Stufe kann daher nun in einer Message-weise rotierenden Reihenfolge die RoI-Datenanforderungen an die SHARCs innerhalb eines SLB-Moduls adressieren. Auf diese Weise wird die Belastung durch RoI-Datenanfragen gleichmäßig auf alle SHARCs innerhalb eines SLB-Moduls verteilt. Die Ratenlimitierung der SLB-SHARCs sollte sich hierdurch deutlich verbessern lassen.

### Modifikation der Verkabelung zwischen FED und SLB

Eine weitere Möglichkeit zur Verbesserung der Leistungsfähigkeit des Datennahmesystems besteht darin, durch Änderung der Verkabelung zwischen Front-End-Elektronik und den SHARCs des Second-Level-Buffers eine homogenere Verteilung der RoI-Datenanfragen an die SLB-SHARCs zu erzielen. Dies kann in zwei Schritten erfolgen. Zum einen kann die Verteilung der SHARC-Belastung innerhalb der einzelnen SLB-Module ausgeglichen werden. Hierduch wird vermieden, dass ein einzelner SLB-SHARC auf dem Modul, der den Hauptanteil der Range-Request-Belastung zu tragen hat, die von diesem Modul verarbeitbare Rate stark einschränkt. Wird die oben vorgeschlagene Modifikation des SLB-Codes realisiert, stellt sich eine homogenere Verteilung des RoI-Message-Verkehrs innerhalb einzelner SLB-Module auch ohne Änderung der Verkabelung zwischen Front-End-Treibern und Second-Level-Buffer ein. Zum anderen kann durch eine Modifikation der Verbindungen zwischen FEDs und SLB-SHARCs auch die Verteilung der RoI-Anfragen, global auf alle SLB-Module bezogen, ausgeglichen werden. Diese Maßnahme ist auch bei Verwendung der modifizierten SLB-Version von Nutzen, da diese nur in den Grenzen eines SLB-Moduls für eine gleiche Verteilung der Belastung sorgt. Durch eine homogene Verteilung der Datenanfragen zwischen allen SLB-Modulen wird die Effizienz des Second-Level-Buffers optimiert. Ebenso wird auch der Message-Verkehr durch das SHARC-Netzwerk gleichmäßiger verteilt, so dass eventuelle Engpässe im Netzwerk beseitigt oder zumindest entlastet werden (siehe Kapitel 5.5.2).

Um einen Wert dafür zu erhalten, in welchem Ausmaß sich die Ratengrenze des Second-Level-Buffers durch eine homogene Verteilung der RoI-Datenanfragen verbessern lässt, wurde ein Test durchgeführt, bei dem eine solche Gleichverteilung angenommen wurde. Die Anzahl der Ranges, die in eine Anfrage-Message gepackt werden, wurde dabei gemäß der aus der Emulation der zweiten Trigger-Stufe gewonnenen Verteilung (Abb. 5.30) bestimmt. Für jede Datenanfrage wurden die einzelnen Ranges zufällig auf die fünf SHARCs eines SLB-Moduls verteilt. Misst man für die so gewonnene Zusammensetzung der RoI-Datenanfragen die Ratengrenze eines SLB-Moduls, so erhält man einen Wert von ca. 72 kHz, falls keine Datenanfragen für die Ereignisbildung und Buffer-Update-Messages gleichzeitig an das SLB-Modul gesendet werden.

Dieser Messwert steht in Übereinstimmung mit den zuvor gemessenen Ratengrenzen für das Range-Request-Protokoll (siehe Abb. 5.29). Bei der mit angenommener Gleichverteilung durchgeführten Messung, befinden sich in jeder Datenanfrage-Message, die ein SHARC empfängt, im Mittel 1.3 Ranges für diesen SHARC. Aus Histogramm 5.29 kann dafür eine maximale Rate von ca. 40 kHz interpoliert werden, mit der ein einzelner SLB-SHARC RoI-Datenanfragen beantworten kann. Bei einer Verteilung von 2.77 Ranges pro Message auf die fünf SHARCs, besteht für jeden SLB-SHARC eine Wahrscheinlichkeit von ungefähr 0.55, dass in einer Anfrage-Message ein Range für diesen SHARC enthalten ist. Dies ergibt eine Ratengrenze von 72 kHz für einen einzelnen SHARC, die aufgrund der gleichverteilten Belastung zwischen den einzelnen SHARCs der Ratenlimitierung des gesamten SLB-Moduls entspricht. Dies stimmt mit dem beobachteten Wert überein.

Wird das SLB-Modul zusätzlich zu der RoI-Datenanfrage auch mit Datenanforderungen für die Ereignisbildung (500 Hz) und Buffer-Update-Messages (2500 Hz bei 20 Indizes pro Message) belastet, so ergibt die Messung eine Ratenobergrenze von 52.8 kHz. Geht man von einer gleichmäßigen Verteilung der durchschnittlich 10.1 RoI-Anfrage-Messages, die für SLICER und die Refit-Algorithmen pro Spurkandidaten ausgesendet werden, auf die 35 SLB-Module des äußeren Spurkammersystems aus, so wird jedes SLB-Modul mit einer Wahrscheinlichkeit von 0.29 bei jedem Spurkandidaten mit einer Anfrage belastet. Man erhält so eine Spurkandidatenrate von 182 kHz, die von den SLB-Modulen noch mit Daten bedient werden kann. Bei dieser Abschätzung muss allerdings beachtet werden, dass eine vollkommen homogene Verteilung der Datenanfragen technisch nur äußerst schwierig realisierbar ist. Ebenso sind die genannten Raten mit einer Unsicherheit behaftet, weil eine Änderung der Verkabelung zwischen FEDs und SLB-SHARCs eventuell die Anzahl der Ranges, die in eine einzelne Message gepackt werden können, verändert. Damit ändert sich auch die Anzahl an Request-Messages, die pro Spurkandidat benötigt wird. Trotzdem wird deutlich, dass sich die bei der aktuellen Verkabelung auftretenden Ratengrenzen durch eine Optimierung der Verbindungen zwischen Front-End-Treibern und Second-Level-Buffer deutlich verbessern lassen.

#### Änderung der Packungsdichte

Eine Erhöhung der Packungsdichte von Ranges in den Datenanfrage-Messages stellt eine weitere Möglichkeit dar, die Belastung des Second-Level-Buffers zu reduzieren. Dies kann in erster Linie dadurch geschehen, dass auf der zweiten Trigger-Stufe Datenanfragen, die für verschiedenen Spurkandidaten benötigt werden, gemeinsam durchgeführt werden. Der Nachteil dieser Vorgehensweise ist allerdings, dass so möglicherweise für Spurkandidaten bereits Daten angefordert wurden, die aufgrund einer Ablehnung des Ereignisses durch die zweite Trigger-Stufe, nicht mehr bearbeitet werden müssen. Es bleibt noch zu untersuchen, inwieweit auf diese Weise eine Ratensteigerung des Second-Level-Buffers erreicht werden kann.

#### Hinzunahme zusätzlicher SHARC-Module

Die durch den Second-Level-Buffer vorgegebene Ratengrenze lässt sich auch durch die Verwendung von mehr SHARC-Modulen für den Second-Level-Buffer steigern. Die Daten und damit auch die Belastung durch RoI-Anfragen werden auf diese Weise auf mehr SHARCs verteilt, so dass die Belastungen der einzelnen SHARCs abnehmen.

## 5.5 Limitierungen des SHARC-Netzwerks

Das SHARC-Netzwerk (siehe Abschnitt 4.5) verbindet die Trigger-Farm der zweiten und dritten Trigger-Stufe mit den SHARC-Modulen des Second-Level-Buffers. Sowohl die Datenanfragen als auch die Daten selber werden über dieses Netzwerk mit Hilfe von RPS-Messages übertragen. Die Kommunikation über das Netzwerk muss daher sowohl von Trigger-Farm zum Second-Level-Buffer als auch in umgekehrter Richtung möglich sein. Die Anforderungen, die sich an das SHARC-Netzwerk ergeben, sind:

- geringe Latenzzeiten bei der Übertragung von Daten und
- die Bereitstellung der benötigten Bandbreite.

Mit den bisher in diesem Kapitel vorgestellten Ergebnissen ist genügend Information vorhanden, um Aussagen über die im SHARC-Netzwerk auftretenden Latenzzeiten und die zur Verfügung stehende Bandbreite zu erhalten. Bei letzterem ist wie bei den Untersuchungen zum Second-Level-Buffer die Verteilung der RoI-Datenanfragen durch die zweite Trigger-Stufe von entscheidender Bedeutung. Detektorbereiche, die besonders häufig für die Algorithmen der zweiten Trigger-Stufe benötigt werden, können zu sehr stark belasteten Bereichen im SHARC-Netzwerk und damit zu Begrenzungen der Eingangsrate in die zweite Trigger-Stufe führen.

In diesem Abschnitt wird zunächst eine Messung vorgestellt, die die im SHARC-Netzwerk auftretenden Limitierungen der Bandbreite aufzeigt. Anschließend wird untersucht, wie der Datenverkehr für RoI-Daten und für Ereignisbildung auf die einzelnen Knoten und Verbindungen des SHARC-Netzwerks verteilt ist. Für die Verteilung des RoI-Datenverkehrs werden die Ergebnisse der Emulation der zweiten Trigger-Stufe verwendet, die bereits für die Untersuchungen des Second-Level-Buffers benutzt wurden. Mit den Kenntnissen über die maximalen Transaktionsraten und übertragbaren Bandbreiten kann so eine Aussage über die Grenze der vom SHARC-Netzwerk behandelbaren Eingangsrate in die zweite Trigger-Stufe gewonnen werden.

### 5.5.1 Bandbreitentest des SHARC-Netzwerks

Die in Kapitel 5.2 vorgestellten Messungen der Latenzzeiten bestimmter Message-Transfers erfolgten jeweils bei vollkommen unbelastetem System. Zur Bestimmung der Bandbreitengrenzen des SHARC-Netzwerks wurde mit einem Teil des Netzwerks (siehe Abb. 5.40) ein Test durchgeführt, bei dem die Latenzzeiten für Message-Transfers in Abhängigkeit von dem Datenverkehr durch das Netzwerk gemessen wurden.

In diesem Test sendet einer der Prozessoren der Trigger-Farm eine an sich selbst adressierte Message, im Folgenden als Test-Message bezeichnet, und misst die Zeit, die bis zum Wiedereintreffen der Message vergeht. Die Message wird dabei vom Ausgang des Trigger-Prozessors über zwei Switch-Module zu dessen Eingangs-Link geleitet. Dies wird durch ein speziell für diesen Test dem SHARC-Netzwerk zugefügtes Link-Kabel zwischen den beiden Switch-Modulen ermöglicht. Während dieser Messung senden gleichzeitig die anderen 19 an dasselbe Switch-Modul angeschlossenen Trigger-Prozessoren ebenfalls an sich selbst gerichtete Messages. Diese Messages werden als Untergrund-Messages bezeichnet. Durch Variation der Rate dieses Untergrund-Message-Verkehrs kann die Abhängigkeit der Latenzzeit für einen Test-Message-Zyklus von der Belastung des Netzwerks bestimmt werden.

Abb. 5.41 und 5.42 zeigen das Ergebnis einer solchen Messung für verschiedene Längen der Untergrund- und der Test-Messages. Bei den in Abb. 5.41 gezeigten Ergebnissen wird die Test-Message von einem Trigger-Prozessor ausgesendet, der es erfordert, dass die Message auf beiden Switch-Modulen zwischen zwei SHARCs über den Bus weitergeleitet werden muss, ehe sie wieder am Ausgangspunkt ankommt. (In Abb. 5.40 entspricht dies einem der linken vier Trigger-Prozessoren). Die in Abb. 5.42 dargestellten Messresultate zeigen hingegen eine Messung, bei der die Test-Messages von einem Trigger-Prozessor ausgesendet werden, der es erlaubt, dass die Messages auf jedem Switch-Modul direkt vom empfangenden SHARC über einen Link weitergeleitet werden können. (In Abb. 5.40 entspricht dies einem der rechten vier Trigger-Prozessoren). Die Test-Messages durchlaufen bei der ersten Messung daher vier Switch-Knoten, während

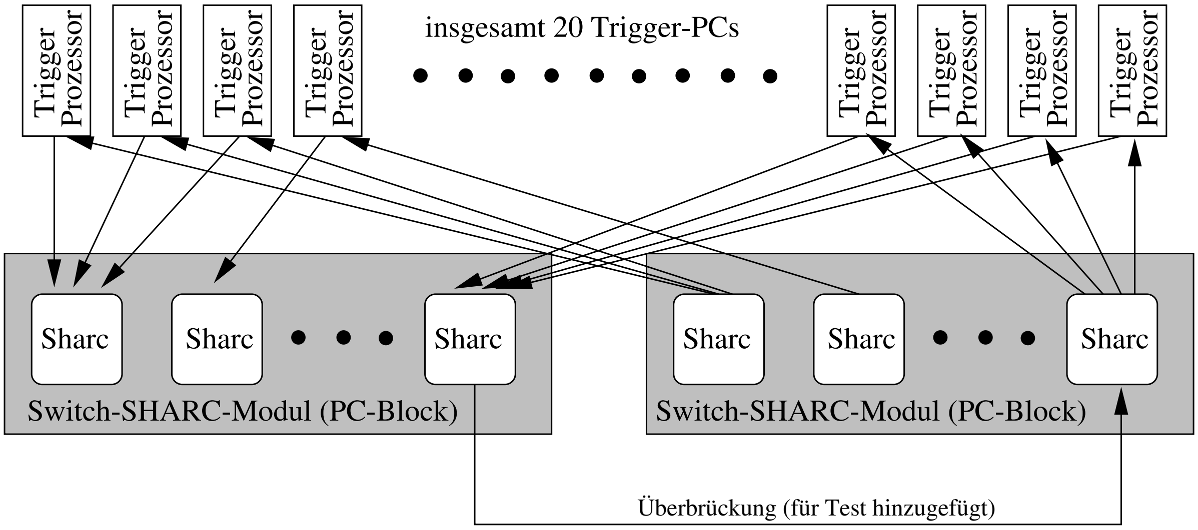



***Abbildung 5.40:*** *Topologie des SHARC-Netzwerktests zur Bestimmung der Bandbreitenlimitierung des Netzwerks.*

bei letzterer nur zwei SHARCs die Message transferieren müssen.

Für leere Test-Messages wird bei geringer Untergrundrate für den Fall, dass die Test-Message über vier Switch-SHARCs geleitet werden muss, eine Zyklusdauer von ca. 32 $\mu$s gemessen, und 19.4 $\mu$s für den Fall, dass zwei Switch-SHARCs durchlaufen werden müssen. Die Differenz der beiden gemessenen Zeiten stimmt mit den bereits bestimmten Latenzzeiten für passive Message-Transfers (vgl. Tabelle 5.2) überein. Diese Werte zeigen außerdem, dass insgesamt ca. 10 $\mu$s in den Trigger-PCs für das Senden und Empfangen einer Message benötigt werden.

Die in Abb. 5.41 gezeigte Messung entspricht der Situation während der Datennahme, da bei der Datennahme die meisten Messages im SHARC-Netzwerk über den Bus geleitet werden müssen. Man erkennt, dass die Latenzzeit über einen weiten Bereich nur geringfügig mit zunehmender Untergrundrate ansteigt, bis sie plötzlich einen Sprung um mehrere Größenordnungen macht. Bei kurzen Untergrund-Messages von 12 bis ca. 128 Byte Länge erfolgt dieser abrupte Anstieg bei einer Untergrundrate von ca. 150 kHz. Bei größeren Message-Längen tritt der Anstieg bereits bei kleineren Raten ein. Dies verdeutlicht zwei Limitierungen der Bandbreite des SHARC-Netzwerks. Bei kurzen Messages ist die Rate durch die Transaktionsratengrenzen für Message-Transfers innerhalb der SHARCs begrenzt. Das übertragene Datenvolumen ist in diesem Fall noch genügend klein, so dass die Übertragungsbandbreite der SHARC-Links ausreicht. Dies ändert sich bei längeren Untergrund-Messages. Die Bandbreite wird nun durch den Link, der die beiden Switch-Module miteinander verbindet, limitiert. Der Anstieg der Zyklusdauern tritt hier ab einer Datenmenge von ca. 25 - 26 MByte/s auf. Bei diesen Tests wurde für den Link zwischen den beiden Switch-Modulen Link-Ports mit geringer Interrupt-Priorität benutzt. Die gemessene Limitierung stimmt also in etwa mit der im Testsystem gemessenen maximalen Link-Bandbreite von 28 MByte/s überein (vgl. Abb. 5.18).

Die Ratenlimitierung bei kurzen Messages kann ebenfalls quantitativ verstanden werden: Wiederholt man die Messung, lässt jedoch den Untergrund-Message-Verkehr nur von solchen Trigger-Prozessoren erzeugen, die es erfordern, dass auf beiden Switch-Modulen die Messages über den Bus geleitet werden müssen, so liegt der rapide Anstieg der ge-

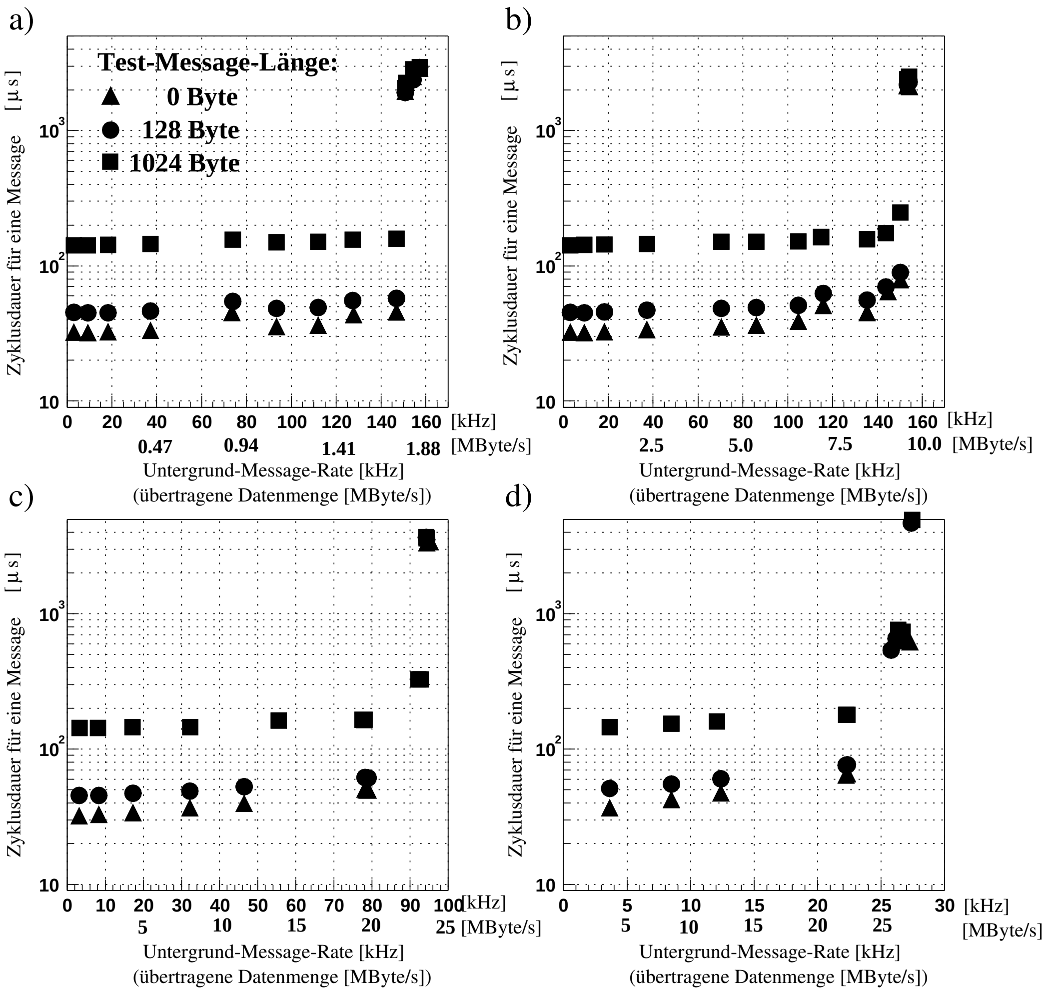



***Abbildung 5.41:*** *Messung der Latenzzeit eines Message-Zyklus in Abhängigkeit von der Netzwerkbelastung. Die Länge der Untergrund-Messages, mit denen das Netzwerk belastet wird, beträgt für a) 12 Byte, b) 64 Byte, c) 256 Byte und d) 1024 Byte. Der Untergrund-Message-Rate kann jeweils eine übertragene Datenmenge zugeordnet werden.*

messenen Zyklusdauer für kurze Untergrund-Messages bei einer Untergrundrate von 143 kHz. Dies entspricht genau der Ratengrenze für das Weiterleiten von Messages von Bus zu Link. Die Rate ist hier also durch den SHARC auf dem ersten Switch-Modul begrenzt, der die Messages über Link zu dem zweiten Switch-Modul transferieren muss. Bei der in Abb. 5.41 gezeigten Messung tragen auch die Trigger-Prozessoren bei, deren Messages direkt über Links weitergeleitet werden können. Diese sind daher nicht durch das Transaktionslimit von 143 kHz begrenzt und bewirken so eine leichte Erhöhung der erreichbaren Gesamtuntergrundrate.

Abb. 5.42 zeigt deutlich, dass die von Link-zu-Link transferierten Messages nicht dem Transaktionslimit von 143 kHz unterworfen sind. Für kurze Message-Längen steigt die Latenzzeit für den gesamten Messbereich mit der Untergrundrate leicht an. Ein sprunghafter Anstieg um mehrere Größenordnungen ist hier nicht zu beobachten. Erst bei längeren Untergrund-Message-Längen spüren auch die nur über Links geleiteten Test-Messages die limitierte Bandbreite der Link-Ports.

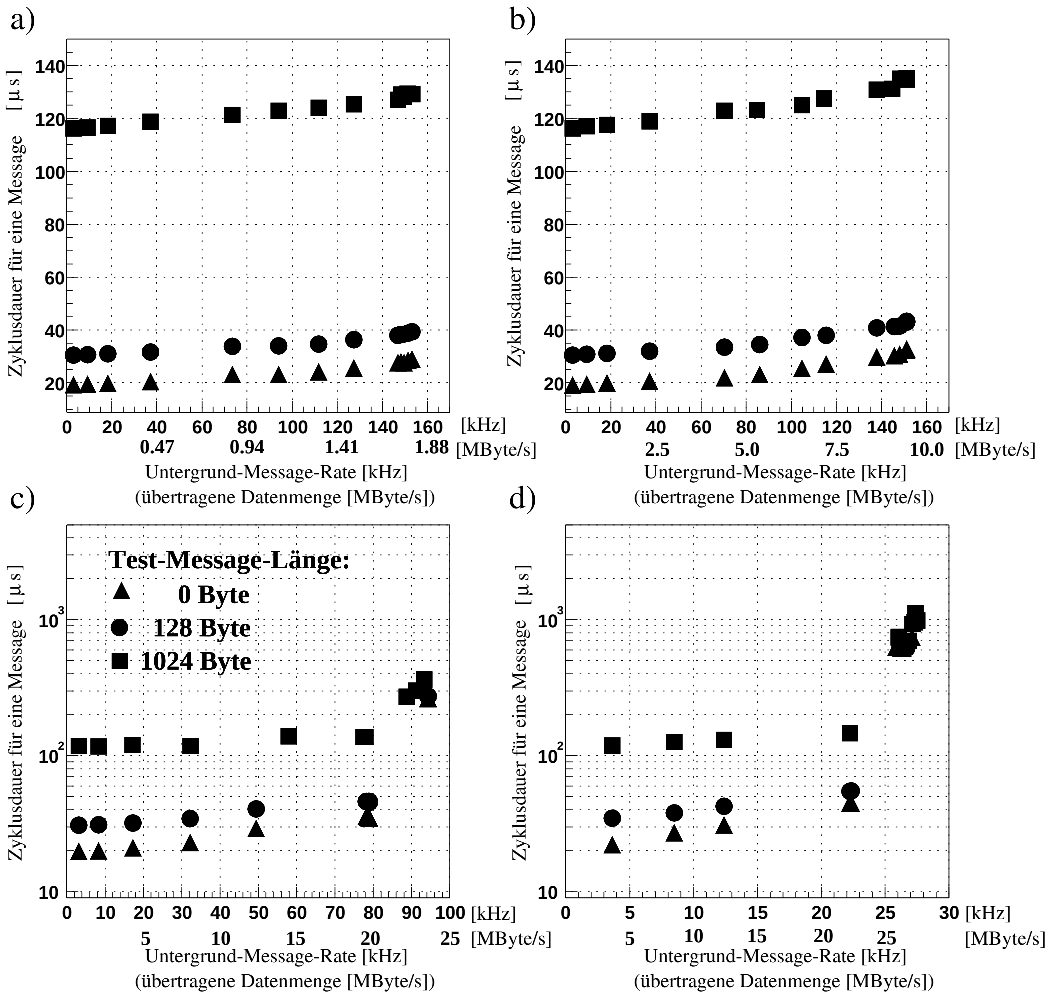



***Abbildung 5.42:*** *Analoge Messung zu Abb. 5.41, jedoch muss diesmal die Message, deren Zyklusdauer gemessenen wird, nicht über den SHARC-Bus transferiert werden. Man beachte die lineare Skala der Ordinatenachse der Diagramme a) und b).*

Ein wichtiges Resultat dieser Messung ist, dass, so lange die Bandbreitenlimitierungen des Netzwerks nicht erreicht sind, die Latenzzeit für Message-Transfers nur gering mit dem Message-Verkehr im Netzwerk ansteigt. Sowohl eine RoI-Datenanfrage als auch eine Antwort-Message besitzen typischerweise nur eine kurze Länge unterhalb 128 Byte. Die Messkurve für Untergrund-Messages von 64 Byte Länge zeigt in dem Bereich zwischen unbelastetem Netzwerk und einer Untergrund-Message-Rate von 140 kHz einen Anstieg von zunächst 30 $\mu$s auf ca. 45 $\mu$s. Die auf einem Trigger-Prozessor für die Datenanforderung benötigte Zeit sollte daher ebenfalls nicht mehr als ca. 50 % bei stark belastetem SHARC-Netzwerk anwachsen, falls das Datenaufkommen auf dem Netzwerk unterhalb der Limitierungen bleibt. Die Latenzzeiten, die für die Anforderungen der Daten auftreten, bleiben damit nur ein kleiner Anteil der gesamten Latenzzeit der zweiten Trigger-Stufe. Erst wenn die Leistungsgrenze des SHARC-Netzwerks erreicht ist, verursachen RoI-Datenanforderungen eine deutliche Erhöhung der Latenzzeit der zweiten Trigger-Stufe und führen zu einer Reduzierung der maximal möglichen Eingangsrate.

Die hier vorgestellte Messung zeigt, dass sich die Bandbreitenlimitierungen des SHARC-

Netzwerks mit den in Abschnitt 5.2 bestimmten Grenzwerten des RPS-Message-Systems verstehen lassen. Um Aussagen über die maximal vom SHARC-Netzwerk verarbeitbare Eingangsrate in die zweite Trigger-Stufe zu erhalten, muss analysiert werden, wie sich der Datenverkehr auf die einzelnen Knoten des Netzwerks verteilt und bei welcher Trigger-Rate an einzelnen Stellen des Netzwerks die RPS-Grenzen erreicht werden.

### 5.5.2 Erwartete Belastung des SHARC-Netzwerks bei der Datennahme

Die Belastung der einzelnen Knoten und Links des SHARC-Netzwerks wurde mit Hilfe eines Computer-Programms berechnet. Dieses benutzte die auch bei der Datennahme verwendete Konfigurationsdatei des SHARC-Netzwerks, die den Aufbau des Netzwerks definiert und festlegt, welchen Weg eine Message von einem Ausgangs- zu einem Zielort durch das Netzwerk nimmt. Ausgehend von jedem der Trigger-Prozessoren der Trigger-Farm konnte so der Weg aller Datenanfrage- und Antwort-Messages für die Ereignisbildung als auch für RoI-Datenanforderungen nachvollzogen und die zu transferierende Datenmenge für jeden Link und für jeden SHARC des Netzwerks summiert werden. Für die Verteilung der RoI-Datenanfragen wurden die Ergebnisse der SLT-Emulation verwendet. Für SLICER und X-Refit wurde wieder ein integrierter Reduktionsfaktor von fünf verwendet. Der durch die Vertexdetektoralgorithmen verursachte Datenverkehr ging mit einer Unterdrückung um den Faktor zehn in die Analyse ein.

#### Belastung der Links

Abb. 5.43 zeigt exemplarisch für Link-Port 4 eines jeden SHARCs des Netzwerks die über diesen Link zu übertragende Datenmenge. Das obere Diagramm stellt die Belastung für die Switch-SHARCs der SLB-Switch-Blöcke[14] dar, das untere Diagramm zeigt die über diesen Link-Port zu transferierende Datenmenge der PC-Switch-Block-SHARCs. Die durch die schwarzen Histogramme ausgedrückte Datenmenge wird durch den Datenverkehr für die Ereignisbildung bei einer Rate von 500 Hz verursacht. Die dunkelgrauen Histogramme zeigen die Datenmenge unter Hinzunahme des RoI-Datenverkehrs bei einer Spurkandidatenrate der ersten Trigger-Stufe von 125 kHz. Das innere Spurkammersystem wurde weder bei den RoI-Datenanforderungen noch bei der Ereignisbildung ausgelesen. Letzteres wird jedoch bei der Datennahme im Sommer 2000 durchgeführt werden. Die gesamte über alle Links zu übertragende Datenmenge bei der Ereignisbildung wird sich daher um 20 - 30 % erhöhen.

Betrachtet man die Belastungen der andere Link-Ports der Switch-SHARCs, so ergeben sich ähnliche Verteilungen (ohne Abb.). Diese Ergebnisse zeigen, dass die über Link zu übertragende Datenmenge deutlich unter der zur Verfügung stehenden Bandbreite der Links von 28 - 35 MByte/s liegt. Die Link-Bandbreiten bieten selbst für die am stärksten belasteten Verbindungen noch einen Spielraum für eine Steigerung der Datenmenge um mehr als das dreifache. Eine Verarbeitung einer höheren Anzahl von Spurkandidaten

[14] Die Switch-Module, die mit den Ein- bzw. Ausgängen der Trigger-Prozessoren verbunden sind, werden häufig als PC-Switch-Blöcke bezeichnet. Ein Block bezieht sich dabei auf jeweils zwei Module, die an eine gemeinsame Gruppe von 20 PC angeschlossen sind. Entsprechend teilt man die Switch-Module, die an den Second-Level-Buffer angeschlossen sind, in SLB-Switch-Blöcke ein.

sollte aus Sicht der Link-Bandbreite kein Problem darstellen. Sollte sich die von SLICER und den Refit-Algorithmen benötigte Größe der Regions-of-Interest und damit auch die Länge der RoI-Daten-Messages deutlich erhöhen, so könnte für einige Links des SHARC-Netzwerks im Bereich der SLB-Switch-Blöcke die Bandbreitengrenze erreicht werden. Die Links sollten jedoch für eine Spurkandidatenrate von 250 kHz auch bei einer Vergrößerung der RoI-Größe innerhalb eines Faktor von zwei genügend Bandbreite zur Verfügung stellen. Die Untersuchungen zeigen damit, dass die Link-Bandbreiten, zumindest wenn sich die RoI-Größe nicht deutlich ändert, nicht zu einer Reduzierung der vorgesehenen Eingangsrate in die zweite Trigger-Stufe führen.

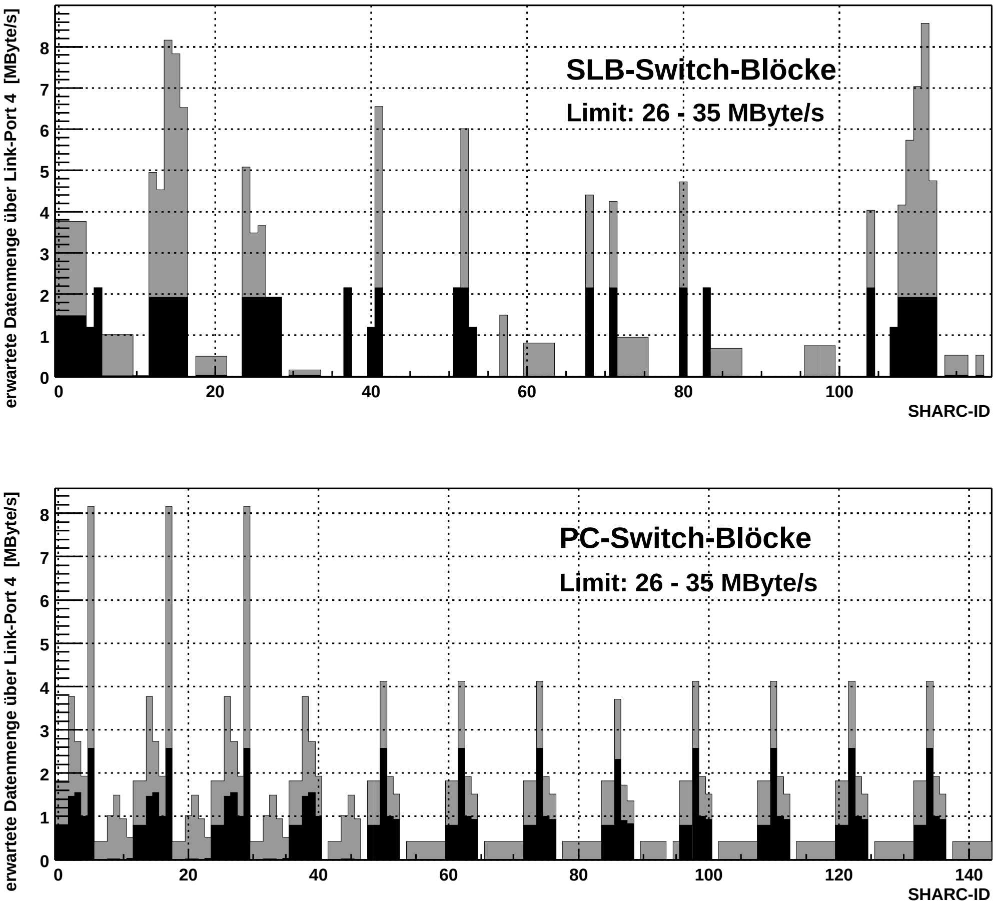



***Abbildung 5.43:*** *Abschätzung der Datenmenge, die über Link-Port 4 eines jeden SHARCs (SLB-Switch-Blöcke oben, PC-Switch-Blöcke unten) des Netzwerks übertragen werden muss. Es wurde eine Ereignisbildungsrate von 500 Hz (schwarzes Histogramm) und eine FLT-Spurkandidatenrate von 125 kHz (hellgraues Histogramm) angenommen. Die benötigten Bandbreiten liegen deutlich unterhalb der zur Verfügung stehenden Link-Bandbreite.*

### Belastung des SHARC-Busses

Neben den Bandbreiten der Links kann auch die über den SHARC-Bus übertragbare Bandbreite zu einer Limitierung der Leistungsfähigkeit des SHARC-Netzwerks führen.

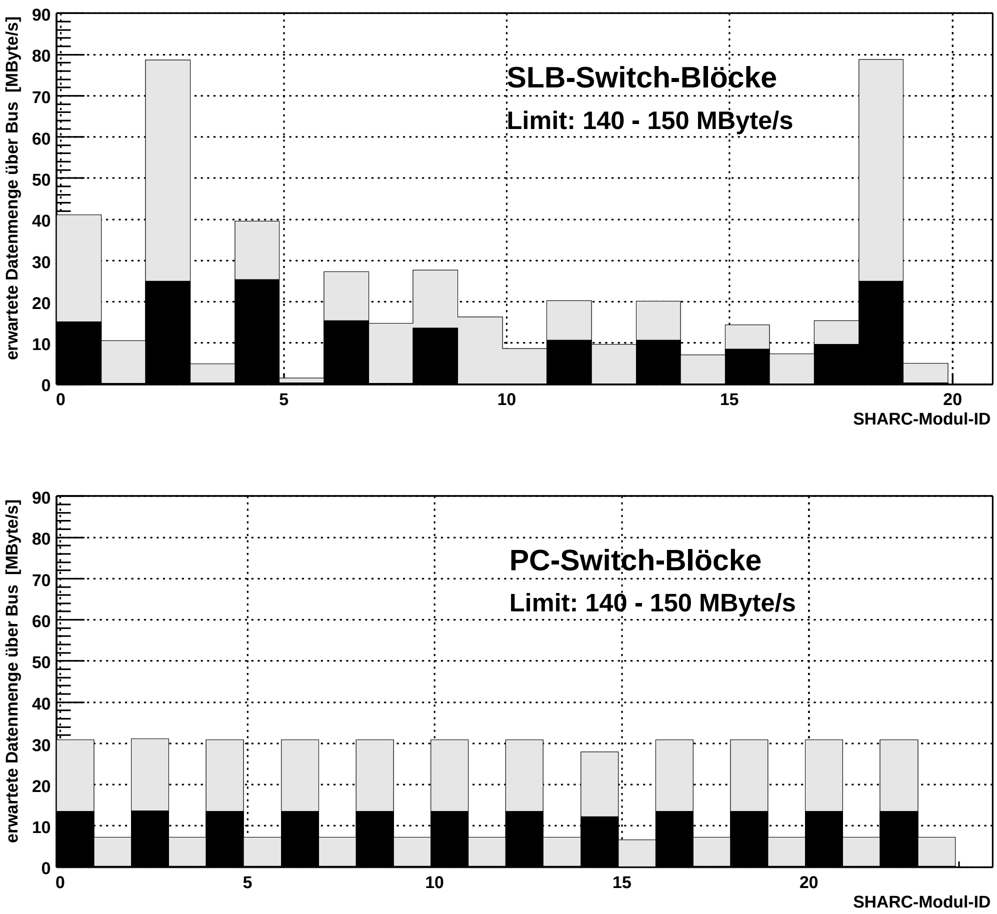



***Abbildung 5.44:*** *Abschätzung der Datenmengen, die über die Busse der einzelnen Switch-Module der SLB-Blöcke (oben) und PC-Blöcke (unten) transferiert werden muss, für eine Ereignisbildung von 500 Hz (schwarze Histogramme) und unter Hinzunahme des RoI-Datenverkehrs bei einer Spurrate von 125 kHz (hellgraues Histogramm).*

SHARC-Module, die im SHARC-Netzwerk verwendet werden, besitzen sowohl zahlreiche Eingangs- als auch Ausgangs-Links, so dass die Gesamtbandbreite der Ein- und der Ausgangs-Links größer als die Busbandbreite ist. Eine Limitierung der Rate durch die Busbandbreite kann daher auftreten. Abb. 5.44 zeigt die berechneten Datenmengen, die pro Switch-Modul über den SHARC-Bus übertragen werden müssen.

Für die meisten der Switch-Module ergeben sich Belastungen des Busses um 30 MByte/s oder weniger. Im SLB-Switch liegt die Datenmenge, die für RoI-Anfragen übertragen werden muss, für einige Module allerdings deutlich höher. Es handelt sich hierbei um Module, die Daten von den SLB-Modulen des Vertexdetektors zur Trigger-Farm weiterleiten. Bei der Berechnung der Datenmenge wurde für die Ranges innerhalb des Vertexdetektors stets eine Größe von 288 Byte verwendet. Dies ist der Wert, der zur Zeit von der zweiten Trigger-Stufe benötigt wird. Es ist jedoch vorgesehen, die Menge der pro Range benötigten Daten mindestens auf 144 Byte zu reduzieren. Wird dies realisiert, so liegen die über die Busse zu übertragenden Datenmengen auch bei einer Spurrate von 250 kHz deutlich unterhalb der von RPS nutzbaren Busbandbreite von 140-150 MByte/s.

Eine Einschränkung der Bandbreite des SHARC-Netzwerks durch die Busbandbreite ist demnach nicht zu erwarten.

### Transaktionsraten

Die dritte wichtige Größe ist die Rate an Messages, die in den einzelnen Netzwerkknoten transferiert werden muss. Aufgrund des geringen Transaktionratenlimits für Transfers zwischen SHARC-Bus und Link spielen gerade diese Transfers eine große Rolle. Abb. 5.45 zeigt die berechneten Transaktionen zwischen Bus und Link, die jeder Switch-SHARC bei den hier verwendeten Trigger-Raten durchführen muss. Es wird nicht zwischen Transfers von Bus zu Link und in umgekehrter Richtung unterschieden. Die Erwartungen beider Transferarten ist hier zu einem Wert addiert, für den die Transaktionsgrenze in einem Bereich zwischen 143 kHz und ca. 160 kHz liegt. Es sind hierbei wiederum die Raten, die sich aus der Ereignisbildung ergeben, sowie der Message-Verkehr unter Hinzunahme der RoI-Datenanforderungen getrennt aufgetragen. Zusätzlich (hellgraues Histogramm) ist die Belastung, die durch die Kommunikation zwischen Trigger-Farm und dem Event-Controller entsteht, dargestellt. Bei der Berechnung der transferierten Datenmengen pro Link spielen diese Messages wegen ihrer sehr geringen Länge keine Rolle. Darüberhinaus ist die totale Transaktionsrate, bei der auch Link-zu-Link Transfers berücksichtigt werden, für jeden Switch-SHARC in Abb. 5.45 eingezeichnet (weißes Histogramm).

In der Belastung der Switch-SHARCs der SLB-Blöcke beobachtet man starke Unterschiede in den erwarteten Message-Transferraten. Während für die meisten SHARCs die Rate zwischen 40 und 80 kHz liegt, ergeben sich für einige SHARCs Transaktionsraten zwischen Bus und Link von etwa 160 kHz, die damit leicht über den gemessenen Grenzwerten für derartige Aktionen liegen. Diese SHARCs werden daher die maximal verarbeitbare Spurkandidatenrate auf ca. 110-115 kHz begrenzen. Die Transaktionsratenbegrenzung für Message-Transfers zwischen Bus und Link stellt somit das kritischste Element des Netzwerks dar und bestimmt die maximale Eingangsrate der zweiten Trigger-Stufe, die das Netzwerk verarbeiten kann.

Jeder SHARC der SLB-Switch-Blöcke ist mit zwei oder drei SLB-Modulen verbunden, um Daten von diesen in Empfang zu nehmen bzw. Datenanfragen an sie weiterzuleiten. Die hohe Belastung einiger SHARCs der SLB-Switch-Blöcke kann damit erklärt werden, dass diese mit mehreren häufig bei RoI-Datenanfragen kontaktierten SLB-Modulen des äußeren Spurkammersystems verbunden sind. Da die Verkabelung des Netzwerks in Richtung von der Trigger-Farm zum Second-Level-Buffer nach dem gleichen Schema durchgeführt ist wie in umgekehrter Richtung, ergeben sich jeweils paarweise stark belastete Knoten.

Für die PC-Switch-Blöcke ergibt sich eine periodische Verteilung, wobei sich ein ähnliches Verteilungsmuster alle sechs SHARCs und damit für jedes SLB-Modul wiederholt. (Dies gilt auch für die entsprechenden Histogramme in Abb. 5.43 und 5.43.) Die Ursache hierfür ist, dass alle Trigger-Prozessoren gleiche Algorithmen ausführen und damit auch im Mittel die gleiche Datenmenge benötigen. Während es bei der Verbindung zwischen SLB-Switch und SLB-Modulen aufgrund der unterschiedlichen Detektorbelegungsdichten zu großen Unterschieden in der Belastung der Switch-Module kommt, werden alle SHARC-Module des PC-Switches in gleicher Weise belastet. Die starken Unterschiede innerhalb eines einzelnen PC-Switch-Moduls kommen dadurch zu Stande, dass einige SHARCs auf einem PC-Switch-Modul mit SLB-Switch-Blöcken verbunden sind, die ho-

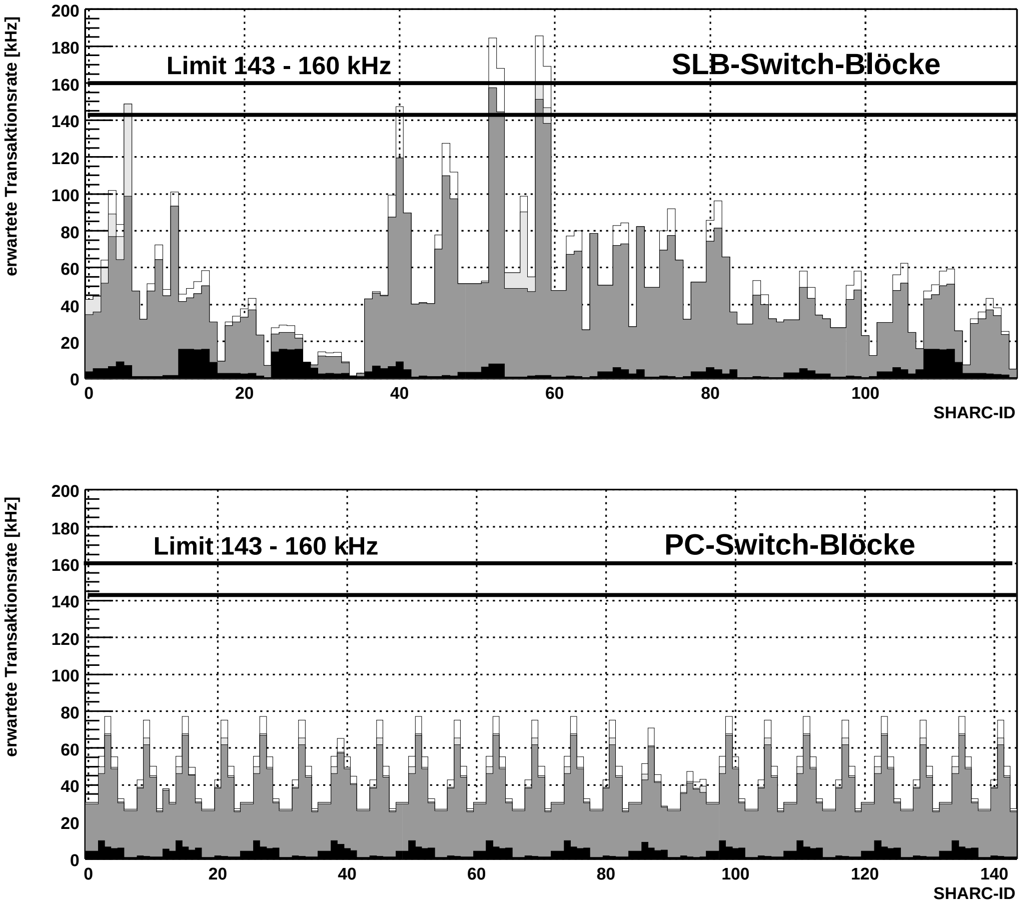



***Abbildung 5.45:*** *Berechnete Raten für Message-Transfers zwischen Bus und Link für jeden Switch-SHARC verursacht durch Ereignisbildung (schwarz), durch RoI-Datenanfragen (dunkelgrau) und durch das Protokoll des Event-Controllers (hellgrau). Das weiße Histogramm ergibt sich bei Hinzunahme der Link-zu-Link-Transfers.*

he Message-Raten verarbeiten, während andere SHARCs mit weniger stark belasteten SLB-Switch-Modulen verbunden sind.

### 5.5.3 Verbesserungsvorschläge

Wie beim Second-Level-Buffer sollte auch beim SHARC-Netzwerk versucht werden, den Message-Verkehr möglichst gleichmäßig auf das Netzwerk zu verteilen. Durch eine Optimierung der Verbindung zwischen Front-End-Treibern und SLB-Modulen, wie sie zur Entlastung des Second-Level-Buffers angestrebt wird, wird auch die Belastung des Netzwerks gleichmäßiger verteilt. Bei einer idealen FED-SLB-Verbindung für das äußere Spurkammersystem - die Optimierung der Verkabelung zwischen FEDs und SLB-SHARCs kann immer nur für jeden Subdetektor getrennt erfolgen - ergeben sich die in Abb. 5.46 dargestellten Transaktionsraten der Switch-SHARCs. Gegenüber den Abschätzungen ohne Optimierung der FED-SLB-Verkabelung zeigt sich eine leichte Verbesserung der Belastungsverteilung auf das Netzwerk. Trotzdem bestehen immer noch deutliche Un-

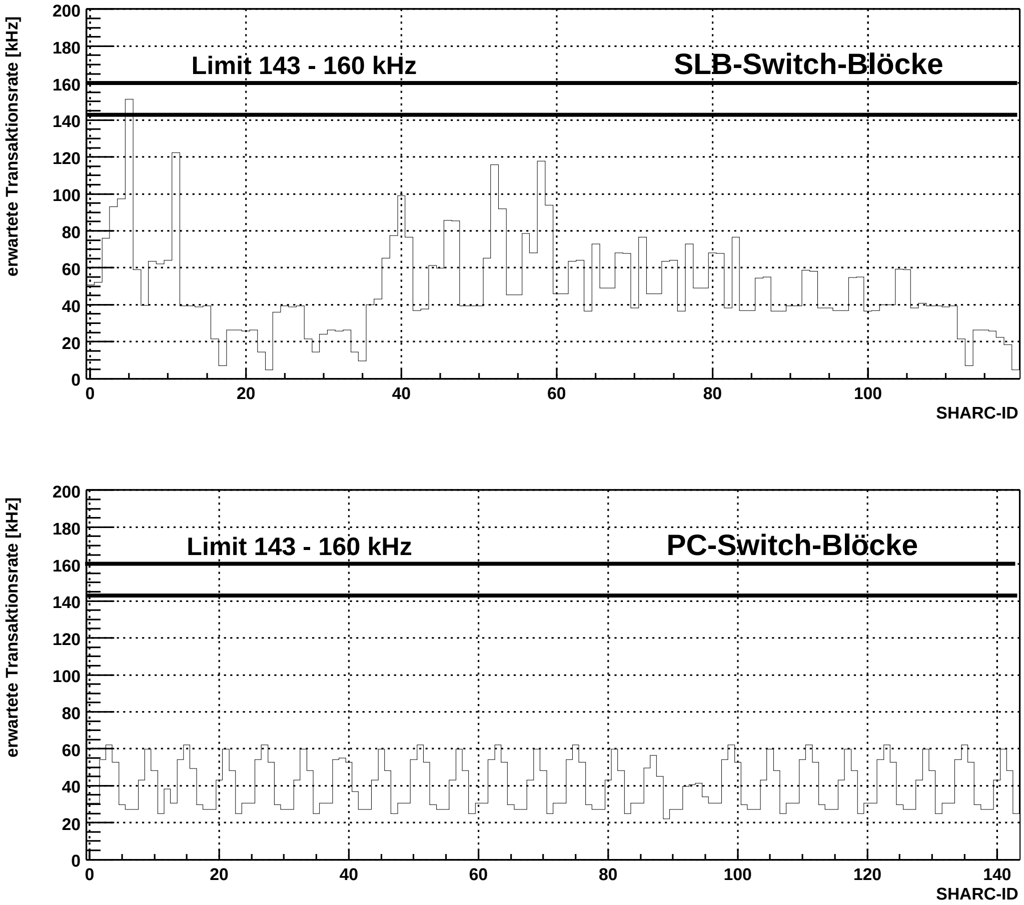



***Abbildung 5.46:*** *Abschätzung der Transaktionsraten der Switch-SHARCs nach einer Optimierung der FED-SLB-Verbindungen. Die Verteilung ist zwar etwas homogener gegenüber derjenigen ohne diese Optimierung, doch zeigen die noch bestehenden Schwankungen, dass auch eine Modifikation der Verkabelung zwischen den SLB-SHARCs und dem SHARC-Netzwerk durchgeführt werden sollte.*

terschiede in den Message-Raten, die die einzelnen Switch-Module zu bewältigen haben. Diese Unterschiede werden durch die Verbindungen zwischen den SLB-Modulen und den SLB-Switch-Blöcken verursacht. Während einige SLB-Switch-Blöcke an zahlreiche SLB-Module des äußeren Spurkammersystems angeschlossen sind, besitzen andere Switch-Module stattdessen mehr Verbindungen zu SLB-Modulen von Subdetektoren, die weniger oder gar nicht für die zweite Trigger-Stufe benötigt werden. Der extrem stark belastete SHARC am linken Rand des oberen Histogramms muss zusätzlich zum RoI-Datenverkehr die mit der vollen Trigger-Rate der ersten Stufe ausgesendeten Messages des Event-Controllers transferieren. Neben der Optimierung der FED-SLB-Zuordnung sollte daher auch durch eine Modifikation der Verkabelung zwischen SLB-Modulen und den SLB-Switch-Blöcken der Message-Verkehr gleichmäßiger auf das Netzwerk verteilt werden, indem häufig kontaktierte SLB-Module an verschiedene SLB-Switch-Blöcke angeschlossen werden. Die auftretenden Transaktionsraten für die SHARCs der PC-Switch-Blöcke können ausgeglichen werden, indem die Verbindungen mit stark belasteten SLB-Switch-Modulen auf verschiedene SHARCs des PC-Switch-Moduls verteilt werden.

Die durchschnittliche Anzahl von Transaktionen für einen Switch-SHARC beträgt bei den durchgeführten Berechnungen bei 125 kHz Spurrate ungefähr 48 kHz für die SLB-Switch-Blöcke und 40 kHz für die PC-Switch-Blöcke. Die etwas höhere Message-Dichte im SLB-Switch kommt dadurch zu Stande, dass der SLB-Switch nur aus zehn Blöcken gegenüber zwölf PC-Switch-Blöcken besteht. Diese Werte zeigen, dass noch genügend Spielraum besteht, durch eine homogenere Verteilung des Datenverkehrs auf das Netzwerk die maximal vom SHARC-Netzwerk behandelbare Rate zu steigern. Es sollte auf diese Weise möglich sein, die vom Netzwerk tragbare Spurkandidatenrate zumindest auf die vorgesehenen 200 - 250 kHz zu erhöhen.

Eine Reduktion der für RoI-Datenanfragen auftretenden Message-Raten lässt sich auch durch eine höhere Packungsdichte von Ranges in die RoI-Datenanfrage-Messages erreichen. Eine Möglichkeit, wie dies geschehen kann, wurde bereits bei der Optimierung des Second-Level-Buffers (Kapitel 5.4.4) beschrieben. Eine weitere Maßnahme, die Sammlung von mehr Ranges in einer Request-Message zu erlauben, liegt darin, Gruppen von SLB-Modulen über SHARC-Links miteinander zu verbinden. Auf diese Weise ist es möglich, Anfragen für Daten unterschiedlicher SLB-Module in eine Message zu packen und so die Message-Rate über das Netzwerk zu reduzieren. Für den Second-Level-Buffer lässt sich damit allerdings keine Entlastung erzielen, da die Message-Rate, die die SLB-Module verarbeiten müssen, hierdurch nicht geändert wird.

Eine weitere Möglichkeit, die Message-Dichte zu verringern und damit die tragbare SLT-Eingangsrate zu steigern, besteht in der Erweiterung des Netzwerks um einige Switch-Blöcke. Prinzipiell ist eine solche Erweiterung des Netzwerks nur durch die zur Verfügung stehende Anzahl von Link-Ports auf einem SHARC-Modul eingeschränkt. Der Aufbau des Netzwerks mit der doppelten Anzahl von Switch-Modulen und damit halbierter Message-Dichte stellt aus technischer Sicht kein Problem dar.

Eine Steigerung der Netzwerk-Bandbreite kann auch durch eine Optimierung des RPS-Messages-Systems versucht werden. Eine deutliche Verbesserung der gemessenen Transaktionslimits ist jedoch nur sehr schwer realisierbar, so dass eine Leistungssteigerung hierdurch von mehr als 10 - 20 % nicht zu erwarten ist [81].

# Zusammenfassung und Ausblick

Die Erfahrungen während der Datennahme im Jahr 1999 haben gezeigt, dass das Konzept des Datennahmesystems von HERA-B, eine universale Prozessor-Farm für die zweite und dritte Trigger-Stufe zu verwenden sowie die Zwischenspeicherung der Daten und die Verbindung zwischen Prozessor-Farm und Zwischenspeichern durch SHARC-DSPs zu realisieren, erfolgreich eingesetzt werden kann. Um das Physikprogramm von HERA-B zu ermöglichen, muss die zweite Trigger-Stufe eine Ereignisrate von 50 kHz verarbeiten können. Gleichzeitig müssen mit einer Rate von 500 Hz die vollständigen Datensätze eines Ereignisses in der Trigger-Farm gesammelt werden. Die mit SHARC-DSPs aufgebauten Komponenten des Datennahmesystems müssen den Datentransfer zur Trigger-Farm bei diesen Raten gewährleisten.

Die in dieser Arbeit vorgestellten Bestimmungen der maximal von den einzelnen SHARC-Komponenten verarbeitbaren Raten zeigen, dass der Event-Controller die gestellten Anforderungen deutlich erfüllt. Mit einer Ratengrenze von 70 kHz wird er sich nicht limitierend auf die Datennahme bei HERA-B in den nächsten Jahren auswirken.

Für das System des Second-Level-Buffers stellen sich die RoI-Datenanfragen für das äußere Spurkammersystem als kritischstes Element in Hinblick auf die maximal verarbeitbare Ereignisrate heraus. Die Häufigkeiten von RoI-Anfragen, die aus einer Emulation der ersten und zweiten Trigger-Stufe gewonnen wurden, variieren sehr stark zwischen den einzelnen SHARCs des Second-Level-Buffers. Für die am stärksten belasteten SLB-Module begrenzt die Bearbeitungsgeschwindigkeit für RoI-Anfragen die FLT-Spurkandidatenrate, die von der zweiten Trigger-Stufe verarbeitet werden kann, auf 75 - 90 kHz. Bei einer Trigger-Rate der ersten Stufe von 50 kHz ist mit einer Rate der gefundenen FLT-Spurkandidaten, die vollständig in der Region des äußeren Spurkammersystems liegen und von der zweiten Trigger-Stufe untersucht werden müssen, von ca. 120 - 140 kHz zu rechnen. Die am stärksten belasteten Module des Second-Level-Buffers führen daher zu einer Begrenzung der maximalen Ereignisrate, die von der zweiten Trigger-Stufe verarbeitet werden kann, auf 25 - 35 kHz.

Die durchgeführten Untersuchungen zeigen aber, dass durch eine homogenere Verteilung der RoI-Anfragen, die durch eine Modifikation der Verkabelung zwischen Frond-End-Elektronik und Second-Level-Buffer erzielt werden kann, die gewünschten Raten erreichbar sind. Durch eine Optimierung des Programm-Codes des Second-Level-Buffers, wie sie in dieser Arbeit vorgeschlagen wurde, sollte sich ebenso eine deutliche Steigerung der verarbeitbaren Spurrate realisieren lassen.

Die Datenmenge, die über das SHARC-Netzwerk übertragen werden kann, ist durch die Transaktionslimits des RPS-Message-Systems und die zur Verfügung stehenden Bandbreiten der SHARC-Links und des auf dem SHARC-Modul befindlichen Busses begrenzt. Die Messungen dieser Größen ergeben dabei u.a. für das Weiterleiten einer Message in einem SHARC von Bus zu Link einen Ratenlimit von 143 kHz. Die nutzbare Bandbreite des Busses wurde zu 140 - 150 MByte/s, die der Links zu 26 - 35 Mbyte/s gemessen. Die Bandbreiten sind hierbei leicht von der Länge der Messages und im Falle der Links zusätzlich von den Prioritäten der Link-Ports abhängig. Eine Abschätzung des Datenaufkommens über das SHARC-Netzwerk zeigt, dass die Ereignisrate, die vom Netzwerk übertragen werden kann, bei der Datennahme in erster Linie durch die Transaktionslimits einiger SHARCs des Netzwerks begrenzt ist. Die ungleiche Verteilung der RoI-Datenanforderungen auf die SHARCs des Second-Level-Buffers als auch die Möglichkeit, dass ein Knoten des Switches mit mehreren häufig kontaktierten SLB-Modulen verbunden ist, führen zu einer inhomogenen Belastung des SHARC-Netzwerks. Es ist zu erwarten, dass einige sehr stark belastete SHARCs die Spurkandidatenrate auf ca. 110 - 115 kHz begrenzen werden, während für die überwiegende Anzahl der SHARCs des Netzwerks die zu verarbeitenden Message-Transaktionen deutlich geringer sind. Die durchschnittliche Transaktionsrate für Switch-SHARCs von 48 kHz für die an den Second-Level-Buffer angeschlossenen Switch-Module macht deutlich, dass sich die durch die Transaktionslimits verursachte Spurratengrenze durch eine Änderung der Kabelverbindungen zwischen Frond-End-Elektronik und Second-Level-Buffer als auch durch Modifizierung der Verkabelung von diesem zum SHARC-Netzwerk auf die gewünschte Rate steigern lassen sollte.

Während die Transaktionslimits für Message-Transfers zu Ratenlimitierungen durch das SHARC-Netzwerk führen, ist zu erwarten, dass die Bandbreiten der SHARC-Links und des SHARC-Busses für die erwarteten Datenraten ausreichen. Zur Vermeidung einer eventuellen Limitierung durch die Busbandbreite im Bereich der für den Vertexdetektor zuständigen Switch-Module ist eine Reduzierung der Datemenge, die pro Region-of-Interest vom Vertexdetektor angefordert wird, empfehlenswert. Eine Begrenzung der Ereignisrate durch die Link-Bandbreite kann sich dann bemerkbar machen, falls bei der Datennahme deutlich größere RoIs innerhalb des äußeren Spurkammersystems verwendet werden müssen als bei den hier beschriebenen Untersuchungen.[15] Ein Anwachsen der RoI-Größe innerhalb eines Faktors von 2 - 3 sollte jedoch von den zur Verfügung stehenden Bandbreiten getragen werden können.

Bei den vorgestellten Untersuchungen wurde davon ausgegangen, dass die inneren Spurkammern nicht zur Spurensuche in der ersten Trigger-Stufe verwendet werden. In Zukunft sollen jedoch auch die inneren Spurkammern für die erste Trigger-Stufe benutzt werden. Die Spurrate, die von der zweiten Trigger-Stufe verarbeitet werden muss, steigt auf ungefähr 200 kHz an. Für den Second-Level-Buffer stellt dies keine zusätzliche Belastung dar, da die stark belasteten SLB-Module des äußeren Spurkammersystems, die die Ratenlimitierung des Second-Level-Buffers verursachen, nicht durch Datenanforderungen der inneren Spurkammern belastet werden. Im SHARC-Netzwerk hingegen überlagert sich der Datenverkehr, der durch Datenanforderungen an die inneren Spurkammern auftritt, mit dem übrigen Datenaufkommen. Die Limitierung der Ereignisrate durch das SHARC-Netzwerk kann sich dadurch möglicherweise verstärken. Die in dieser Arbeit vorgestellten Untersuchung, wie sich das RoI-Datenaufkommen auf die einzelnen SHARCs des Netzwerks verteilt, sollte daher unter Berücksichtigung der inneren Spurkammern wiederholt werden.

Die hier vorgestellten Analysen zeigen, dass die Eingangsrate in die zweite Trigger-Stufe in erster Linie durch Second-Level-Buffer und etwas schwächer ausgeprägt - zu-

[15]Bei den durchgeführten Studien wurde bei allen Datenanfragen eine Größe von 2.5 cm benutzt.

mindest so lange keine inneren Spurkammern für Trigger-Zwecke benutzt werden - durch das SHARC-Netzwerk auf 25 - 35 kHz begrenzt ist. Die genannte Möglichkeit zur Optimierung des SLB-Programms sollte daher unbedingt durchgeführt werden. Ebenso sollte versucht werden, durch Modifikation der Verkabelung das Datenaufkommen auf Second-Level-Buffer und SHARC-Netzwerk homogener zu verteilen. Existieren nach Umsetzung dieser Verbesserungen weiterhin einige sehr stark belastete SHARC-Module, die zu einer Begrenzung der Ereignisrate führen, so können durch Hinzunahme zusätzlicher SHARC-Module der Datenverkehr auf mehrere Module verteilt und so die Engpässe beseitigt werden. Es ist zu erwarten, dass sich mit diesen Maßnahmen eine von den SHARC-Komponenten des HERA-B-Datennahmesystems verarbeitbare Eingangsrate in die zweite Trigger-Stufe von 50 kHz erreichen lässt.

# Anhang A

# Glossar

**Buffer-Update-Messages:** Messages, die vom Event-Controller zu den SHARCs des Second-Level-Buffers gesendet werden und die Indizes freier Ereignis-Buffer enthalten.

**CPU:** Central-Processing-Unit. Hauptrecheneinheit eines Mikroprozessors.

**DMA:** Direct-Memory-Access. Steuerungslogik für Speicherzugriffe.

**DPRAM:** Dual-Ported-RAM. Speicherbaustein mit zwei angeschlossenen Bussystemen, so dass zwei Speicherzugriffe innerhalb eines Taktzyklus möglich sind.

**DSP:** Digitaler-Signal-Prozessor.

**EVC:** Event-Controller. Ein mit DSPs implementierte Steuereinheit im Datennahmesystem von HERA-B

**FCS:** Fast-Control-System. Ein Kontrollsystem zur Synchronisation der Detektorauslese von HERA-B.

**Event-Request:** Datenanforderung an den Second-Level-Buffer für die Ereignisbildung. Der Second-Level-Buffer sendet nach Empfang eines Event-Requests alle zu einem Ereignis gehörenden Daten zu dem Prozess, der den Event-Request gestellt hat.

**FED:** Front-End-Driver.

**FLT:** First-Level-Trigger. Die erste Trigger-Stufe.

**FLTR:** First-Level-Trigger-Receiver. Modul des Event-Controllers, das zur Kommunikation mit der Zentraleinheit des Fast-Control-Systems dient.

**Interrupt:** Ein Interrupt ist eine Unterbrechung des Hauptprogrammflusses eines Prozessors durch Auftreten eines bestimmten Ereignisses (z.B. externes Signal, Ende einer DMA-Sequenz, Ablauf eines Timers). Stattdessen wird je nach Art des Interrupts eine benutzerdefinierte Funktion ausgeführt. Nach Beendigung dieser Funktion wird das Hauptprogramm an der Stelle fortgesetzt, an der es durch den Interrupt unterbrochen wurde.

**I/O-Port:** Schnittstelle zur Ein- und Ausgabe von Daten. Der SHARC verfügt über drei verschiedene Arten von I/O-Ports: die Links, die seriellen Schnittstellen und den externen Port.

**I/O-Prozessor:** Komponente des SHARCs-DSPs, die zur Steuerung des Datenflusses zwischen dem internen Speicher des SHARCs und den I/O-Ports dient.

**ITR:** Inner Tracker. Inneres Spurkammersystem.

**Link-Port:** 4 Bit breite Schnittstelle des SHARC-DSPs. Jeder SHARC verfügt über sechs Link-Ports, die sowohl als Eingänge als auch als Ausgänge genutzt werden können. Jeder Link-Port besitzt eine Übertragungsbandbreite von 40 MByte/s.

**MBM** : Master-Buffer-Manager. Modul des Event-Controllers, das zur Kontrolle des Second-Level-Buffers dient.

**MLTR:** Mid-Level-Trigger-Receiver. Modul des Event-Controllers, das für den Empfang von Messages von der Trigger-Farm zuständig ist. Der MLTR ist mit dem MBM in einen Prozess integriert.

**OTR:** Outer-Tracker. Äußeres Spurkammersystem.

**Range-Request:** Auch als RoI-Datenanforderungen bezeichnet. Datenanforderungen für einen eng begrenzten Detektorbereich. Mit Hilfe von Range-Requests fordern die Trigger-Prozessoren der zweiten Stufe die Detektordaten innerhalb der Regions-of-Interest an.

**RAM:** Random-Access-Memory. Lesbarer und beschreibbarer Speicher-Chip, der wahlfreien Zugriff erlaubt.

**RoI:** Region-of-Interest. Suchbereich im Detektor, in dem die Trigger-Algorithmen nach Spuren suchen.

**RPM:** Message-System, das zum Datenaustausch zwischen Prozessen des Datennahmesystems von HERA-B verwendet wird.

**RPS:** RPM-ähnliches Message-System für SHARCs.

**RRB:** Schnittstelle zwischen den Message-Systemen RRB und RPS.

**SHARC:** Super-Havard-Architecture-Computer. Name eines Digitalen-Signal-Prozessors von Analog Devices.

**SLB:** Second-Level-Buffer. Mit SHARCs aufgebautes System von Datenzwischenspeichern, das die Ereignisdaten während der Ausführung der Algorithmen der zweiten Trigger-Stufe speichert.

**SLICER:** Erster Teilalgorithmus der zweiten Trigger-Stufe. Sucht nach Trefferkoinzidenzen in den Spurkammerlagen innerhalb der durch die erste Trigger-Stufe spezifizierten RoIs.

**SLT:** Second-Level-Trigger. Die zweite Trigger-Stufe.

**SLTS:** Second-Level-Trigger-Sender. Modul des Event-Controllers, das Ereignisse zur Verfügung stehenden Prozessoren der Trigger-Farm zuweist.

**TCB:** Transfer-Control-Block. Ein Parametersatz, der innerhalb eines SHARCs zur Steuerung von Datentransfers zwischen dem internen Speicher und den Eingangs- und Ausgangs-Ports benutzt wird.

**TDR:** Transition-Radiation-Detector. Der Übergangsstrahlungsdetektor von HERA-B.

**TDU:** Trigger-Decision-Unit. Zentraler Trigger-Prozessor der ersten Stufe, der die Trigger-Entscheidung anhand der gefundenen Spuren trifft.

**TFU:** Track-Finding-Unit. Trigger-Prozessor der ersten Trigger-Stufe, der zur Spurensuche dient.

**TPU:** Track-Parameter-Unit. Trigger-Prozessor der ersten Trigger-Stufe, der die Spurparameter der gefundenen Spuren berechnet.

**TLT:** Third Level Trigger. Die dritte Trigger-Stufe.

**VDS:** Vertex-Detector-System. Der Vertexdetektor von HERA-B.

**X-Refit:** Zweiter Teilalgorithmus der zweiten Trigger-Stufe, der die Spurkandidaten der ersten Trigger-Stufe in der $xz$-Projektion erneut rekonstruiert. X-Refit benutzt nur Daten aus Spurkammerlagen mit senkrecht orientierten Drähten bzw. Siliziumstreifen.

**Y-Refit:** Dritter Teilalgorithmus der zweiten Trigger-Stufe, der eine 3-dimensionale Spurrekonstruktion unter Benutzung der Daten aller Stereowinkel durchführt.

# Anhang B

# Datentransferprotokoll der SHARC-Links

Der SHARC ADSP-21060 verfügt über sechs unabhängige Link-Ports zur Übertragung von Daten von oder an externe Geräte (z.B. weitere SHARCs). Jeder der Link-Ports kann dabei sowohl als Sender als auch als Empfänger verwendet werden. In welcher Richtung ein Link-Port betrieben wird, kann über ein Software-Flag definiert werden.

Jeder Link-Port ist mit einem Link-Buffer verbunden, wobei die Zuordnung zwischen Buffer und Port durch den Programmierer festgelegt werden kann. Die Buffer besitzen eine Tiefe von zwei Datenworten. Die Größe eines Datenworts kann wahlweise 32 oder 48 Bit betragen. Werden Daten über einen Link-Port gesendet, so werden sie vom internen SHARC-Speicher zunächst in die Link-Buffer kopiert, ehe sie über Link verschickt werden. Beim Empfang von Daten über den Link werden diese zunächst im Link-Buffer zwischengespeichert, bevor sie in den SHARC-Speicher geschrieben werden. Die Link-Buffer gewähren so, dass die Datenübertragung über einen Link fortgesetzt werden kann, auch wenn vorübergehend keine Daten mit dem internen SHARC-Speicher ausgetauscht werden können. Dies kommt dann vor, wenn gerade ein anderer Ein- oder Ausgangs-Port des SHARCs einen Zugriff auf den SHARC-Speicher tätigt.

Ein Link-Port besteht aus vier Datenleitungen und zwei für ein Handshake-Protokoll benötigten Signalen, der Link-Clock und dem Link-Acknowledge. Das Datentransferprotokoll ist in Abbildung B.1 verdeutlicht. Die Link-Clock und die Datenleitungen werden vom Sender getrieben, während das Link-Ackowledge-Signal durch den Empfänger gesetzt wird. Der Empfänger ist bereit zum Empfang neuer Daten, wenn in dem betreffenden Link-Buffer Platz für ein neues Datenwort ist. Die Empfangsbereitschaft signalisiert der Empfänger durch das Setzen der Link-Acknowledge-Leitung auf „1". Wird ein Datenwort in den Link-Buffer des Senders geschrieben, so versucht dieser das Wort über den Link zu übertragen. Hierfür kontrolliert der Sender zunächst den Zustand des Link-Acknowledge-Signals. Ist dieses durch den Empfänger auf „0" gesetzt, so werden keine Daten verschickt. Sobald sich das Link-Acknowledge-Signal jedoch auf „1" befindet, beginnt der Sender mit dem Transfer der Daten. Der Datentransfer wird durch das Clock-Signal des Senders gesteuert. Bei jeder steigenden Flanke des Clock-Signals gibt der Sender ein Nibble (4 Bit) des Datenwortes auf die Datenausgänge des betreffenden Link-Ports. Beobachtet der Empfänger eine fallende Clock-Flanke, so wird das zu diesem Zeitpunkt an den Datenleitungen des Empfängers anliegende Bit-Muster eingelesen. Die so empfangenen Nibble werden im Link-Buffer zu einem 32 oder 48-Bit-Datenwort zu-

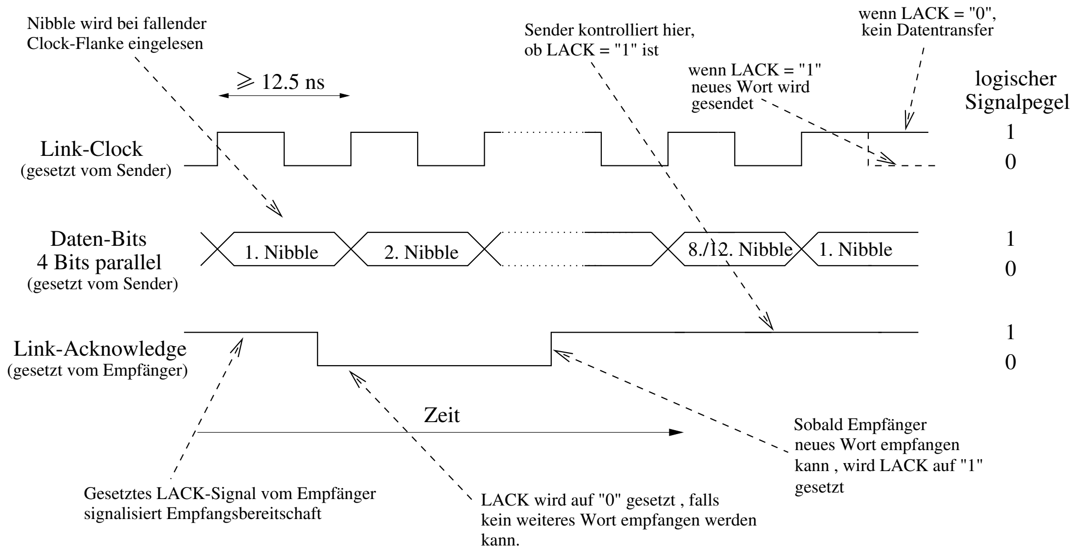



***Abbildung B.1:*** *Schematische Darstellung des Datenübertragungsprotokolls der SHARC-Links.*

sammengefügt. Nach Empfang des ersten Daten-Nibbles setzt der Empfänger sein Link-Acknowledge-Signal auf „0", falls zu erwarten ist, dass kein weiteres Wort empfangen werden kann. Wird durch die Übertragung eines Wortes vom Link-Buffer zum SHARC-Speicher Platz im Buffer geschaffen, so setzt der Empfänger die Link-Acknowledge-Leitung wieder auf „1".

Die endlichen Signallaufzeiten in Kabeln begrenzen die Längen der Kabel, bei denen das Link-Handshake-Protokoll angewendet werden kann. Ist der Empfänger nicht mehr in der Lage, ein neues Datenwort in Empfang zu nehmen, so muss er dieses noch rechtzeitig durch das Link-Acknowledge-Signal dem Sender mitteilen können, d.h. der Sender darf nicht bereits mit der Aussendung eines weiteren Datenwortes begonnen haben, bevor er die Änderung des Link-Acknowledge-Signals bemerkt. Dies bedeutet, dass die zweifache Signallaufzeit kleiner sein muss als die Zeitdauer zwischen Aussenden des ersten und letzten Nibbles eines Datenwortes. Zunächst muss das erste Nibble den Empfänger erreichen, damit dieser den Transfer eines neuen Wortes bemerkt, anschließend muss das Link-Acknowlegde-Signal in umgekehrter Richtung zum Sender geschickt werden. Je größer damit die Clock-Rate des Senders ist, desto stärker ist die Kabellänge limitiert. Die maximale Kabellänge kann durch Gleichung B.1 abgeschätzt werden:

$$L_{max} = \frac{1}{2} \times \frac{N-2}{f_{Sender}} \times v \, . \tag{B.1}$$

Hierbei ist $N$ die Anzahl der Nibbles eines Datenwortes. Durch die Differenz $N-2$ soll berücksichtigt werden, dass der Empfänger SHARC das erste Nibble zunächst empfangen muss, ehe er im folgenden Clock-Zyklus das Link-Acknowledge auf „0" setzen kann. $v$ ist die Ausbreitungsgeschwindigkeit entlang eines Kabels. Für Twisted-Pair-Kabel beträgt sie ungefähr 0.2 m/ns. Die maximal verwendbare Kabellänge steigt mit der Größe eines Datenwortes. Für 32-Bit-Wörter, die sich also aus acht Nibbles zusammensetzen, und einer Clock-Rate von 80 MHz können demnach Daten über eine Entfernung von bis zu 7.5 m übertragen werden.

Zur Übertragung der Detektordaten zu den SHARC-Modulen des Second-Level-Buffers

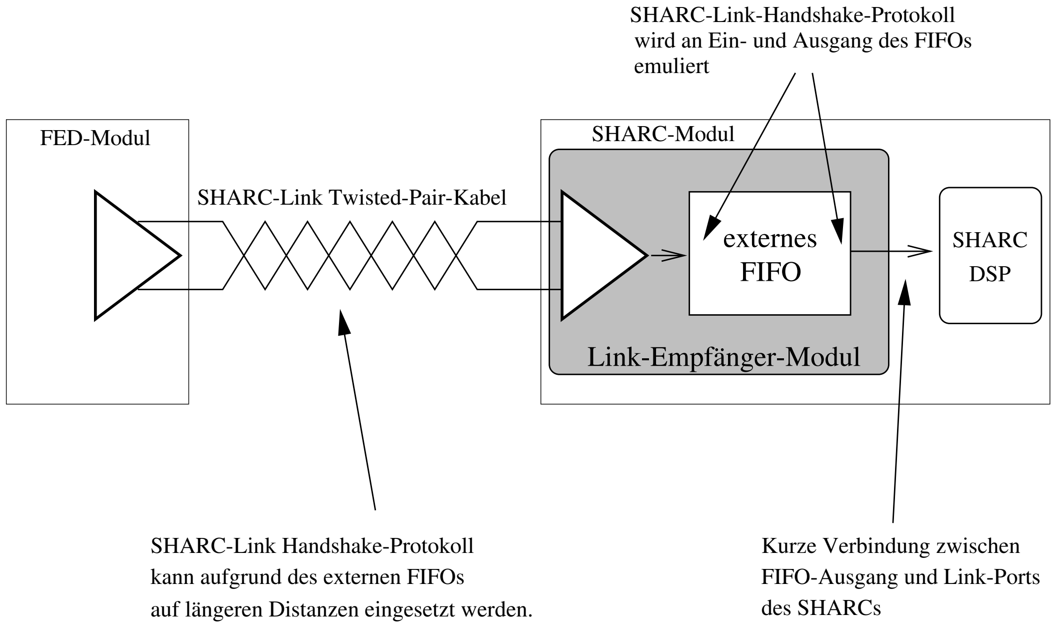



***Abbildung B.2:*** *Damit das Datentransferprotokoll der SHARC-Links über die bei HERA-B benötigten Entfernung von bis zu 55 m angewendet werden kann, sind die Link-Treiber-Module der SHARCs mit zusätzlichen externen FIFOs zur Zwischenspeicherung der empfangenen Daten ausgestattet.*

müssen für die Subdetektoren, deren Front-End-Treiber sich in Detektornähe befinden, Strecken von bis zu 55 m überbrückt werden. Die Front-End-Treiber verwenden dabei das gleiche Handshake-Protokoll wie die SHARCs. Sie senden mit einer Clock-Rate von 30 MHz, was gewährleistet, dass die benötigte Übertragungsbandbreite erreicht wird. Anhand Gleichung B.1 erhält man bei dieser Senderate selbst bei 48-Bit-Worten eine Kabellängenlimitierung von ca. 33 m. Um jedoch Daten über die bei HERA-B erforderlichen Distanzen transferieren zu können, wurden die Link-Treiber-Module mit zusätzlichen FIFOs ausgestattet (siehe Abbildung B.2). In diesen FIFOs können bis zu 64 Nibbles zwischengespeichert werden. Die (von den FEDs) ankommenden Daten werden zunächst in diesem FIFO gespeichert. Der Eingang zum FIFO benutzt zum Datenempfang das SHARC-Link-Protokoll. Ist das FIFO zur Hälfte gefüllt, so setzt der Eingangs-Port zum FIFO das Link-Acknowledge auf „0". Da nun jedoch noch zusätzlich 32 Nibble im FIFO Platz finden können, ist die Sicherheit der Datenübertragung auch bei größeren Kabellängen und damit längeren Signallaufzeiten gewährleistet.

Von dem FIFO werden die Daten zu den Link-Ports des SHARCs gesendet, wobei wiederum das Handshake-Protokoll der SHARC-Links verwendet wird.

# Anhang C

# Die DMAs des ADSP-21060

## DMA-Controller

Der DMA-Controller des SHARCs stellt einen Service zur Verfügung, um Datenblöcke zwischen dem internen SHARC-Speicher und den Eingangs- bzw. Ausgangs-Ports des SHARCs wie den Link-Ports, externen und seriellen Ports zu transferieren. Der Empfang bzw. das Verschicken von Daten kann so ohne Benutzung des Hauptprozessors durchgeführt werden, der Programmablauf im Hauptprozessor muss nicht unterbrochen werden.

Insgesamt besitzt der DMA-Controller 10 Kanäle, die gemäß Tabelle 4.1 den verschiedenen Ports des SHARCs zugeordnet sind. Einige Ports teilen sich dabei einen gemeinsamen DMA-Kanal. Über Kontroll-Bits kann festgelegt werden, welcher Port gerade über den DMA-Kanal verfügen darf. Die genaue Spezifikation (Zieladresse, Quelladresse, ... usw.) des Datentransfers wird für jeden DMA-Kanal über DMA-Parameter-Register definiert:

| | |
|---|---|
| II | Adresse im internen Speicher |
| IM | Adress-Modifizierungsregister für internen Speicher |
| C | zählt Anzahl der übertragenen Worte für internen Speicher |
| CP | Zeiger auf nächsten DMA-Parameter-Block |
| GP | beliebiger Verwendungszweck |
| EI | externe Adresse (nur DMAs für externer Port) |
| EM | externes Adress-Modifizierungsregister (nur DMAs für externer Port) |
| EC | externer Wortzähler (nur DMAs für externer Port) |
| DB | für zweidimensionalen DMA-Transfer (nur Link und serielle Ports) |
| DA | für zweidimensionalen DMA-Transfer (nur Link und serielle Ports) |

***Tabelle C.1:*** *Die DMA-Parameter-Register des SHARC-DMA-Controllers. Durch diese Register lassen sich Datentransfers zwischen internem Speicher des SHARCs und externen Geräten über die Ein- und Ausgangs-Ports des SHARCs definieren.*

Das II-Register legt eine Adresse im internen SHARC-Speicher fest. Werden Daten verschickt, gibt dieses Register das nächste zu übertragende Datenwort an. Beim Empfang von Daten wird das nächste Wort, das empfangen wird, in dieser Adresse gespeichert.

Nach Übertragung eines Datenworts wird zu dem II-Register der Wert des IM-Registers addiert. Das II-Register enthält nun die Adresse für den Transfer des nächsten Wortes. Das C-Register zeigt an, wie viele Worte noch übertragen werden müssen. Bevor ein Datentransfer mit Hilfe des DMA-Controllers ausgeführt werden kann, muss dieses Register auf die Anzahl der Worte, die übertragen werden sollen, initialisiert werden. Nach Transfer eines Wortes wird das C-Register um eins erniedrigt. Der DMA-Controller führt für einen DMA-Kanal so lange Datentransfers durch, bis das betreffende C-Register den Wert null erreicht hat. Ist ein bestimmtes Kontroll-Bit gesetzt, wird in diesem Fall ein Interrupt ausgelöst.

Über die externen Ports können Daten an externe Geräte, z.B. weitere SHARCs, gesendet oder von diesen gelesen werden. Die DMA-Kanäle, die für die externen Ports zuständig sind, besitzen aus diesem Grund noch drei weitere Register, die die Speicheradresse in einem externen Gerät festlegen. Dies kann beispielsweise eine Adresse im internen Speicher eines zweiten SHARCs sein. Das EI-Register gibt dabei die externe Adresse an. Nach jedem Worttransfer wird das EI-Register um den Wert im EM-Register modifiziert. Mit dem EC-Register wird definiert, wie viele Worte übertragen werden sollen. Es ist möglich, Daten zwischen Speicherbereichen zu kopieren, die unterschiedliche Wortgrößen benutzen. Die Konvertierung zwischen beiden Wortformaten wird von den externen Ports durchgeführt.

Für die DMA-Kanäle der seriellen Ports und der Link-Ports stehen weitere Register zur Verfügung, mit denen zweidimensionale Datenfelder übertragen werden können.

Um einen Datentransfer mit Hilfe des DMA-Controllers auszuführen, müssen den Parameter-Registern des entsprechenden DMA-Kanals die gewünschten Werte zugewiesen werden. Durch Setzen eines Kontroll-Bits für den jeweiligen Port wird der Transfer gestartet. Die Aussendung der Daten wird unabhängig vom Hauptprozessor durch den DMA-Controller durchgeführt. Wird der DMA-Kanal zum Empfang benutzt, sorgt der DMA-Controller dafür, dass ein empfangenes Datenwort an die gewünschte Stelle im SHARC-Speicher geschrieben wird. Der Transfer eines Datenblocks mittels des DMA-Controllers wird als DMA-Sequenz bezeichnet.

## DMA-Ketten

Der DMA-Controller bietet die Möglichkeit, viele solcher DMA-Sequenzen zu DMA-Ketten aneinanderzureihen. Hierfür werden die Werte der DMA-Parameter-Register für die gewünschten DMA-Sequenzen im SHARC-Speicher abgelegt. Wird eine Speicheradresse, d.h. ein von null verschiedener Wert, in das CP-Register eines DMA-Kanals geschrieben, so lädt der DMA-Controller die unter dieser und den benachbarten Speicherplätzen enthaltenen Werte in die DMA-Parameter-Register und führt die entsprechende DMA-Sequenz aus. Enthält der Parameter-Satz, der auf diese Weise in die DMA-Register geladen wurde, auch wieder eine Speicheradresse im CP-Register, so wird nach Beendigung der DMA-Sequenz wiederum der Datensatz, der unter dieser Adresse im Speicher abgelegt ist, in die DMA-Register geladen und der betreffende Datentransfer ausgeführt. Indem die Werte für die CP-Register der im Speicher abgelegten DMA-Parametersätze stets auf die Adresse des Parametersatzes der nachfolgend auszuführenden DMA-Sequenz zeigen, lassen sich die Transfers vieler Datenblöcke im Voraus definieren.

# Anhang D

# SHARC-Multiprozessor-Adressraum

Ein SHARC besitzt einen Programmspeicherbus zur Übertragung von 48-Bit-Wörter und einen Datenspeicherbus für 32-Bit-Wörter. Die zugehörigen Adressbusse sind für den Programmspeicherbus 24 Bit breit und 32 Bit für den Datenspeicherbus. Dies erlaubt dem SHARC, einen Adressbereich, der deutlich über den eigenen internen Speicher hinausgeht, über diese Bussysteme zu adressieren. Dies kann dazu verwendet werden, interne Speicher anderer SHARCs unmittelbar zu adressieren, falls diese über einen gemeinsamen externen Bus miteinander verbunden sind. Im Adressraum eines SHARCs sind daher Bereiche für die internen Speicher von sechs SHARCs - den lokalen internen Speicher mitgezählt - reserviert. Ebenso steht ein großer Adressbereich für einen externen Speicher zur Verfügung.

Abbildung D.1 zeigt die Verwendung des Adressraumes. Über Adressen zwischen 0x0 und 0x20000 kann auf Kontrollregister des I/O-Prozessors zugegriffen werden. In einem Bereich von 0x20000 bis 0x40000 befindet sich der lokale interne Speicher des SHARCs. Dieser Bereich bietet für 128 K Adressen Platz. Der interne Speicher kann (segmentweise) als Programmspeicher mit einer Wortgröße von 48 Bit oder Datenspeicher mit einer Wortgröße von 32 Bit konfiguriert werden. Je nach Verwendung eines bestimmten Speichersegments können über die Adressen zwischen 0x20000 und 0x40000 48-Bit- bzw. 32-Bit-Zugriffe durchgeführt werden. Mit einem Adressbereich von 128 K kann bei einer Wortgröße von 32-Bit ein Speicher von 4 MBit adressiert werden.

Der Bereich zwischen 0x40000 und 0x80000 ist für 16-Bit-Zugriffe auf den internen Speicher reserviert. Jedes 32-Bit-Datenwort kann also ebenso über zwei Adressen im Adressraum für 16-Bit-Zugriffe erreicht werden.

Im Anschluss daran befindet sich der Multiprozessor-Adressraum, der Adressbereiche für sechs SHARCs, die maximal über einen gemeinsamen Adressraum adressiert werden können, enthält. Über diese Bereiche kann auf die I/O-Kontrollregister eines jeden SHARCs zugegriffen werden. Ebenso sind sowohl 32- und 48-Bit-Zugriffe bzw. 16-Bit-Zugriffe über die entsprechenden Adressbereiche möglich. Der lokale Speicher des SHARCs kann neben dem Adressbereich unterhalb 0x80000 auch über den entsprechenden Bereich aus dem Multiprozessor-Adressraum erreicht werden. Über Schreibzugriffe auf Adressen zwischen 0x380000 und 0x3FFFFF kann gleichzeitig ein Wert in eine bestimmte Speicherstelle aller SHARCs geschrieben werden. Auf diese Weise lassen sich sehr effizient Daten übertragen, die von allen SHARCs benötigt werden.

Adressen ab 0x400000 können für Zugriffe auf externe Speicher verwendet werden, falls solche vorhanden sind. Die 32-Bit des Adressbusses für den Datenspeicherbus erlauben dabei Zugriffe auf einen Adressraum von vier Gigawörtern, während der Programmspeicherbus wegen des 24 Bit breiten Adressbusses auf zwölf Megawörter beschränkt ist.

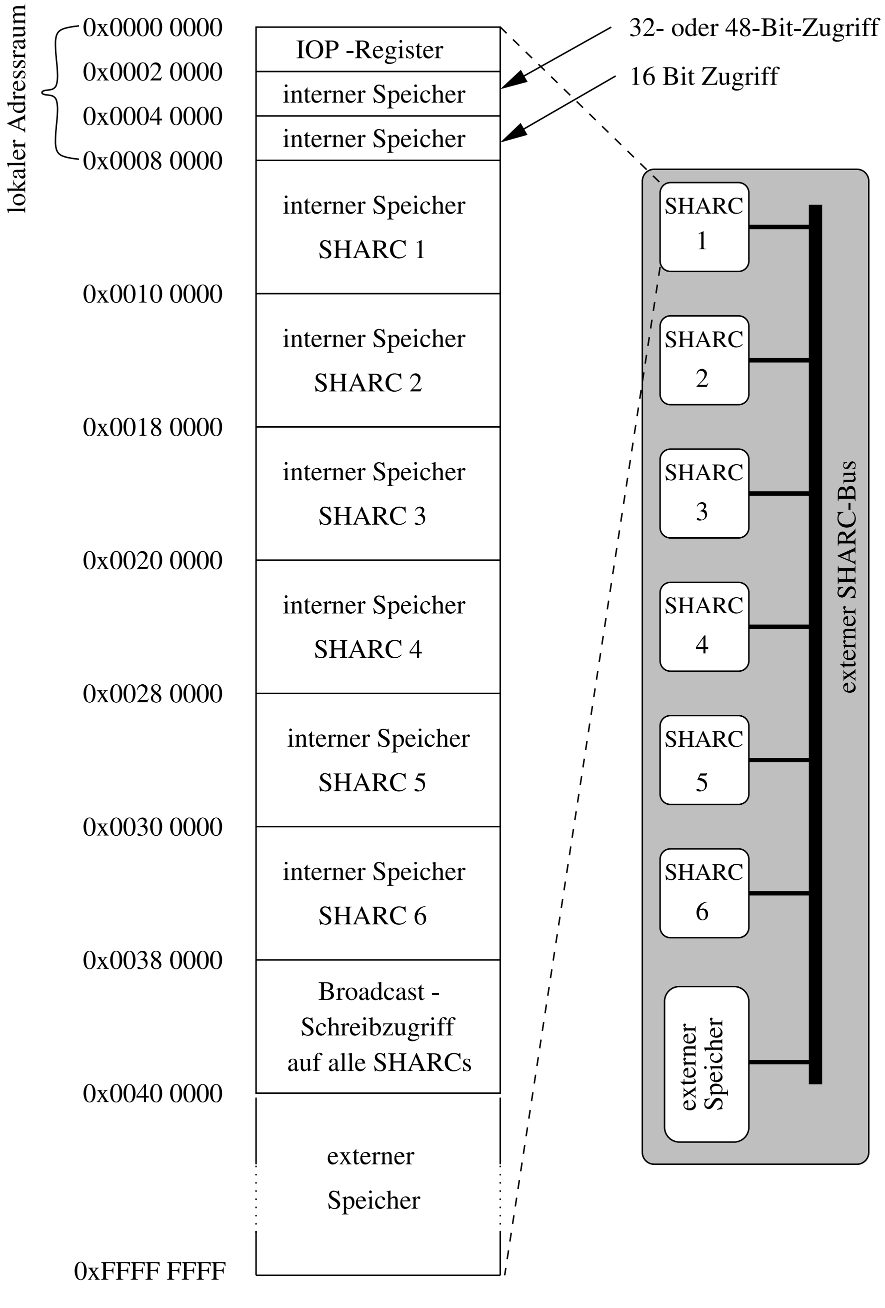



**Abbildung D.1:** *Die Aufteilung des Multiprozessor-Adressraums des SHARCs.*

# Anhang E

# DAQ-Testsystem

Zur Entwicklung und zum Test der SHARC-Software wird ein Testaufbau, der aus bis zu vier SHARC-Modulen besteht, verwendet. Diese befinden sich in einem Mini-VME-Crate. Über einen Crate-Controller können Programme auf die SHARC-Module geladen werden und mit den SHARCs Information ausgetauscht werden. Die in Kapitel 5 vorgestellten Messungen sind größtenteils mit Hilfe dieses Testsystems durchgeführt worden.

Das Testsystem ermöglicht auch, Event-Controller und Second-Level-Buffer zu testen, ohne das komplette Datennahmesystem zur Verfügung zu haben. DAQ-Komponenten wie die FCS-Zentraleinheit, die Trigger-Farm oder Front-End-Treiber, die mit Event-Controller bzw. Second-Level-Buffer während der Datennahme kommunizieren, können im DAQ-Testsystem durch SHARC-Prozesse simuliert werden. Abbildung E.1 verdeutlicht den Aufbau und die Funktionalität des auf diese Weise verwendeten Testsystems.

Ein komplettes SHARC-Modul des Testsystem dient als Event-Controller, ein oder mehrere weitere SHARCs können als Second-Level-Buffer genutzt werden. Als Datenquelle wird ein weiterer SHARC verwendet. Dieser simuliert sowohl einige FEDs als auch die Zentraleinheit des Fast-Control-Systems. Mit einer frei wählbaren Rate sendet dieser SHARC den FCS-Datensatz, der den Event-Controller über die Annahme eines neuen Ereignisses informiert, zum FLTR. Ebenso werden mit gleicher Rate FED-Datensätze über Link zu den als Second-Level-Buffer verwendeten SHARCs verschickt. Die restlichen zur Verfügung stehenden SHARCs des Testsystems können jeweils als Simulation eines Prozessors der Trigger-Farm eingesetzt werden. Diese simulierten Trigger-Prozessoren kommunizieren wie im wirklichen Datennahmesystem mit dem Event-Controller und fordern Daten vom Second-Level-Buffer an. Wird infolge zu hoher Eingangsraten der Speicherplatz im Second-Level-Buffer knapp, so kann der FLTR durch eine Mitteilung über den Bus an den als Datenquelle dienenden SHARC das Senden weiterer Ereignisse stoppen. Hierdurch wird das Stoppsignal vom Event-Controller zur FCS-Zentraleinheit simulieren.

Dieses Testsystem ermöglicht damit alle wesentlichen Eigenschaften des Second-Level-Buffers und des Event-Controllers zu testen und ist bei der Entwicklung dieser Programme äußerst hilfreich.

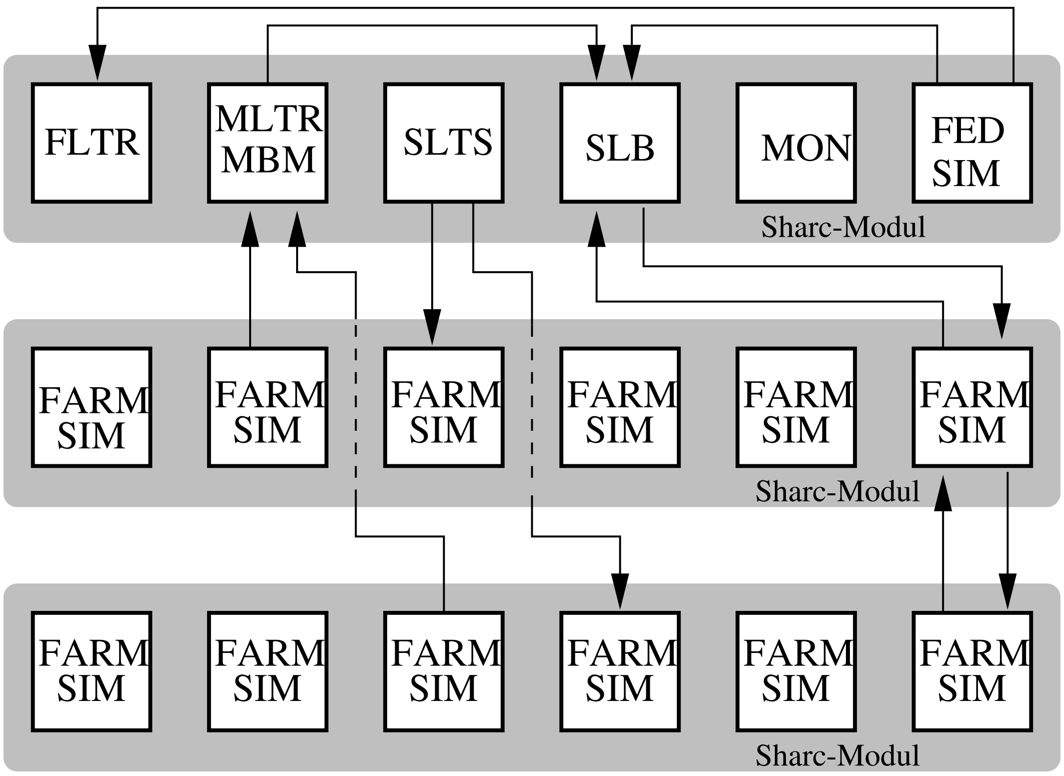



***Abbildung E.1:*** *Schema des Testaufbaus, der für die Entwicklungsarbeit und Test des SLBs und EVCs verwendet wird.*

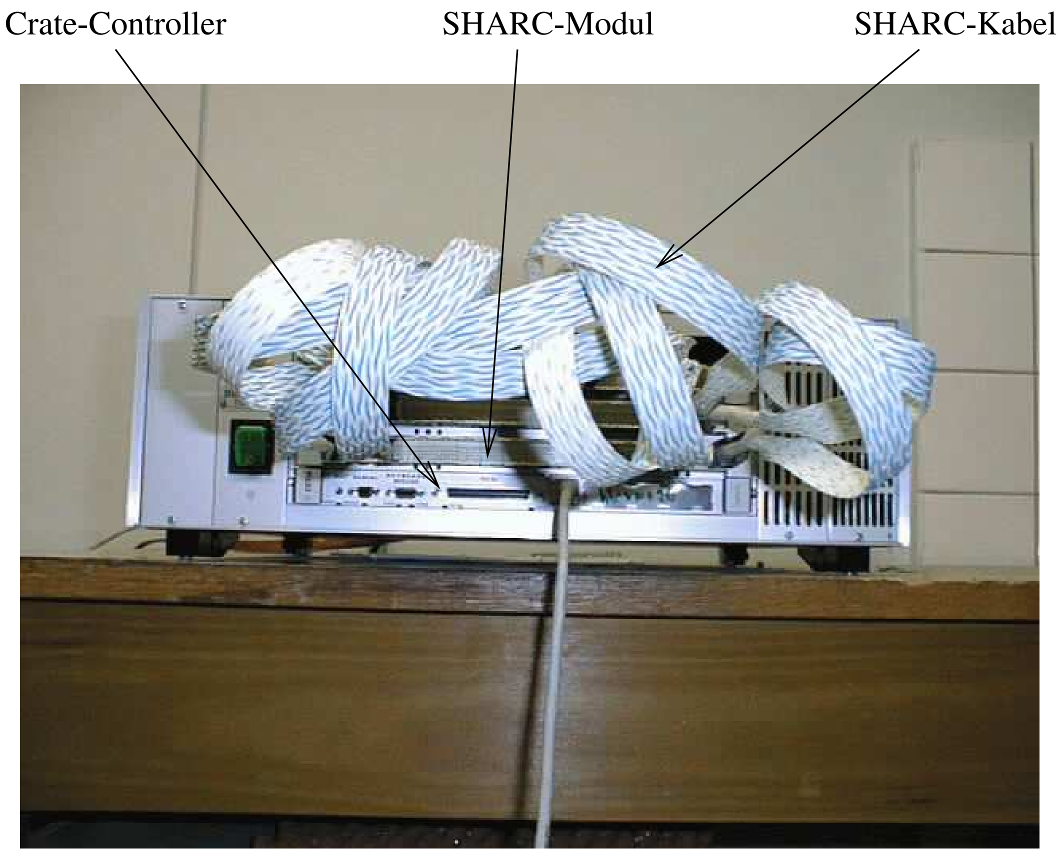



***Abbildung E.2:*** *Foto des DAQ-Testaufbaus.*

# Quellenverzeichnis


[1] S. Glashow, Nucl. Phys. **22** (1961) 55; und S. Weinberg, Phys. Rev. Lett. **19** (1967) 1264.

[2] Christenson et al. Phys. Rev. lett. **13** (1964) 138.

[3] A. Cohen, A. DeRujula and S. Glashow, Astro. Phys. J. **495** (1998) 539.

[4] A. Sakharov, JETP Lett. **5** (1967) 24.

[5] P. Huet und A. Nelson, Phys. Rev. **D 53** (1996) 4578.

[6] E. Noether, *Der Endlichkeitssatz der Invarianten endlicher Gruppen*, Mathe. Ann. **77** (1916) 89-92.

[7] T.D. Lee and C.N. Yang, Phys. Rev. **104** (1956) 254.

[8] C.S. Wu et al., Phys. Rev. **105** (1957) 1413.

[9] A. Angelopoulos et al. (CPLEAR collaboration), Phys. Lett. **B 444** (1998) 43.

[10] A. Affolder et al. (KTeV collaboration), Fermilab Preprint (1999) vorgestellt beim Heavy Quark '98 Workshop, Fermilab, Okt. 1998.

[11] J. Schwinger, Phys. Rev. **82** (1951) 914; **91** (1951) 713 .

[12] G. Lüders, Kgl. Danske Vidensk. Selsk. Mat.-Fys. Medd **28** (1954) No.5.

[13] W. Pauli, in: *Niels Bohr and the Development of Physics.* Pergamon Press, London 1955, S.30.

[14] D. Griffiths, *Introduction to Elementary Particles*; Seite 135; John Wiley & Sons (1987).

[15] R. Carosi et al., Phys. Lett. **B 237** (1990) 303 .

[16] M. Karlsson et al., Phys. Rev. Lett. **64** (1990) 2976; L.K. Gibbons et al., Phys. Rev. Lett. **70** (1993) 1199.

[17] Y. Nir, *CP Violation In and Beyond the Standard Model*, Vorlesungsskript, SLAC summer institute, Juli 1999.

[18] C. Jarlskog, Phys. Rev. Lett. **55** (1985) 1039.

[19] F. Halzen, A. Martin; *Quarks and Leptons*; John Wiley & Sons (1984).

[20] M.Kobayashi and T.Maskawa, Prog. Theo. Phys. **49** (1973) 652.

[21] N.Cabbibo, Phys. Rev. Lett. **10** (1963) 531.

[22] Z.Maki, M.Nakagawa and S.Sakata, Prog. Theo. Phys. **28** (1962) 247.

[23] Y. Fukuda et al., *Evidence for oscillation of atmospheric neutrinos*, Phys. Rev. Lett. **81** (1998) 1562.

[24] L. Wolfenstein, Phys. Rev. Lett. **51** (1983) 1945.

[25] C. Caso et al., Particle Data Group, Europ. Phys. Jou. **C 3** (1998).

[26] The BaBar Physics Book, *Physics at an Asymmetric B Factory*, Editoren: P.F. Harrison und H.R.Quinn, SLAC-R-504 Oktober 1998.

[27] M. Bargiotti et al., *Present knowledge of the Cabibbo-Kobayashi-Maskawa matrix*, e-Print HEP-PH 0001293 (2000).

[28] T. Affolder et al., CDF collaboration, *A measurement of* $\sin(2\beta)$ *from* $B^0 \to J/\psi K_S^0$ *with the CDF detector*, Phys. Rev. **D 61** (2000) 072005.

[29] Die ALEPH-Kollaboration, *Study of the CP asymmetry of* $B^0 \to J/\psi K_S^0$ *decays in ALEPH*, ALEPH Dokument 99-099 (vorläufiges Resultat).

[30] ARGUS Collaboration, *B MESON RESULTS FROM ARGUS*, Uppsala 1987 Proceedings, High energy physics, Vol.1 (1987) 360-362.

[31] Particle Data Group, *Review of Particle Properties*, Physical Review **D 54** (1996)

[32] M. Langer, *Bestimmung der Beauty-Quantenzahl bei HERA-B mit Hilfe Neuronaler Netze*, Diplomarbeit HU Berlin, Dez. 1998.

[33] T. Lohse et al., HERA-B: Proposal, DESY-PRC 94/02 (1994)

[34] D. Cronin-Hennessy et al., CLEO collaboration, *Study of two-body B decays to kaons and pions: Observation of* $B \to \pi^+\pi^-$, $B \to K^\pm\pi^0$ *and* $B \to K^0\pi^0$ *decays*, e-Print: hep-ex/0001010 (2000).

[35] M. Gronau und D. London, Phys. Rev. Lett. **65**, 3381 (1990).

[36] T. Nakada, *CP Violation*, Vorlesung gehalten im akademischen Training von HERA-B (Mai 1999).

[37] R. Fleischer, *CP VIOLATION AND THE ROLE OF ELECTROWEAK PENGUINS IN NONLEPTONIC B DECAYS.*, Int. Jour. Mod. Phys. **A 12** (1997) 2459.

[38] M. Gronau und D. Wyler, Phys. Lett. **B 265** (1991) 172.

[39] A.J. Schwartz, *HERA-B: Physics Potential and Prospects*, internes HERA-B Dokument 99-244 (1999).

[40] ZEUS Kollaboration, *The ZEUS Detector*, Status Report 1993, DESY-PRC 93/05, 1993.

[41] I. Abt et al. (H1 Kollaboration), Nucl. Instr. and Meth. **A 386** (1997) 310-347.

[42] K. Ackerstaff et al. (HERMES Kollaboration), *The HERMES spectrometer*, Nucl. Instr. and Meth. **A 417** (1998) 230-265.

[43] S. Frixione, M. Mangano, P. Nason, R. Ridolfi; *Heavy-quark production.*; CERN-TH/97-16, hep-ph/9702287 (1997).

[44] D.M. Jansen et al., E789 collaboration, *Measurement of the Botton-Quark Production Cross Section in 800 GeV/c Proton-Gold Collisions*, Phys. Rev. Lett. **74** (1995) 3118.

[45] T. Alexopoulos et al., E771 collaboration, *A Measurement of the $b\bar{b}$ Cross Sections in 800 GeV/c Proton-Silicon Interactions*, FERMILAB-PUB-97-246-E, Juli 1997.

[46] T.S. Sjörstrand, CERN-TH-6488-92 (1992); H.U. Bengtsson und T. Sjörstrand, Comp. Phys. Comm. **46** (1987) 43.

[47] M. Symalla, *Vorbereitende Untersuchungen zur Bestimmung der Wechselwirkungsraten und deren Zeitstruktur an einem Drahttarget mit Hilfe der Energieinformation des HERA-B elektromagnetischen Kalorimeters*, Diplomarbeit Universität Dortmund, März 1999.

[48] W. Wagner, *Auswertung der Daten des HERA-B Vertexdetektors im Hinblick auf die physikalischen Eigenschaften der verwendeten Siliziumstreifenzähler*, Doktorarbeit Ludwig-Maximilians-Universität München, Dez. 1999.

[49] persönliche Mitteilung S. Masciocchi.

[50] H.-B. Dreis et al., *Operation of large GEM-MSGC detector in a high intensity hadronic test beam using fully pipelined readout electronics*, LHCb internal note TRAC-98/060, internes HERA-B Dokument 98-149 (1998).

[51] R. Pernack, *Untersuchung von Gasmischungen mit Blick auf die im Spurkammersystem des HERA-B-Detektors erreichbare Effizienz und Auflösung*, Diplomarbeit Universität Rostock, Dezember 1998.

[52] M. Capeans, *Status of the Outer Tracker for the HERA-B Experiment*, Vortrag gegeben auf der BEAUTY'99, Bled (Slovenien) 21.-24. Juni 1999.

[53] M. Nörenberg, *Objektorientierte Simulation der Trigger Decision Unit des First Level Triggers von HERA-B*, Diplomarbeit Universität Hamburg, August 1999.

[54] H.Albrecht, *Hera-B Technical Design Report*, DESY-PRC 95/01.

[55] D. Dujmic, R. Eckmann, R.F. Schwitters, *Performance of the HERA-B RICH*, internes HERA-B Dokument 00-020 (2000).

[56] C. Borgmeier, *Elektron- und Vertexrekonstruktion im frühen HERA-B-Detektor*, Doktorarbeit Humboldt-Universität, Berlin (2000).

[57] V. Saviliev, persönliche Mitteilung.

[58] T. Fuljahn, *Aufbau und Charakterisierung des schnellen Kontrollsystems für das Experiment HERA-B*, Doktorarbeit Universität Hamburg, Mai 1999.

[59] D. Ressing und R. Wurth, *Implementation of the SLB using SHARCs*, internes HERA-B Dokument (März 1997).

[60] M. Medinnis, *HERA-B Triggering*, internes HERA-B Dokument 95-144.

[61] F. Ratnikov, *The First Level Trigger Simulation for the HERA-B Experiment*, Vortrag gegeben auf der CHEP'98.

[62] H. Thurn, *Status Report of Simulation Package for the Second Level Trigger of HERA-B*, internes HERA-B Dokument Oct 4 (1996).

[63] R. K. Bock et al., *Data Analysis Techniques for High-Energy Physics*, Cambridge Univ. Press (1990) und darin enthaltene Referenzen.

[64] M. Medinnis, *Second and Third Level Trigger Algorithms*, Vortrag gehalten während des Hera-B Kollaborations Treffen am 10.Oktober 1997, internes HERA-B Dokument 97-218.

[65] S. Scharein, persöhnliche Mitteilung.

[66] U. Schwanke, persönliche Mitteilung.

[67] W. Fallot-Burghardt et al., *HELIX 128-x User Manual*, HD-ASIC-33-0697, Version 2.1, Heidelberg (1999)) 1-53.

[68] T. Fuljahn, D. Ressing, *FCS documentation*, internes HERA-B Dokument 98-212 (1998).

[69] Analog Devices, ADSP-2106x SHARC User's Manual. 3/95.

[70] K.-H. Sulanke, *PCI-Bus to SHARC-Link interface*, Dokumentation verfügbar über die Homepage der HERA-B DAQ-Gruppe.

[71] Analog Devices, *ADSP-21000 Family: Assembler Tools & Simulator Manual*, Third Edition (8/1995).

[72] Analog Devices, *ADSP-21000 Family: C Tools Manual*, (1994).

[73] Analog Devices, *ADSP-21000 Family: C Runtime Library Manual*, 12/1994.

[74] A. Leuschner, SHARC-Modul Dokumentation, 19.7.1997.

[75] M. Beck und R. Zimmermann, *Results of long SHARC link cable Tests at Hamburg*, 18.9.1997, internes HERA-B Dokument 97-225.

[76] D. Ressing und F. Sanchez, SHARC Kernel Documentation, online Dokument: http://www-hera-b.desy.de/subgroup/daq/softall/KRNLLibrary.html.

[77] M. Medinnis und D. Ressing, *Proposal for an all-SHARC SLT for HeraB*, internes HERA-B Dokument, September 1996.

[78] W. Gradl, persönliche Mitteilung.

[79] M. Medinnis, *Status report: SLICER performance*, März 1997, internes HERA-B Dokument.

[80] M. Nörenberg, persönliche Mitteilung.

[81] F. Sanchez, persönliche Mitteilung.

# Danksagung

An dieser Stelle möchte ich nun all jenen Menschen, Kollegen und Freunden, danken, die mich ich während meiner Zeit als Doktorand unterstützt haben. Sie haben mit ihrer Hilfe in ganz entscheidendem Maße zum Gelingen meiner Promotion beigetragen.

Mein Dank gilt Herrn Dr. Andreas Schwarz und Prof. Dr. Albrecht Wagner für die Betreuung und die Anfertigung der Gutachten meiner Doktorarbeit sowie dafür, dass sie mir die Mitarbeit in der HERA-B-Gruppe am Deutschen Elektronen-Synchrotron ermöglicht haben.

Herrn Dr. Andreas Schwarz danke ich ebenfalls für die Begutachtung meiner Disputation. Aus demselben Anlaß möchte ich mich bei Herrn Prof. Dr. W. Schmidt-Parzefall bedanken.

Ich danke Dominik Ressing und Federico Sanchez für die fachliche Unterstützung meiner Arbeit. Ihre Ideen und Ratschläge waren für mich stets äußerst hilfreich. Auch den übrigen Mitarbeitern der DAQ- und Trigger-Gruppe und allen weiteren Kollegen, die geduldig meine Fragen beantwortet haben, bin ich zu Dank verpflichtet.

Dominik Ressing danke ich außerdem für das Korrekturlesen der gesamten Doktorarbeit. Ebenfalls für das Korrekturlesen von Teilen meiner Arbeit möchte ich mich bei Holger Fleckenstein, Ekkehardt Gerndt, Herbert Kapitza und Herrn Prof. Schröder bedanken.

Für ihre Hilfe bei der Vorbereitung meines Disputationsvortrags danke ich: Hartwig Albrecht, Joachim Flammer, Holger Fleckenstein, Andreas Gellrich, Ekkehardt Gerndt, Klaus Ehret, Dirk Kruecker und Dominik Ressing.

Wichtig für mich war auch die nette Atmosphäre am DESY, die durch die anderen Doktoranden, Dilpomanden und sonstigen Mitarbeitern geschaffen wurde. So möchte ich mich bei all jenen bedanken, die, sei es durch gemeinsame Mittagessen, Kaffeerunden, Fussballspiel oder die allzeitige Bereitschaft, über Dinge jenseits der Physik zu reden, zu einer entspannten Arbeitsatmosphäre beigetragen haben. Namentlich: Christoph, Dorothea, Holger, Ivar, Joachim, Lawrence, Maaijke, Maarten, Martin, 3 x Michael, Olya, Peter, Raoul, Selim, Stefan, Steve, Thomas, Wouter und diejenigen, die ich bei dieser Aufzählung versehentlich übersehen habe.

Ganz besonders möchte ich meinen Eltern danken, ohne deren Unterstützung mein Studium nicht möglich gewesen wäre. Ebenso geht ein besonderer Dank an meine Freundin Ewa und an alle meine Freunde.